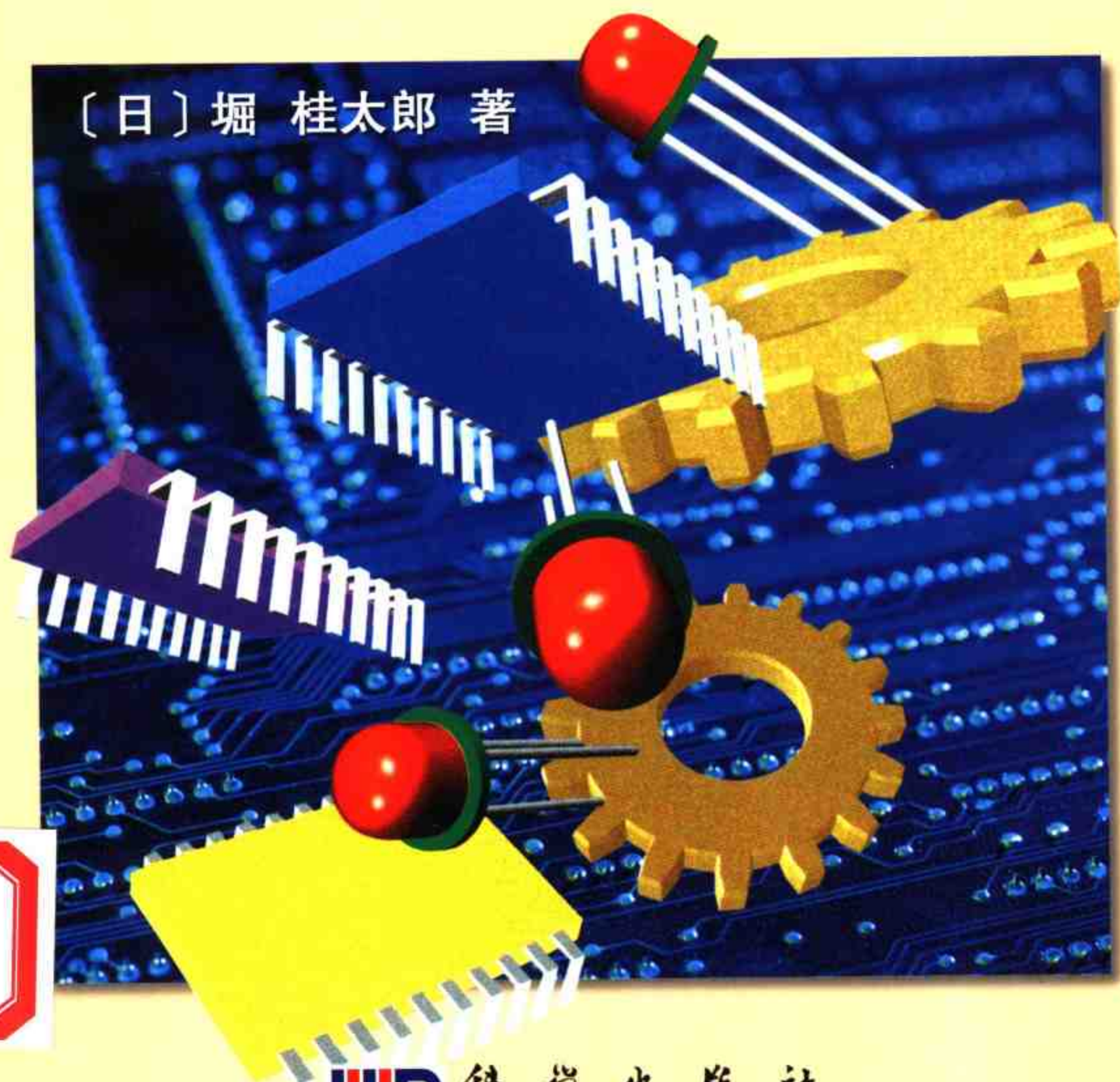


OHM 电子爱好者读物

数字电路入门

〔日〕堀 桂太郎 著



科学出版社
www.sciencep.com

(TN-0439.0101)

责任编辑 崔炳哲

责任制作 魏 谨

责任印制 刘士平

封面设计 李 力

◇◇◇◇◇◇◇◇ 内 容 简 介 ◇◇◇◇◇◇◇◇

“OHM 电子爱好者读物”系列共有 6 本，涉及电子电路、电子机械、电子控制、数字电路、机电一体化、电子技术等。本系列以初学者为对象，以实用技术为重点，利用丰富的插图，甚至建立模拟教室以对话的形式、通俗易懂地介绍相关内容。阅读本系列的读者最好边学习边实践，以使所学知识变成自己有用的技能。

本书是“OHM 电子爱好者读物”之一，共 6 章组成：数字电路的基础知识、数字集成电路、运算电路、脉冲电路、存储器电路、计数器电路等。书中采用老师和学生对话的方式讲解相关内容，如同在课堂里师生共同学习，提高读者的学习兴趣，并且每章末都附有实践部分和挑战题，检验读者的理解程度。

本书适合作为职业技术类教材，亦可作为企业技术人员的初级培训用教材。

OHM 电子爱好者读物

电子电路入门

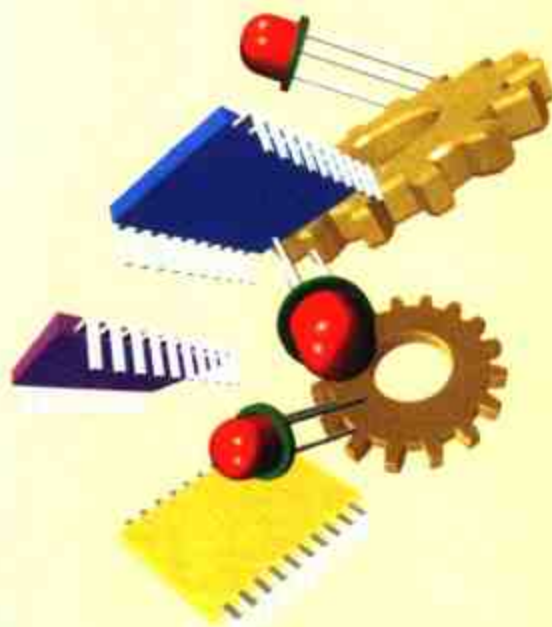
数字电路入门

电子机械入门

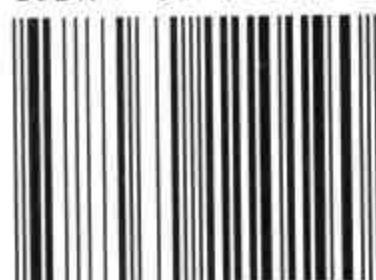
电子电路与电子技术入门

电子控制入门

机电一体化入门



ISBN 7-03-011019-6



9 787030 110190 >

ISBN 7-03-011019-6

定 价: 20.00 元



OHM电子爱好者读物

数字电路入门

〔日〕堀 桂太郎 著
何希才 译

科学出版社
北 京

图字：01-2003-0408 号

Original Japanese language edition

Hajimete Manabu Digital Kairo Nyumon Beginner

By Keitarou Hori

Copyright © 1998 by Keitarou Hori

Published by Ohmsha, Ltd.

This Chinese version published by Science Press, Beijing

Under license from Ohmsha, Ltd.

Copyright (C) 2003

All rights reserved

初めて学ぶ

デジタル回路入門ビギナー教室

堀 桂太郎 オーム社 1998

图书在版编目(CIP)数据

数字电路入门/(日)堀 桂太郎著;何希才译.--北京:科学出版社,2003

(OHM 电子爱好者读物)

ISBN 7-03-011019-6

I. 数… II. ①堀…②何… III. 数字电路-基本知识 IV. TN79

中国版本图书馆 CIP 数据核字(2002)第 104935 号

责任编辑 崔炳哲 责任制作 魏 谨

责任印制 刘士平 封面设计 李 力

科 学 出 版 社 出 版

北京东黄城根北街 16 号 邮政编码:100717

<http://www.sciencep.com>

源海印刷有限责任公司 印刷

北京东方科龙图文有限公司 制作

<http://www.okbook.com.cn>

科学出版社发行 各地新华书店经销

2003 年 5 月第 一 版 开本: B5(720×1000)

2003 年 5 月第一次印刷 印张: 12 1/4

印数: 1—5 000 字数: 198 000

定 价: 20.00 元

(如有印装质量问题,我社负责调换(新欣))

著者简介

堀 桂太郎

国立明石工业高等专科学校电气信息工学科副教授、工学博士

主要著作

《初めて学ぶC言語マスターブック》

《初めて学ぶ Visual Basic 入門早わかり》

《初めて学ぶ Java 入門早わかり》

以上由オーム社出版

本书著作权和专有出版权受到《中华人民共和国著作权法》的保护。凡对本书的一部分或全部进行转载,或用复印机进行复制或在其他场合引用,以及录入电子设备等行为,均属侵害著作权,构成违法。

本书如需复制、引用、转载、改编时,必须得到版权所有者的许可。

如有任何疑问请与以下部门联系。联系时请尽量使用信函或传真形式。

科学出版社总编部

电话:010-64012994 传真:010-64019810

读者服务部:010-64017892 010-64000216

邮政编码:100717 地址:北京市东黄城根北街16号

<http://www.sciencep.com>

北京东方科龙图文有限公司

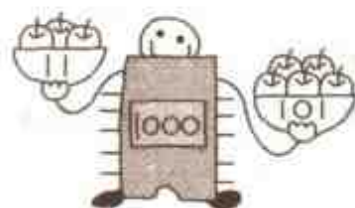
编辑部电话:010-82857401

促销部电话:010-82843276 转 219,220 传真:010-82842304

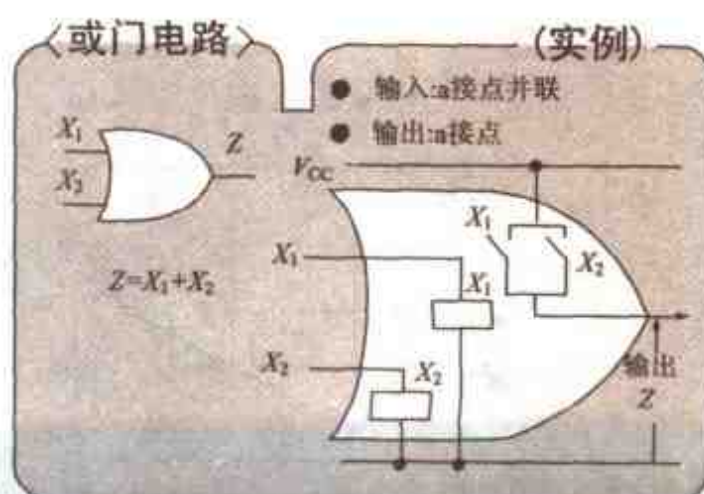
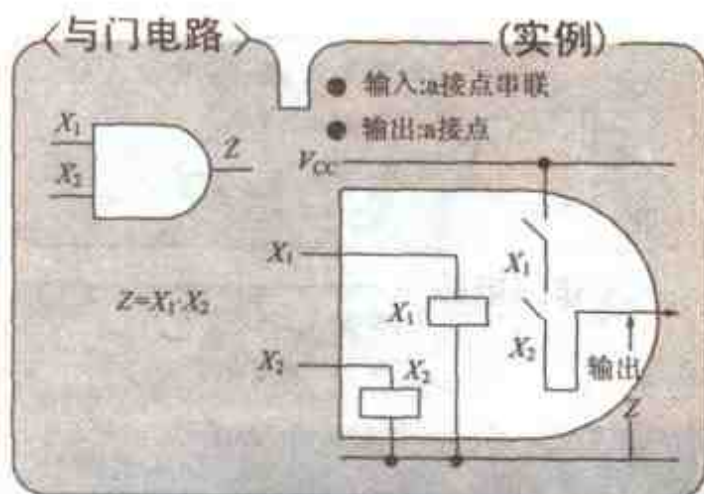
邮政编码:100029 地址:北京市朝阳区华严北里11号楼3层

<http://www.okbook.com.cn>

目 录



第 1 章	数字电路的基础理论	1
 	1. 数字方式与模拟方式	2
	2. 二进制数	7
	3. 基本门电路(1)	13
	4. 基本门电路(2)	18
	5. 逻辑函数表达式	23
	6. 文氏(Venn)图	28
	7. 卡诺图	33
	8. 逻辑电路的设计	38
	9. 实 践	44
	Q 挑战题	49
第 2 章	数字集成电路	51
 	1. TTL 与 C-MOS	52
	2. 使用集成电路注意事项(1)	57
	3. 使用集成电路注意事项(2)	62
	4. 接口功能	67
	5. 规格表的使用	72
	6. 实 践	77
	Q 挑战题	82



第3章 运算电路 83

 	1. 加法电路	84
	2. 减法电路	89
	3. 乘法和除法电路	94
	4. 编码器与译码器	99
	5. 多路复用器和反多路复用器	104
	6. 实践	109
	Q 挑战题	115

第4章 脉冲电路 116

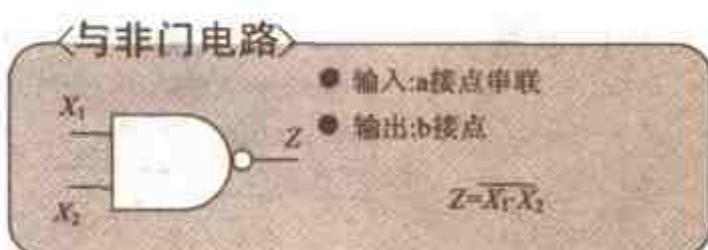
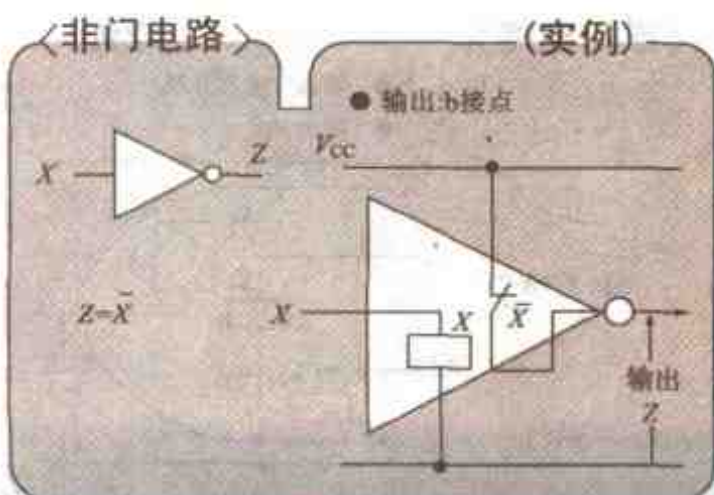
	1. 多谐振荡器(1)	117
	2. 多谐振荡器(2)	122
	3. 施密特触发器	127
	4. 实践	132
	Q 挑战题	137

第5章 存储器电路 138

	1. RS 触发器	139
	2. 各种类型的触发器	144
	3. 移位寄存器	149
	4. 实践	154
	Q 挑战题	160

第6章 计数器电路 161

	1. 计数器结构	162
	2. 异步 n 进制计数器	167
	3. 同步 n 进制计数器	172
	4. 各种计数器	177
	5. 实践	182
	Q 挑战题	187



第1章

数字电路的基础理论



博士



小明



小丽

本章学习目的

学习数字电路有应掌握的最基本的基础理论,若跳过它,从各种最基本的电路开始学习,这当然也是一种学习方法。然而,需要对书中提供的电路稍加修改,或者如果电路不按预定方式工作时,就要用到基础理论方面的知识。

对于功能相同的电路,可以考虑用几种方案来实现。这时,若有扎实的基础理论,就可以选用最简单并最经济的电路。

数字电路的基础理论乍看起来是那么复杂,若跳过它学习电路,开始虽能学到一些关于电路方面的知识,但终究还要回过头来学习基础理论。

学习数字电路的理论基础重要的是理解二进制数、真值表和逻辑函数表达式,还要搞清楚有关逻辑函数表达式的一些知识,如德·摩根定律和卡诺图等。

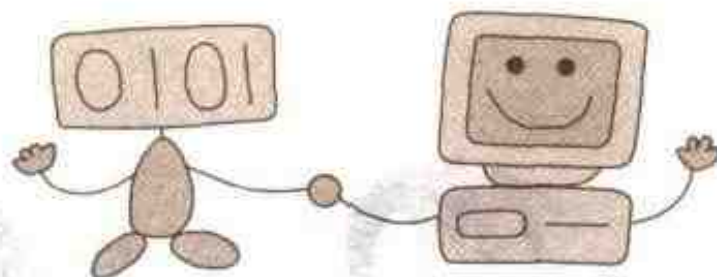
数字电路中有意思非常清楚的0或1,换句话说,若遵守一定规则,0或1都有明确的意思。

本章简单介绍学习数字电路必要的基础理论。学习理论与数学表达式是非常棘手的!但不用担心,小明和小丽会帮助你轻松上阵,一起开始学习吧。

1

数字方式与模拟方式

充分了解数字方式的优点

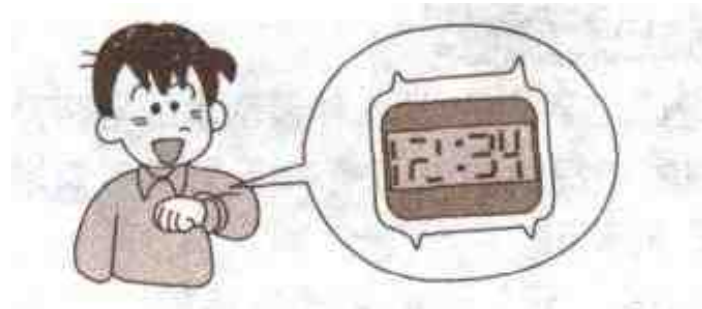


当今世界将进入数字时代

数字钟表与模拟钟表

博士 你的手表是数字式还是模拟式？

小明 我的手表是数字式。



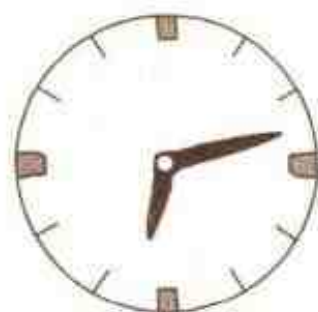
小丽 我的手表是模拟式。



博士 用数字直接显示时间的是数字式，而用指针指定时间的是模拟式。那么，若要知道现在的时间是几点几分，请看数字钟表和模拟钟表显示的状态。



数字钟表



模拟钟表

小明 我的数字表显示现在的时间是6点12分。

小丽 我的模拟表指示现在的时间是6点12分与13分之间。

博士 数字钟表先显示6点12分，后显示6点13分，没有中间状态。此例中，所谓数字式是断续跳跃式显示时间，而模拟式是连续指示时间。

盒式磁带和光盘

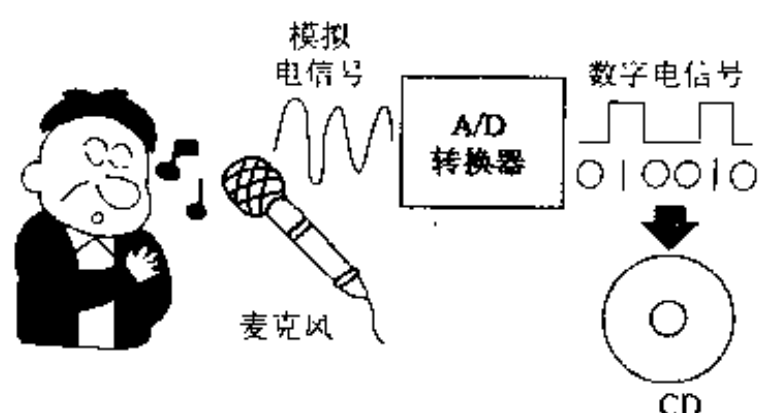
博士 现看一下在盒式磁带中录制的音乐。

歌手的歌声变成在空气中传播的模拟信号。该歌声通过麦克风变换为模拟电信号，再经过磁头录制到盒式磁带上。

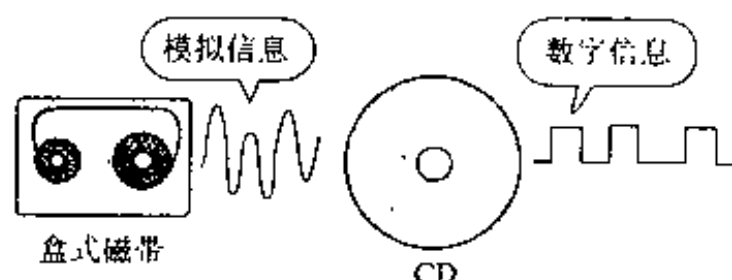


小明 也就是说,音乐以模拟的形式把信息记录在盒式磁带上。

博士 是的,昔日的录音机也是这样。现看一下光盘 CD 的情况,在歌手的歌声通过麦克风变换为模拟电信号之前的过程与上述一样,而 CD 是要将该模拟信号变换为数字信号(仅由 0 与 1 组成的信号)后再记录到 CD 上。



也就是说,音乐以数字形式的信息被记录在 CD 上。



所谓数字信号仅是由 0 与 1 两种数据组成的信号。

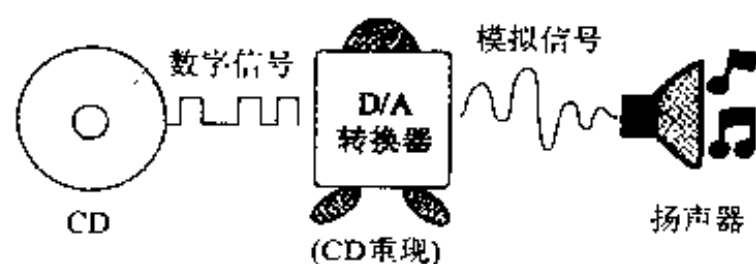
小丽 模拟信号能变换为数字信号吗?

博士 能,模拟信号变换为数

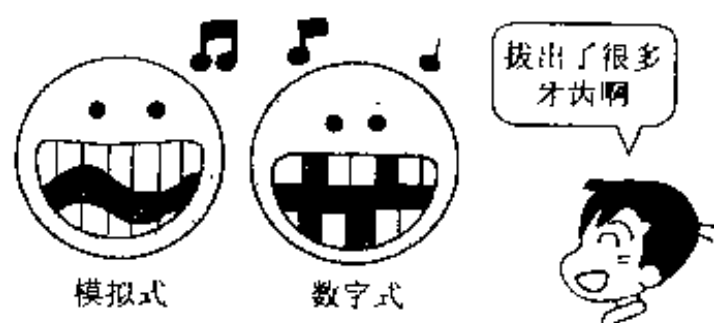
字信号的电路称为 A/D 转换器,而数字信号变换为模拟信号的电路称为 D/A 转换器,现有各式各样的电路方案。



音乐记录到 CD 上时,使用 A/D 转换器,反之,将记录在 CD 上的音乐重现时使用 D/A 转换器。



小明 歌手的歌声原来是连续的模拟信号,若将它变换为 0 与 1 组成的断续数字信号,能否将最初的平滑声音数据变换为完整的形式呢?

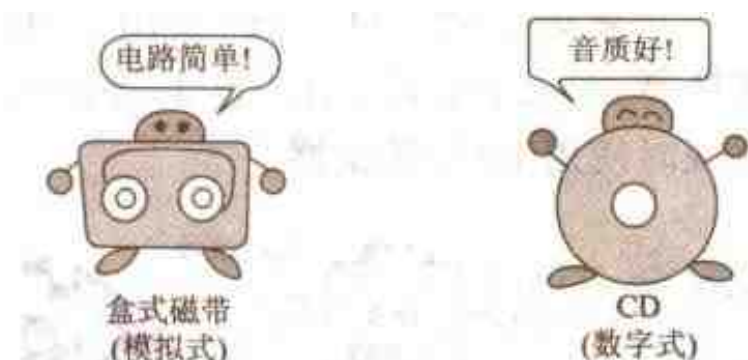


博士 这不用担心,模拟信号变换为数字信号,完全能重现原来的数据,这有理论根据,即采样定理。



小丽 数字方式与模拟方式有哪些不同呢？各有哪些优缺点呢？

博士 两种方式各有所长，例如，音乐以模拟信号记录在盒式磁带上，录音与放音的电路简单，但音质不如数字方式。



反之，音乐以数字信号记录在 CD 上，放音时需要 D/A 转换器等，电路复杂，但与模拟方式相比，可以欣赏到高品质的音乐。

小明 为什么数字方式的音质好呢？

博士 现说一下数字方式的优点。

经常听到噪声的术语，人们周围到处都有噪声。用麦克风将声音信号变换为模拟电信号时，周围有微弱的噪声，例如，身体动作的声音及空气流动的声音等，完全避开是不可能的。还有，麦克风本身以及放大电信号的晶体管内部都会产生噪声。



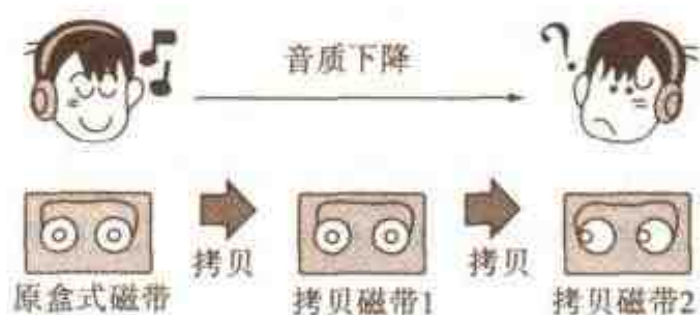
由于这些噪声的影响，原来的信号失去了本来面目。另外，信号在电路传播时，导线的电阻减弱了传播的信号，这称之为损耗。尤其模拟信号容易受到噪声与损耗的影响。



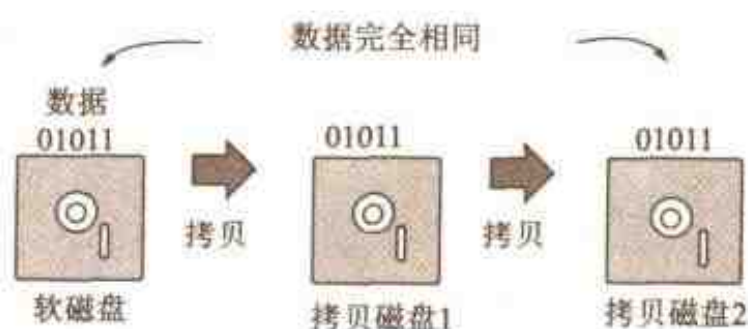
然而，对于 0 与 1 组成的数字信号，受噪声与损耗的影响，无非是 0 信号变为 1，或 1 信号变为 0，无关紧要，也就是说，与模拟信号相比，数字信号对噪声与损耗的影响有较强的承受能力。



小明 音乐盒式磁带若连续经过多次拷贝，音质逐渐下降，这就是噪声与损耗影响所致。



小明 然而，数字方式的信息经过多次拷贝，也不会改变原来的音质。

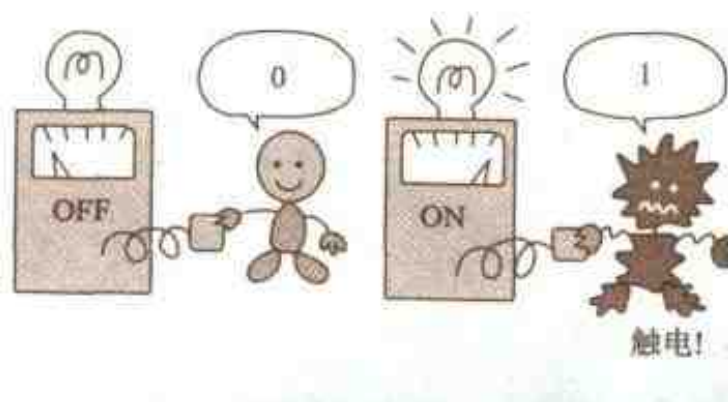


计算机与数字信号

博士 计算机进行信息处理时使用数字信号。数字信号领域中只有0与1两种形式的信号。



无电压的状态是0，有电压的状态是1，由此区分这两种状态。

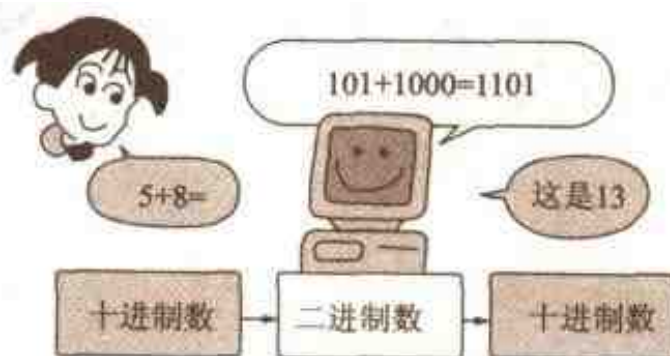


1 数字方式与模拟方式

人们日常生活中使用“0,1,2,3,4,5,6,7,8,9”十个数字，称为十进制数。而在数字领域，使用“0,1”两个数字，称为二进制数。计算机使用二进制数进行信息处理。

小丽 在只有0与1的数字领域里，为什么能进行普通的计算呢？例如， $5+8=13$ 。

小丽 计算机只能进行二进制数的计算，因此，输入十进制的数据要变换为二进制数，然后再进行计算，最后将计算结果变换为十进制数并输出。



小明 唉！真麻烦。

不能原样进行十进制的计算吗？

如果只是区别电压的有无状态，就是二进制，但若令无电压的状态为0，电压1V的状态为1，电压2V的状态为2，以下同样，电压9V的状态为9，以此也可构成十进制数。

0	0V	5	5V
1	1V	6	6V
2	2V	7	7V
3	3V	8	8V
4	4V	9	9V

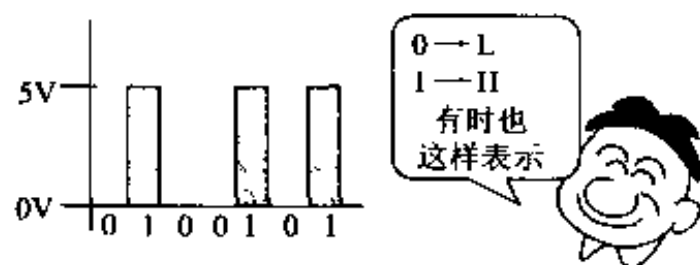


博士 想法不错。道理上讲小明的想法确是对的，但是，各状态只差

// 第1章 数字电路的基础理论

1V, 由于噪声与损耗的影响, 准确稳定地区分这十种状态是不可能的。因此, 有人会提出将各状态的电压差值增大, 不就可以对高电压进行处理了吗? 但这样不能构成实用的电路。另外, 区分十种状态的电路比区分两种状态的电路要复杂得多。

据此理由, 在数字领域只能采用 0 与 1 的二进制数。在通常的电路中, 电压 0V 的状态设为 0 (或低电平 L), 电压 5V 的状态设为 1 (或高电平 H)。



练习题

问题 1 数字信号与模拟信号有哪些不同?

问题 2 计算机软盘上记录的数据经过多次拷贝, 仍然不变质, 忠实地保持原状态, 原因何在?

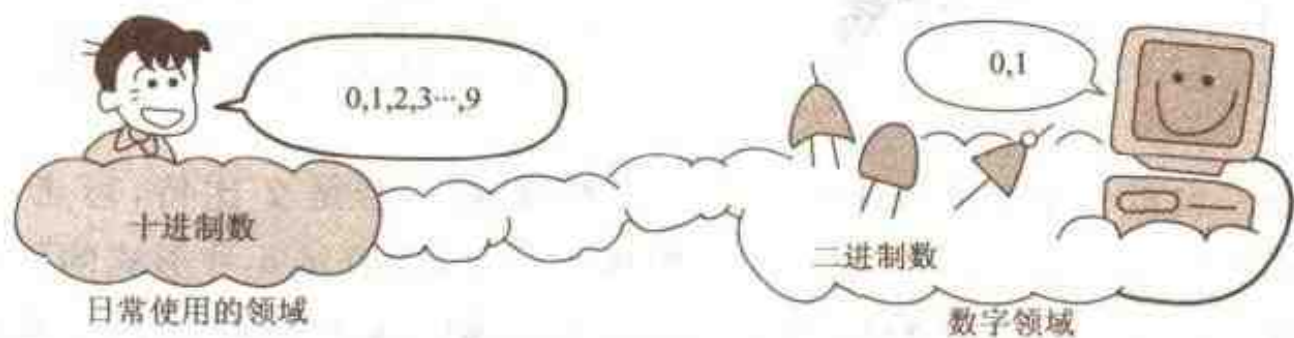
解答

1. 数字信号是 0 与 1 的断续信号, 而模拟信号是多值的连续信号。
2. 软盘上的数据是数字信号, 抗噪声与损耗的能力强。

2

二进制数

要习惯0与1的领域



二进制数表示法

博士 若二进制数计作 0, 1, 加上 1 再进位就变成 10 的数法。这时, 10 不能读作“十”, 若读作“十”就是 10 进制数的十。二进制数应读作“一, 零”。

小明 只知道读法, 见到数字还不能区分是几进制数。

博士 为了知道是几进制数, 采用以下规则:

$(1011)_2$ ← 表示二进制数

$(127)_{16}$ ← 表示十六进制数

1011 ← 表示十进制数

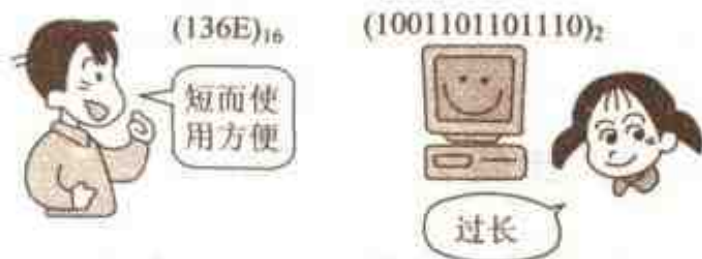
1011B ← 因为, 二进制数英文为 Binary, 所以, 数字后面加上首字母 B。

156H ← 表示十六进制数, 英文为 Hexadecimal, 所以, 数字后面加上首字母 H。

二进制数与十六进制数

博士 例如, 十进制数 138, 转换为二进制数时为 10001010。138 用二进制数表示就这么长, 所以, 对于更大的数只要用 0 与 1 排列起来即可。当然, 二进制数是数字电路中基本数制, 人们之间交换信息时, 若使用这么长的二进制数非常麻烦, 也是出错的主要原因。

另外, 用十六进制数可简单地表示长长的二进制数, 因此在计算机的电路中也经常采用十六进制数。



小明 二进制数使用 0 与 1 的数字, 而十进制数使用 0 到 9 的数字,

那么,十六进制数使用哪些数字呢?

博士 十六进制数需要从0开始,0,1,2,3,...等16种数字。然而,最高数字只到9,9以后的数字可用英文字母代替。

0 5 A
1 6 B
2 7 C
3 8 D
4 9 E

使用英文字母



小丽 也就是说,对于十六进制数,F的后面应是10,读作“一零”。

博士 是这样!各进制数的对照表如下所示:

十进制数	二进制数	十六进制数
0	0	0
1	1	1
2	10	2
3	11	3
4	100	4
5	101	5
6	110	6
7	111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F
16	10000	10
17	10001	11

何谓比特?

小明 比特是什么意思?

博士 比特就是位(bit)的意思。例如,1比特就是1位,因此,可看作是一个方形板。在二进制数字领域

只有0与1两个数字,因此,进入这方形板中的数字要么是0,要么是1,也就是说,用1比特可表示2种形式的信息。



小丽 若是2比特,可考虑方形板为2个,能表示4种形式的信息。

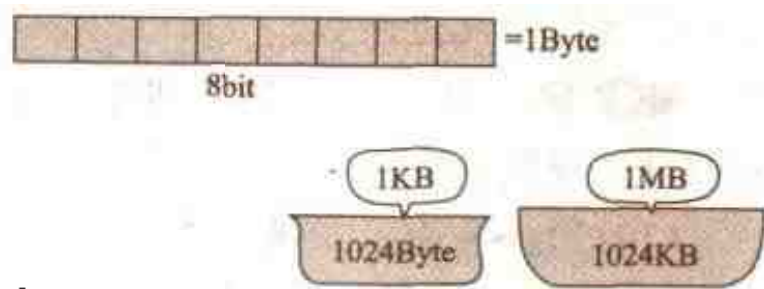
博士 某比特数可表示多少种形式的信息呢?通过下面的计算可知:

2^{比特}

(例)3 比特

$$2^3 = 2 \times 2 \times 2 = 8$$

另外,8比特称为1字节(Byte),1024字节称为1千字节(KB),1024千字节称为1兆字节(MB)。



二进制数的运算

博士 数的表示方法已非常清楚了,这里,练习二进制数的简单运算,先练习加法运算。

问题 1

试做下列二进制数的加法运算:

$$1011 + 1110$$

解答

$$\begin{array}{r}
 1011 \\
 +) 1110 \\
 \hline
 11001 \text{ 进位}
 \end{array}$$

小明 不习惯, $1+1$ 习惯上应等于 2; 若专心运算, 也还算简单。

问题 2 试做下列二进制数的减法运算:

试做下列二进制数的减法运算:

$$1110 - 1011$$

解答

$$\begin{array}{r}
 1110 \\
 -) 1011 \\
 \hline
 0011
 \end{array}$$

问题 3 试做下列二进制数的乘法运算:

试做下列二进制数的乘法运算:

$$1110 \times 1011$$

解答

$$\begin{array}{r}
 1110 \\
 \times) 1011 \\
 \hline
 1110 \\
 1110 \\
 0000 \\
 1110 \\
 \hline
 10011010
 \end{array}$$

小丽 二进制除法运算与十进制一样。但做加法运算时, 要注意进位, 否则会出错。

二进制数转换为十进制数

博士 现在学习二进制数转换为十进制数的方法。例如, 十进制数 564 可分解为下列那样的表达形式:

$$\begin{aligned}
 564 &= 5 \times 10^2 + 6 \times 10^1 + 4 \times 10^0 \\
 &= 500 + 60 + 4
 \end{aligned}$$

小丽 这里, 各位的数字等于 5, 6, 4 各乘以每位的权。

百位	十位	个位
5	6	4
5×100	6×10	4×1
\downarrow	\downarrow	\downarrow
5×10^2	6×10^1	4×10^0
└──────────┘ 基数		

小明 每位的权是:

个位…… 10^0

十位…… 10^1

百位…… 10^2

博士 是的, 因为处理的是十进制数, 所以, 权的基数是 10。

二进制数转换为十进制数时, 可以利用这些方法。

现看一下二进制数 1101 转换为十进制数的过程。

小丽 用现在的学习方法, $(1101)_2$ 可表示如下:

$$\begin{aligned}
 (1101)_2 &= 1 \times 2^3 + 1 \times 2^2 + 0 \\
 &\quad \times 2^1 + 1 \times 2^0 \\
 &= 8 + 4 + 0 + 1 = 13
 \end{aligned}$$

即 $(1101)_2 = (13)_{10}$ 。

2^3	2^2	2^1	2^0
1	1	0	1
$2^3 + 2^2 + 0 + 2^0 = 13$			

权的基数是 2



博士 就是这样, 用这种方法将二进制数转换为十进制数。请注意权的基数是 2。

问题 4 试将下列二进制数转换为十进制数:

① 10110 ② 11011110

小明 5 位二进制数的各位权如下:

2^4	2^3	2^2	2^1	2^0	← 权
1	0	1	1	0	
第 4 位	第 3 位	第 2 位	第 1 位	第 0 位	

不要忘记从0开始数



解答

$$\textcircled{1} 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = 22$$

$$\begin{aligned} \textcircled{2} & 1 \times 2^7 + 1 \times 2^6 + 0 \times 2^5 + 1 \times 2^4 \\ & + 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 \\ & = 128 + 64 + 16 + 8 + 4 + 2 \\ & = 222 \end{aligned}$$

十六进制数转换为十进制数

小丽 我已经掌握了二进制数转换为十进制数的方法,那么,十六进制数转换为十进制数也能用这种方法吗?

博士 可以这样做。将某数转换为十进制数也可采用同样的方案。只要根据数的不同改变基数即可。例如,将十六进制数 2A6E 转换为十进制数。

$$\begin{aligned} (2A6E)_{16} &= 2 \times 16^3 + 10 \times 16^2 + 6 \times 16^1 + 14 \times 16^0 \\ &= 4096 + 2560 + 96 + 14 \\ &= (6766)_{10} \end{aligned}$$

16^3	16^2	16^1	16^0
2	A	6	E
2×16^3	$A \times 16^2$	6×16^1	$E \times 16^0$
	10×16^2		14×16^0

十进制数	十六进制数
10	A
11	B
12	C
13	D
14	E
15	F



十进制数转换为二进制数

博士 现在学习十进制数转换为二进制数的方法。例如,将十进制数 564 转换为二进制数。

采用连除取余法,即用 2 逐次除 564 的商,直到商为 0。这时,余数是 0 或 1,从下向上取出余数并排列即为转换的二进制数。

564 转换为二进制数为 $(1000110100)_2$ 。

2)	564	
2)	282	0
2)	141	0
2)	70	1
2)	35	0
2)	17	1
2)	8	1
2)	4	0
2)	2	0
2)	1	0
	0	1

余数

从下向上取余数



1000110100

小明 我也试试看,将十进制数 1029 转换为二进制数。

2)	1029	
2)	514	1
2)	257	0
2)	128	1
2)	64	0
2)	32	0
2)	16	0
2)	8	0
2)	4	0
2)	2	0
2)	1	0
	0	1

余数

解答是用2除直到商为0



10000000101

转换结果为 $(10000000101)_2$ 。

博士 那么,十进制数转换为十六进制数的方法你会吗?

小明 是的,用 16 除十进制数,直到商为 0,从下向上取出余数即

可。

小丽 试试看。将十进制数 564 转换为十六进制数。



结果为 $(234)_{16}$ 。

反过来,试将 $(234)_{16}$ 转换为十进制数:

$$2 \times 16^2 + 3 \times 16^1 + 4 \times 16^0 = 512 + 48 + 4 = 564。$$

二进制数↔十六进制数的转换

博士 现在学习二进制数↔十六进制数的转换。

二进制数能转换为十六进制数吗?

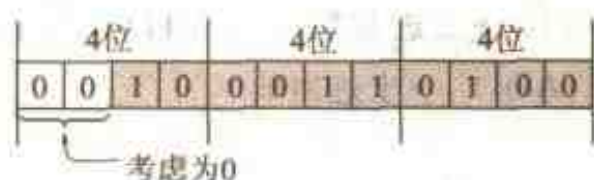
小明 能,可以采用过渡方案,先将二进制数转换为十进制数,再将其转换为十六进制数即可。



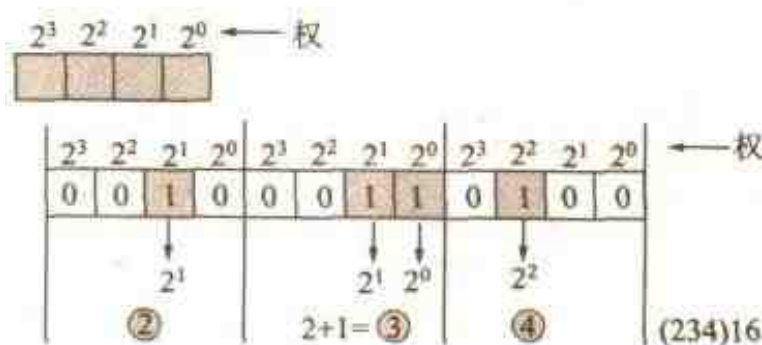
博士 这样做当然可以,但有不经十进制数转换而采用直接转换的方法。例如,二进制数 1000110100,该二进制数共 10 位。最先权小的位(右侧)称为最低位(LSB),最先权大的位(左侧)称为最高位(MSB)。



从最低位开始,每 4 位分为一组。

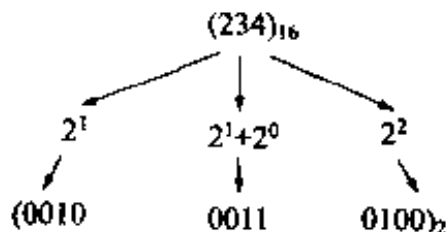


考虑每 4 位的权如下,即可转换为十六进制数。

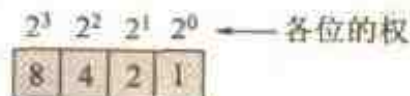


转换结束,结果为 $(234)_{16}$ 。

反之,若将十六进制数转换为二进制数,则先要将十六进制数的各位变为 4 位的二进制数。



再将 4 位的权 8, 4, 2, 1 进行组合就构成二进制数。



博士 这样,二进制数与十六进制数之间的转换就非常简单。

第1章 数字电路的基础理论

练习题

问题1 试进行下列各进制数的转换。

- ① $(281)_{10} \rightarrow$ 二进制数 ② $(10111)_2 \rightarrow$ 十进制数 ③ $(AD4)_{16} \rightarrow$ 十进制数

解答

① 100011001 ② $2^4 + 2^2 + 2^1 + 2^0 = 23$

③ $10 \times 16^2 + 13 \times 16^1 + 4 \times 16^0 = 2772$

3

基本门电路(1)

门电路是信号通过的门

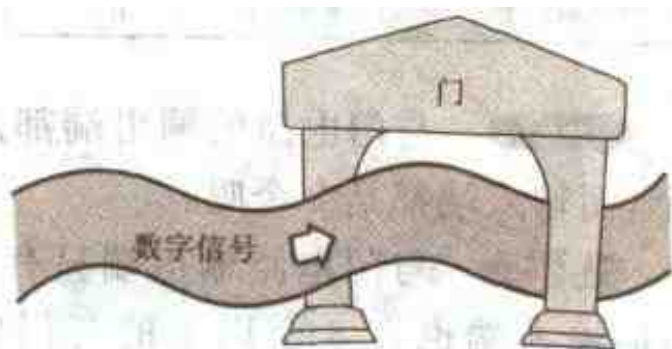


门电路

博士 门电路是构成数字电路的基本单元,它是输出数据由输入数据决定的电路。



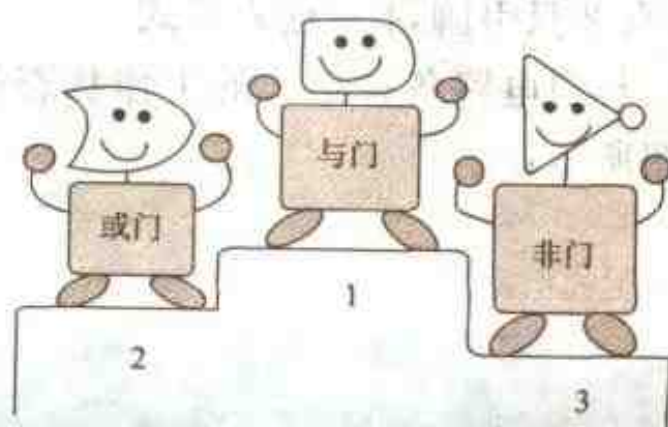
小萌 英文 gate 就是门的意思。门电路是通过数字信号的门,所以这样称呼它。



博士 是这样,数字信号不是0就是1。因此,门电路的输出与输入数据不是0就是1。

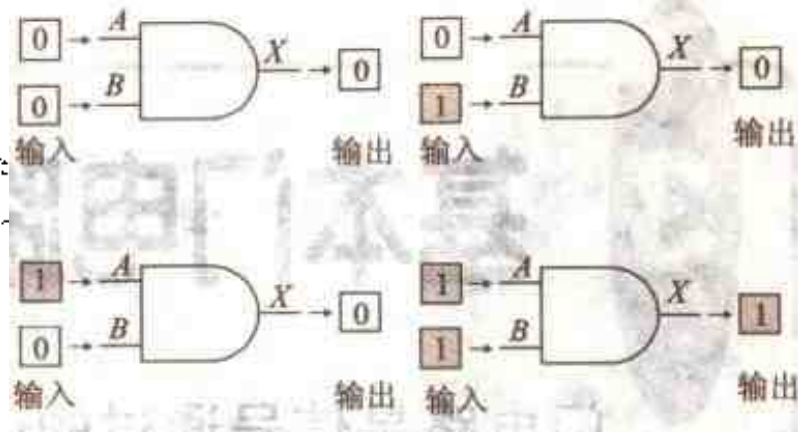
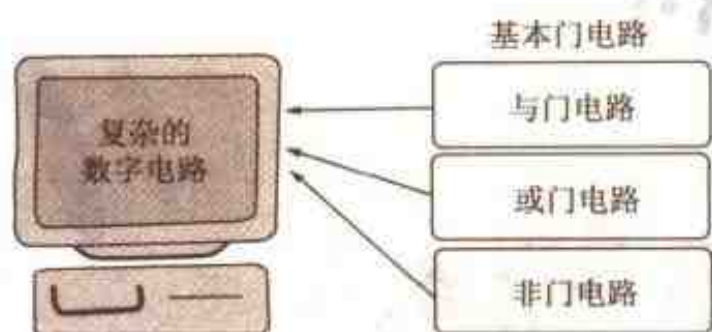


大家开始学习的门电路是与门(AND)、或门(OR)和非门(NOT)这三种。这些门电路也是构成数字电路的重要单元。



第1章 数字电路的基础理论

若将非常复杂的数字电路进行分解,可以看出都是由这三种门电路构成的。



博士 小明,你能理解与门电路的输入跟输出之间的关系吗?

小明 列表看一下与门电路的输入跟输出之间关系。

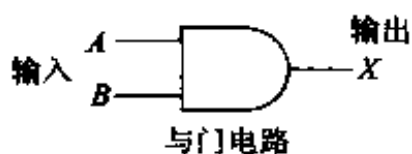
输入		输出
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

称为真值表

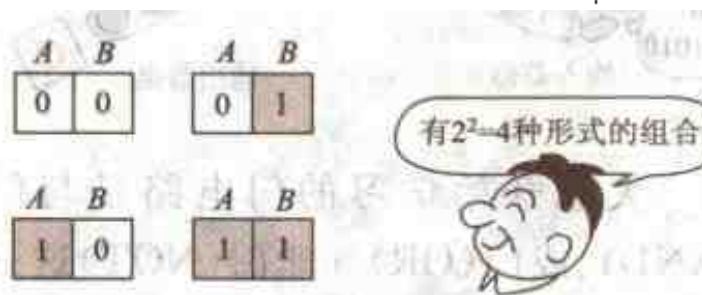


与门(AND)电路

博士 现从与门电路开始学习,与门电路符号如下图所示。



与门电路的输出是两个输入数据相乘的结果。



与门电路处理的数据有两种(0与1),有2只引脚,4种输入形式。

与门电路各种形式的工作状态如下图所示:

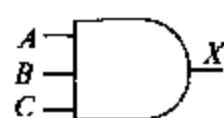
博士 这个表称为真值表,它是理解数字电路工作状态的重要依据。

与实际电路相对应时有两种方式,即无电压时为0,有电压时为1的正逻辑;无电压时为1,有电压时为0的负逻辑。

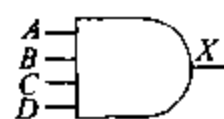
	OFF 无电压	ON 有电压
正逻辑	0	1
负逻辑	1	0

小丽 与门电路的输出端都是1个,而输入端都是2个吗?

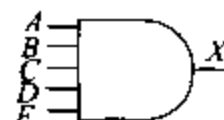
博士 与门电路输出端只有1个,但输入端也有3个以上的与门电路。



3输入与门



4输入与门



5输入与门

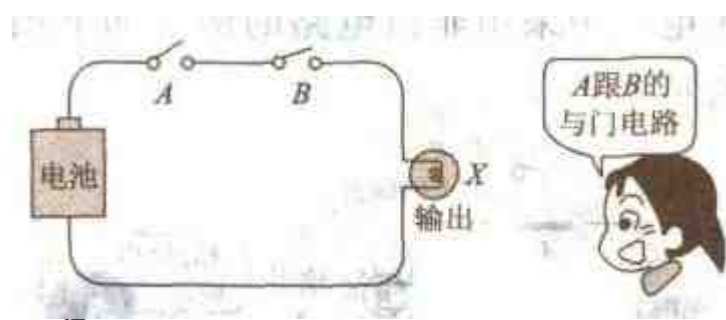
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

3输入与门的真值表

小明 输入端数目即使增多,但工作状态仍为输出是输入数据相乘的结果。

博士 逻辑与运算也称逻辑积,用逻辑函数表达式可将2输入与门电路的输入跟输出的关系表示为 $X=A \cdot B$ 。

在开关电路中采用与门电路的例子如下图所示:



开关电路中所有开关都接通(1)时,才有输出电压。

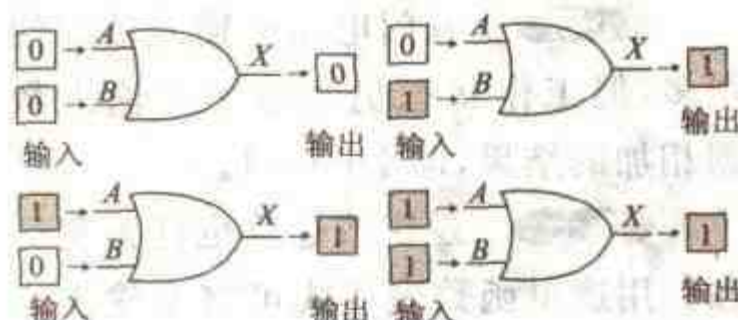
或门(OR)电路

博士 现在看一下或门电路的符号。



或门电路

或门电路的输出是2输入数据相加的结果。



博士 小明,或门电路的输出跟输入之间关系如何呢?

小明 那个嘛,A和B两输入都为1时,输出应是 $1+1=2$ 吧!

小丽 在数字电路领域,数据要么是0要么是1,2的结果是错的。

博士 数字电路中,认为 $1+1=1$,同理 $1+1+1=1$,应该注意这一点。

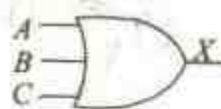
小明 列出或门电路的输入跟输出关系的真值表看看。

输入		输出
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

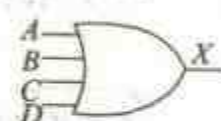
或门电路的真值表



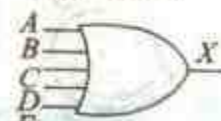
博士 或门电路和与门电路一样,只有1个输出端,但也有有3个以上输入端的门电路。



3输入或门



4输入或门



5输入或门

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

3输入或门的真值表

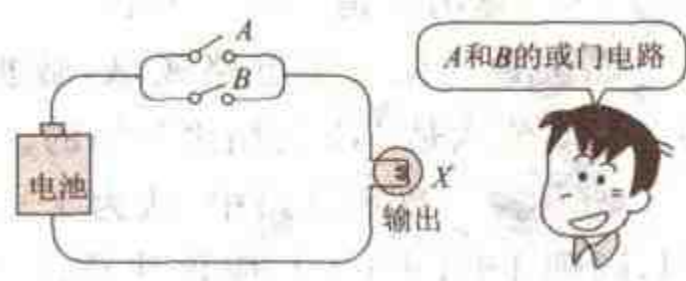
// 第1章 数字电路的基础理论

小明 或门电路的输入端即使增多,但工作状态仍为输出是输入数据相加的结果,即 $1+1=1$ 。

博士 逻辑或运算也称为逻辑和。用逻辑函数表达式可将2输入或门电路的输入跟输出的关系表示为

$$X = A + B.$$

在开关电路中采用或门电路的例子如图所示:



开关电路中至少有1只开关接通(1)时,才有输出电压。

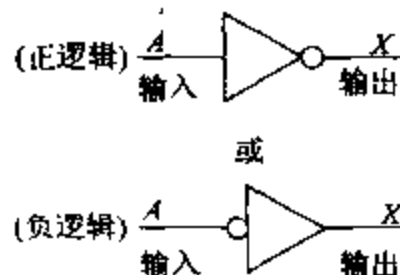
或门电路有时也简称或门。

非门(NOT)电路

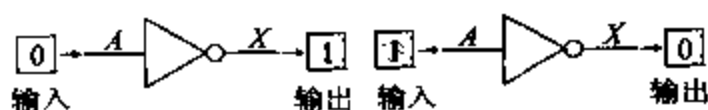
博士 非就是否定,或反相的意思。在只有0与1的领域中选择其中之一时,若否定0就选1,若否定1就选0。



非门的电路符号如下图所示:



非门电路的输出是输入的反相。非门电路中输入与输出各只有1个端子。



小明 列出非门电路的输入跟输出关系的真值表看看。

输入	输出
A	X
0	1
1	0



博士 逻辑非运算也称为逻辑非。用逻辑函数表达式将非门电路的输入跟输出关系表示为 $X = \bar{A}$ 。在开关电路中采用非门电路的例子如下图所示:






开关电路中将开关按下(1),没有输出电压。非门电路也称为非门,或称反相器。

三种基本门电路

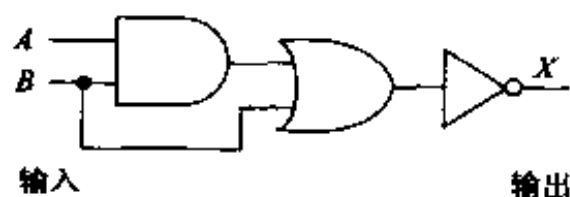
博士 逐个理解了门电路的基本原理,但重要的是进一步提高电路设计能力。

现将学习的三个基本门电路,即与门(AND)电路、或门(OR)电路和非门(NOT)电路进行归纳整理。

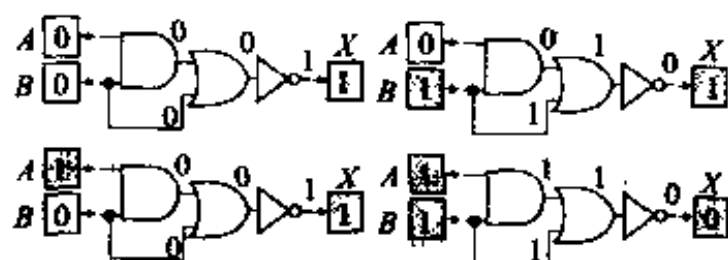
名称	AND (逻辑积)	OR (逻辑和)	NOT (逻辑非)																																				
图形符号																																							
逻辑表达式	$X=A \cdot B$	$X=A+B$	$X=\bar{A}$																																				
真值表	<table><tr><th>A</th><th>B</th><th>X</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	X	0	0	0	0	1	0	1	0	0	1	1	1	<table><tr><th>A</th><th>B</th><th>X</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	X	0	0	0	0	1	1	1	0	1	1	1	1	<table><tr><th>A</th><th>X</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	X	0	1	1	0
A	B	X																																					
0	0	0																																					
0	1	0																																					
1	0	0																																					
1	1	1																																					
A	B	X																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
A	X																																						
0	1																																						
1	0																																						

(三个基本门电路的归纳整理表)

博士 那么,这里做一道练习题,试列出下列数字电路的真值表:



小明 对各输入求出输出即可。



解答

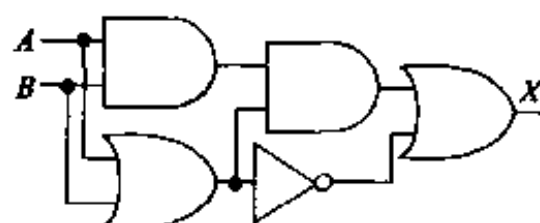


这是列出的真值表

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

练习题

问题 1 试列出下列数字电路的真值表。



解答

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

[提示] 根据 A,B 两输入端 0、1 的 4 种输入形式考虑输出 X。

4 基本门电路(2)

加深对基本门电路的理解

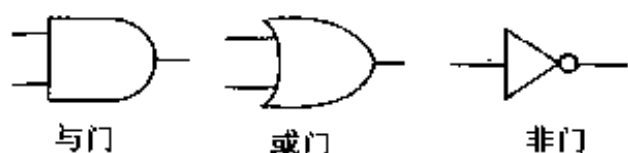
已经学习了一些门电路

主要门电路有与门、或门和非门

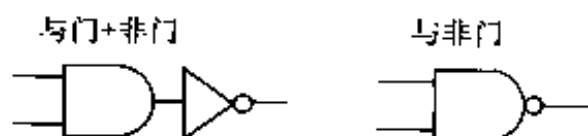
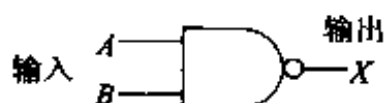
数字电路是0或1构成的领域

与非门(NAND)电路

小丽 学习了三个基本门(AND, OR, NOT)电路,除此之外,还有门电路吗?



博士 有,现看一下与非门(NAND)电路。与非门电路的工作状态相当于把与门电路的输出反相。



因此,真值表如下所示:

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

与门的输出

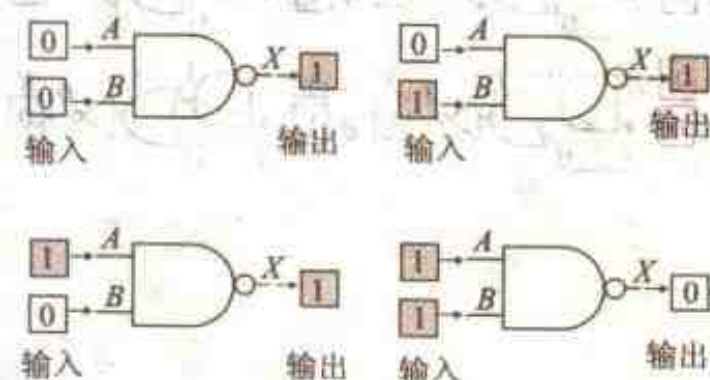
X
1
1
1
0

与非门的输出

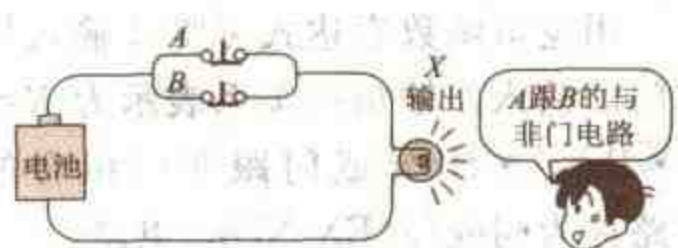
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

与非门的真值表

为慎重起见,再确认一下与非门电路的工作状态。



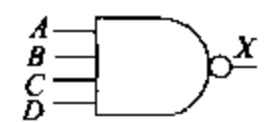
用逻辑函数表达式可将2输入与非门的输入跟输出的关系表示为 $X = \overline{A \cdot B}$ 。在开关电路中应用与非门的实例如下,仅当两个按钮开关同时按下时才无输出电压。



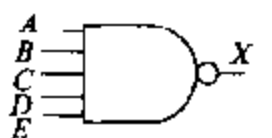
与非门电路跟与门和或门电路一样,也有多输入的类型。



3输入与非门



4输入与非门

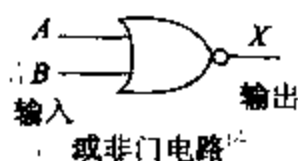


5输入与非门

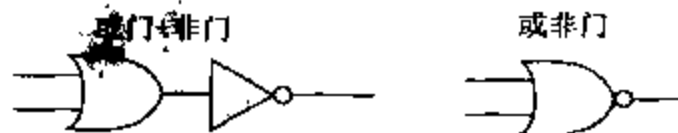
A	B	C	X
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

或非门(NOR)电路

博士 现看一下或非门电路。



与非门电路的工作状态相当于把与门电路的输出反相,而或非门电路的工作状态相当于或门电路输出反相。

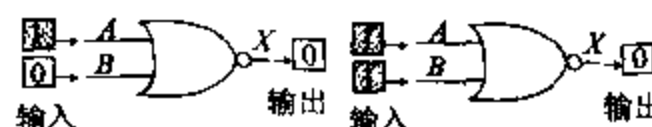


小明 于是,真值表如下所示:

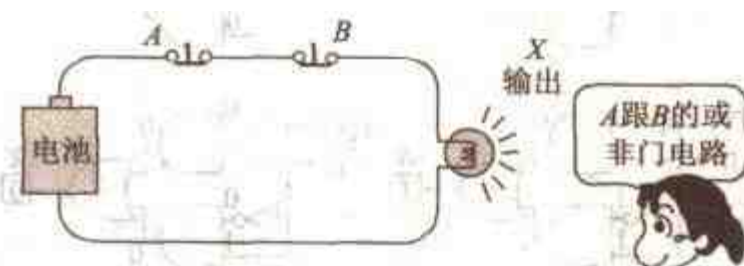
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

或非门的真值表

博士 再确认一下或非门电路的工作状态。



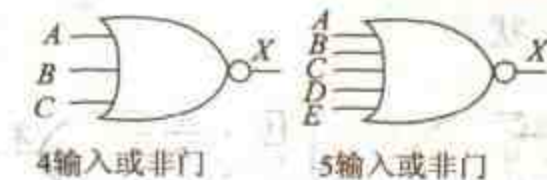
用逻辑函数表达式可将2输入或非门的输入跟输出的关系表示为 $X = \overline{A+B}$ 。在开关电路中应用或非门的实例如下,只要一个按钮开关按下时就无输出电压。



或非门电路也有多输入类型,如下图所示:

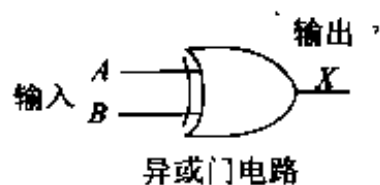
A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

3输入或非门的真值表

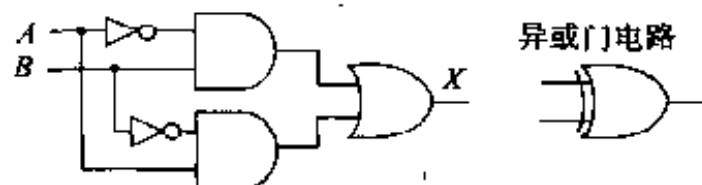


异或门(EX-OR)电路

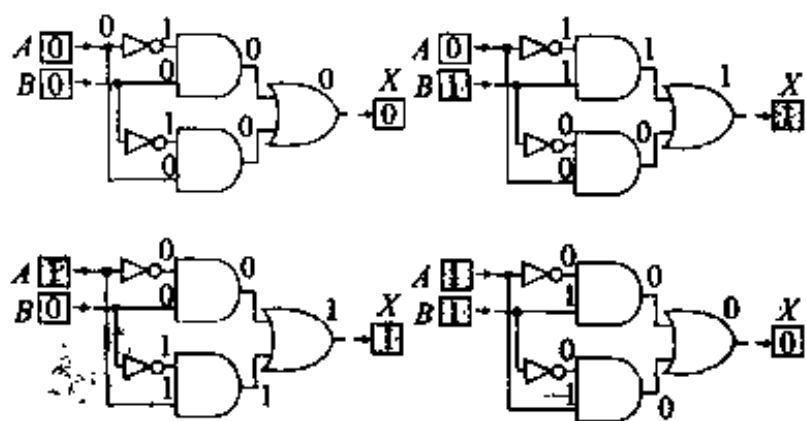
博士 现学习异或门电路。



异或门逻辑运算称为排他逻辑和,其工作状态与下列电路相同:



小丽 列出的真值表如下:

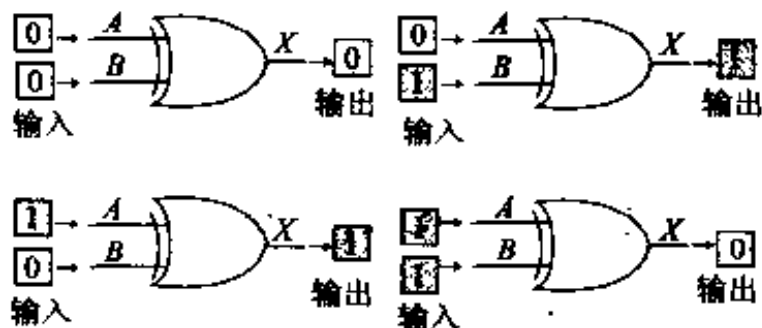


A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

异或门的真值表

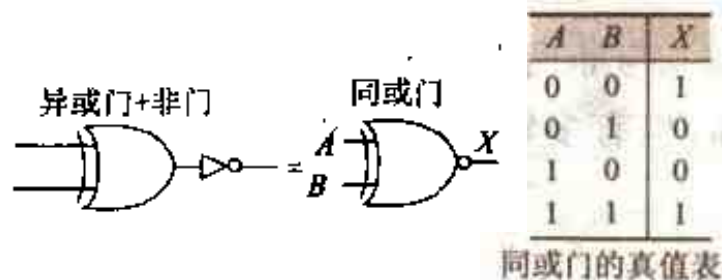
小明 异或门电路仅在输入 A 和 B 不同为 1 时,输出 X 才为 1。

博士 再确认一下异或门电路的工作状态。



(异或门电路的工作状态)

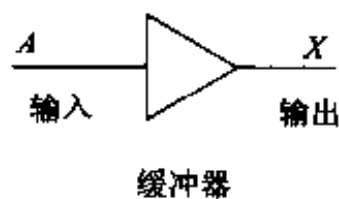
用逻辑函数表达式可将 2 输入异或门的输入跟输出的关系表示为 $X = \bar{A} \cdot B + A \cdot \bar{B}$ 。异或门跟非门组合的电路称为同或门(EX-NOR)电路。



同或门的真值表

缓冲器

博士 现在学习缓冲器。



A	X
0	0
1	1

真值表



小明 唉,一看真值表可知输入跟输出完全相同,这是什么电路?

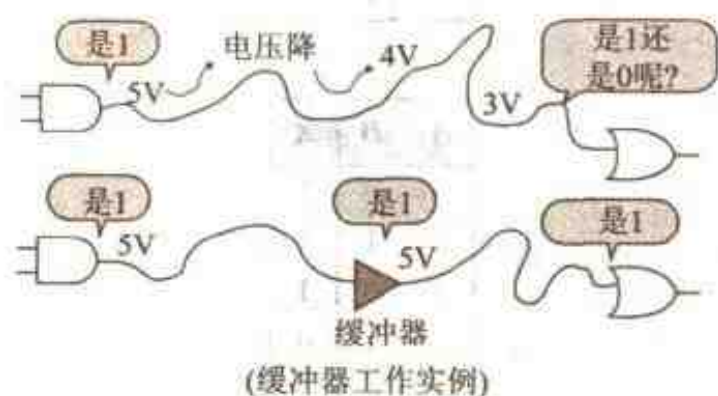
博士 的确,缓冲器对输入数据没有增加任何作用,也就是说,若只考虑 0,1 的数据没有任何意义。



小丽 没有意义的电路为何还能存在呢?

博士 考虑一下实际电路组成实例,电路中单元间连接一般采用铜

导线等,但铜导线有电阻,电阻上要产生电压降,若门电路输出 5V 电压(正逻辑 1),由于长铜导线电阻压降的影响,使 5V 电压在传输过程中大幅度下降,以至于变成了正逻辑 0。

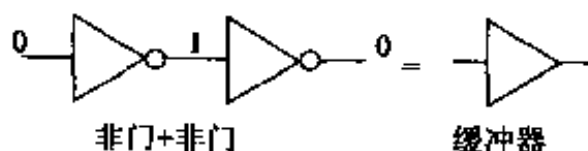


这时,若在电路的长配线中接入缓冲器,则缓冲器就会输出新的 5V 额定电压。门电路不仅是让输入电压通过,还要使输入电压(数据)保持原样,并输出新的电压数据。



缓冲器还用于增加门电路的扇出,作为 C-MOS 与 TTL 的接口。这些内容将在第 2 章学习。

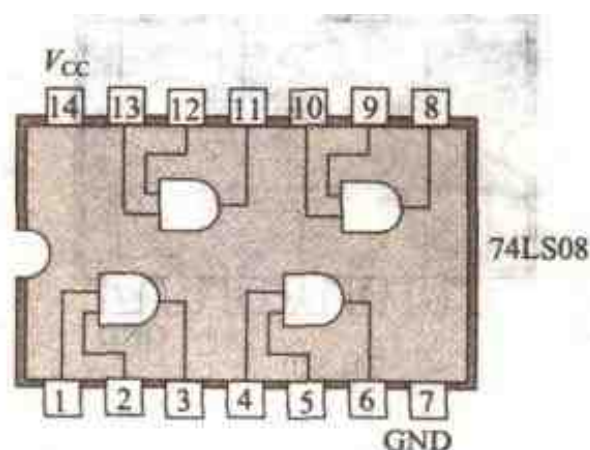
小明 将 2 个非门串联也可构成与缓冲器工作状态相同的电路。



集成门电路

小鹏 实际组成数字电路时,门电路如何构成呢?

博士 门电路都选用市售集成化的电路,例如,74LS08 等型号的集成电路中有 4 个 2 输入与门电路。

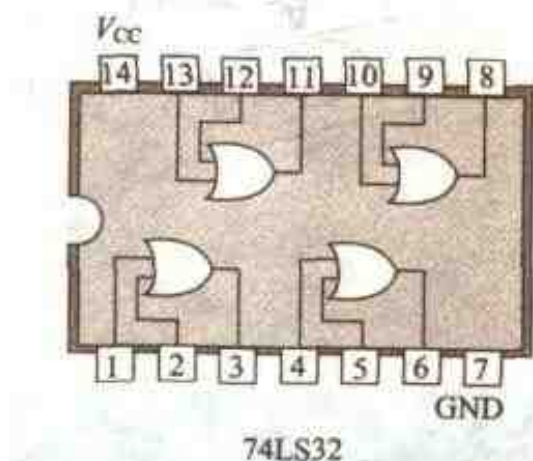


V_{CC} 和 GND 分别接集成门电路工作电压(5V)的正负端。

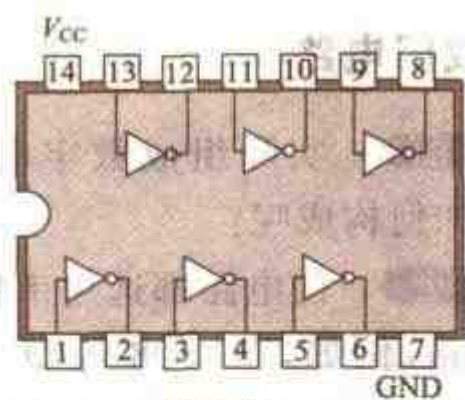


市售集成门电路的种类很多,因此,要根据需要选用。

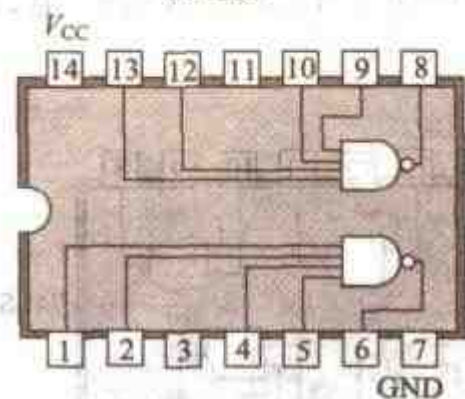
集成门电路的内容在后述章节中将详细学习。



第1章 数字电路的基础理论



74LS04



74LS20

解答

①

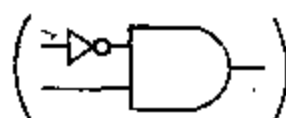
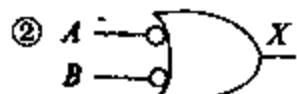
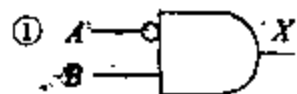
A	B	X
0	0	0
0	1	1
1	0	0
1	1	0

②

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

习题 1.1.1

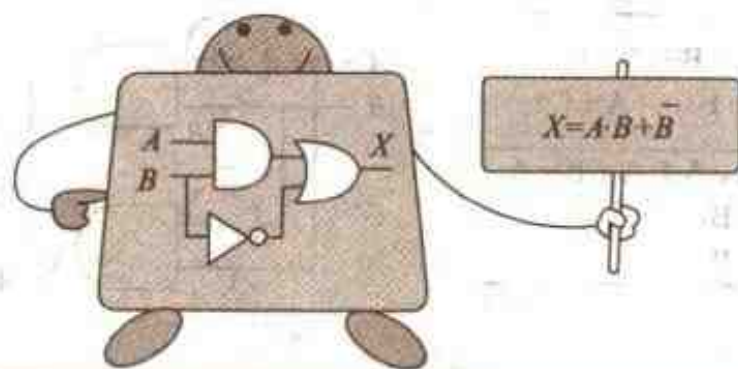
问题 1 接在门单元各端子的非门可省略,用符号“0”表示(见下图)。试列出下述各电路的真值表。



5

逻辑函数表达式

主要学习用表达式表示数字电路的方法

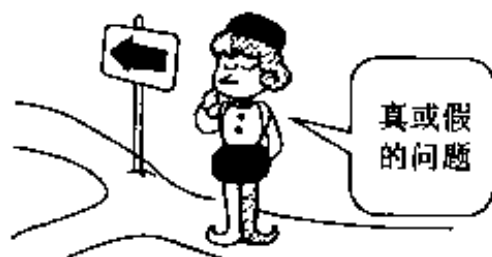


布尔代数

博士 知道逻辑学吗？

小丽 逻辑学是讨论某事件（逻辑学中称为命题）是真，还是假的学科。

小明 例如，命题“人类生存需要氧气”是真，但命题“由于存在氧气，所以人类需要它”是假。



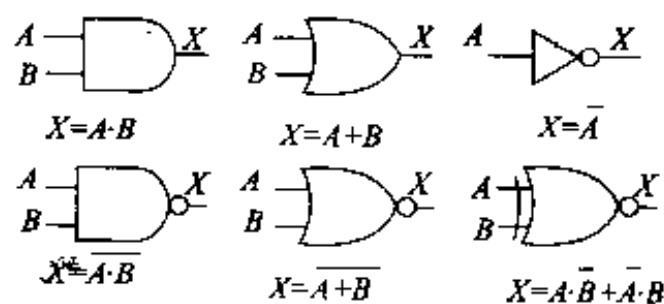
博士 逻辑学家也是数学家的布尔(George Boole)(1815~1864年)提出用数学解析逻辑学以及逻辑代数的理论(1847年)。

该理论称为布尔代数，命题用 A 、 B 等变量代替，真与假用 1 与 0 代替。

布尔代数用于减少电路中继电触

点数目的计算等。另外，用于数字电路的设计与分析也非常有效，现在还广泛采用这种方法。现在开始学习布尔代数的基本知识。

小丽 至今为止我们已经学习了几个逻辑函数表达式。



博士 布尔代数的基本定律如下表所列：

名 称	公 式
0-1 律	$1 + A = 1$ $0 \cdot A = 0$
恒等律	$0 + A = A$ $1 \cdot A = A$
重叠律	$A + A = A$ $A \cdot A = A$

名称	公式
互补律	$A + \bar{A} = 1$ $A \cdot \bar{A} = 0$
还原律	$\bar{\bar{A}} = A$
交换律	$A + B = B + A$ $A \cdot B = B \cdot A$
结合律	$A + (B + C) = (A + B) + C$ $A \cdot (B \cdot C) = (A \cdot B) \cdot C$
分配律	$A \cdot (B + C) = A \cdot B + A \cdot C$ $A + B \cdot C = (A + B) \cdot (A + C)$
吸收律	$A \cdot (A + B) = A$, $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$, $\bar{A} + A \cdot B = \bar{A} + B$
德·摩根定律	$A + \bar{B} = \overline{\bar{A} \cdot B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$

小明 相当难,但仔细地研究一下,恒等律($0 + A = A$, $1 \cdot A = A$)和交换律($A + B = B + A$, $A \cdot B = B \cdot A$)等同我们学习的普通数学一样。

博士 是的,然而,也要注意布尔代数的特有规律。例如,下列所示分配律在一般数学领域是不成立的。

$$A + B \cdot C = (A + B)(A + C)$$

要注意布尔代数的特有定律



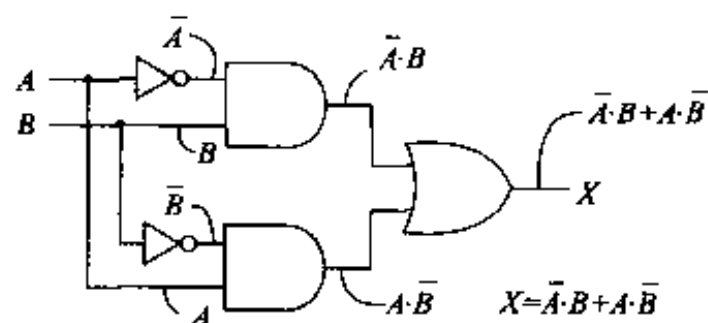
逻辑函数表达式

博士 试进行用逻辑函数表达式表示数字电路的练习。若用逻辑函数表达式表示电路图,对电路的设计与分析非常有用。

基本逻辑函数表达式有下列三个:

AND	$X = A \cdot B$
OR	$X = A + B$
NOT	$X = \bar{A}$

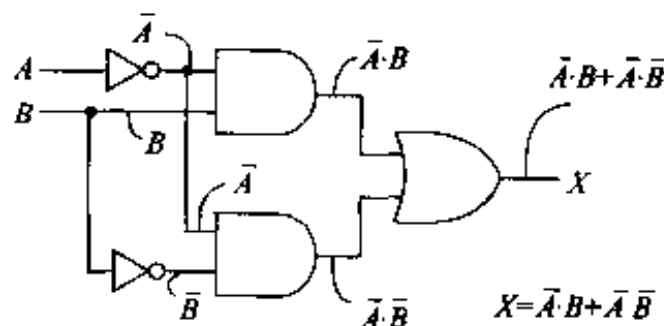
可用逻辑函数表达式表示下列电路:



小丽 上述电路是异或门电路。

博士 用逻辑函数表达式表示下列电路,则为 $X = \bar{A} \cdot B + \bar{A} \cdot \bar{B}$ 。该式可改写为以下形式:

$$\begin{aligned}
 X &= \bar{A} \cdot B + \bar{A} \cdot \bar{B} \\
 &= (B + \bar{B}) \cdot \bar{A} && \text{分配律} \\
 &= 1 \cdot \bar{A} && \text{互补律} \\
 &= \bar{A} && \text{恒等律}
 \end{aligned}$$

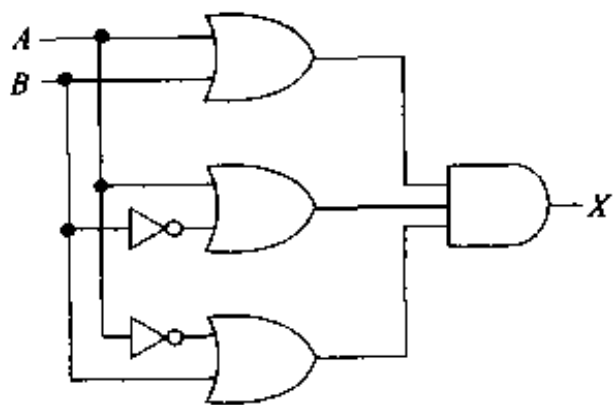


也就是说,这个数字电路就是一个非门电路。

小明 采用原来的电路需要多个门电路构成,但将逻辑函数表达式化简,就可构成简单而工作状态相同的电路。

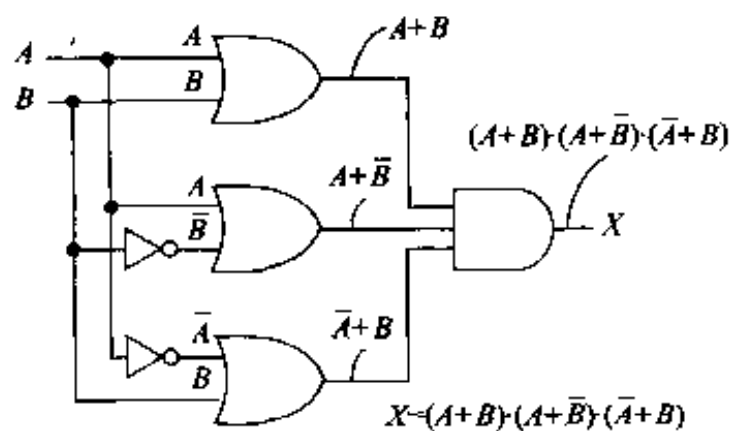
问题 1

试简化下列数字电路：



解答

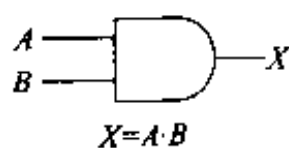
先求出该电路的逻辑函数表达式。



再对逻辑函数表达式进行化简。

$$\begin{aligned}
 X &= (A+B) \cdot (A+\bar{B}) \cdot (\bar{A}+B) \\
 &= \underbrace{(A \cdot A + A \cdot \bar{B} + A \cdot B)}_A + \underbrace{B \cdot \bar{B}}_0 (\bar{A}+B) \\
 &= A \cdot (1 + \bar{B} + B) \cdot (\bar{A}+B) \\
 &= A \cdot (\bar{A}+B) \\
 &= A \cdot \bar{A} + A \cdot B = A \cdot B
 \end{aligned}$$

最后根据化简的逻辑函数表达式画出数字电路。



这就是简化后的电路



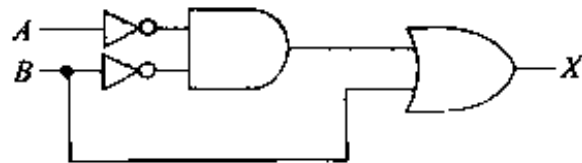
博士 现在为了求出数字电路的真值表,可将 0,1 填入电路中,也可以利用逻辑函数表达式求出真值表。

小丽 求出了数字电路的逻辑函数表达式之后,将 0,1 代入该表达式中即可。

博士 是的,用例题来证实一下。

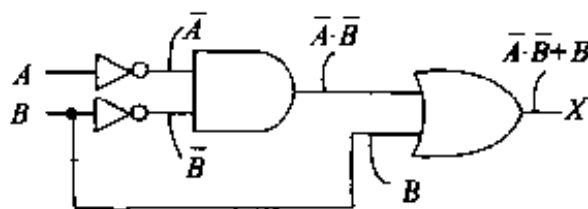
问题 2

试根据逻辑函数表达式求出下列数字电路的真值表：



解答

根据电路求出逻辑函数表达式。将 0,1 代入逻辑函数表达式中,即可求出真值表。



A	B	$X = \bar{A} \cdot \bar{B} + B$
0	0	$X = \bar{0} \cdot \bar{0} + 0 = 1$
0	1	$X = \bar{0} \cdot \bar{1} + 1 = 1$
1	0	$X = \bar{1} \cdot \bar{0} + 0 = 0$
1	1	$X = \bar{1} \cdot \bar{1} + 1 = 1$

A	B	X
0	1	1
1	0	1
1	1	0
1	1	1

德·摩根定律

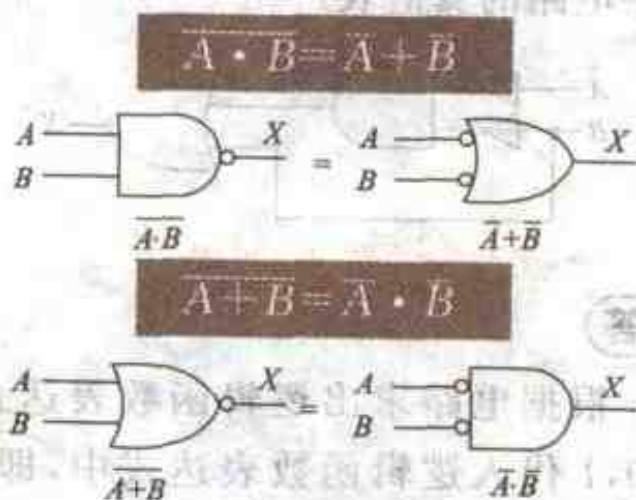
博士 德·摩根定律是布尔代数中非常重要的定律。

德·摩根定律

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

试用数字电路分析德·摩根定律。



小明 这些都能通过求真值表得到证明。

A	B	$\overline{A \cdot B}$	$\overline{A} + \overline{B}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

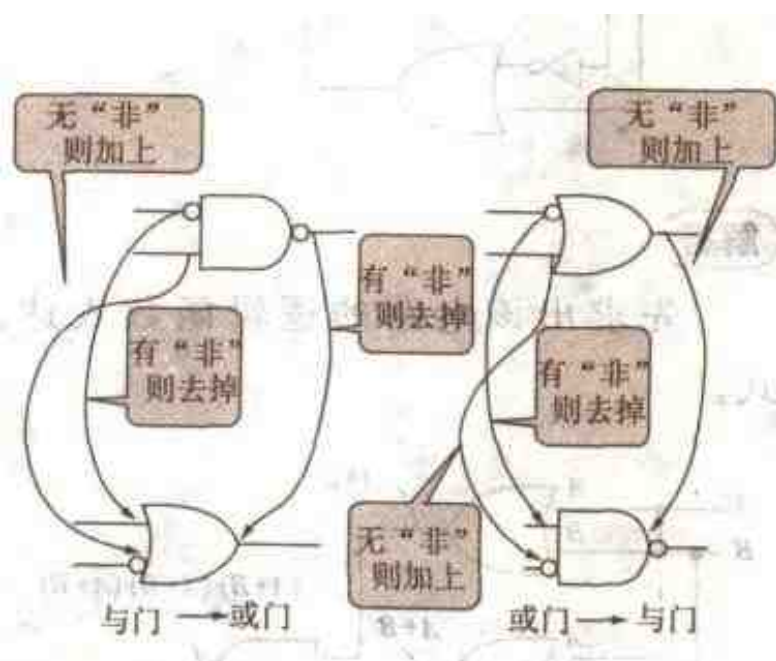
$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

A	B	$\overline{A + B}$	$\overline{A} \cdot \overline{B}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

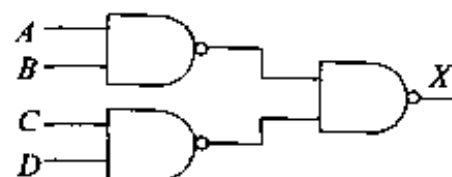
$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

小丽 将与门电路变为或门电路,或将或门电路变为与门电路时用到德·摩根定律。

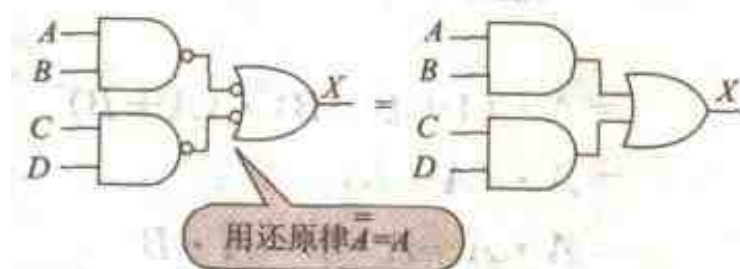
博士 若记住下列方法就非常方便。



试分析下列数字电路:



小明 用德·摩根定律可将上述电路变为下列形式:

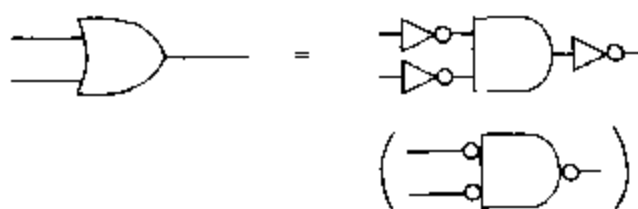


博士 上述电路的工作原理都一样,但根据变形后的电路非常容易理解,该电路的工作状态是

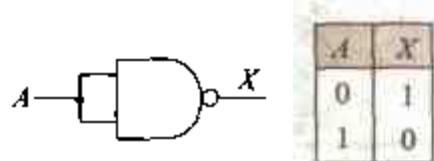
$$X = A \cdot B + C \cdot D$$

与非门(NAND) 电路

博士 学习由与门电路和非门电路构成或门电路。

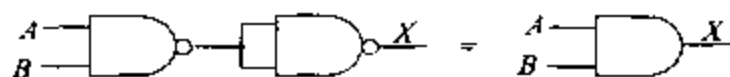


下列电路的工作状态如何呢?

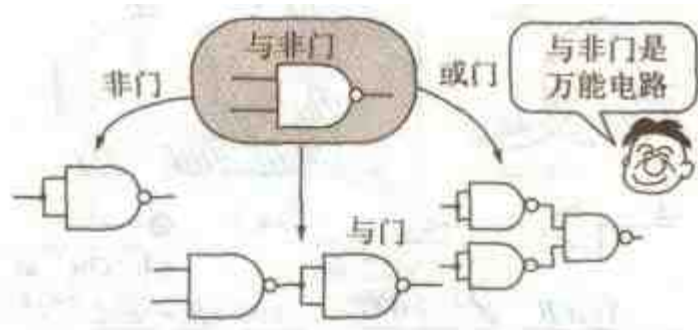


小明 求出真值表就知道该电路的工作状态跟非门电路一样。

博士 试用两个与非门构成与门电路。



即由与非门可以构成非门电路、与门电路、或门电路。



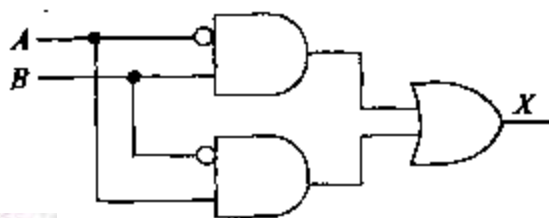
小丽 也就是说,若有与非门电路,就能构成任何基本门电路。

博士 是这样,用例题验证一下。

例题 3

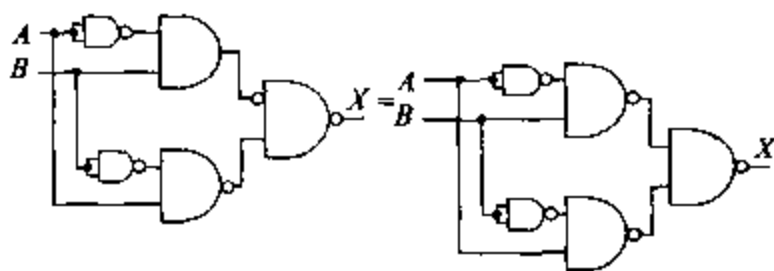
试只用与非门电路构成下列数字

电路:



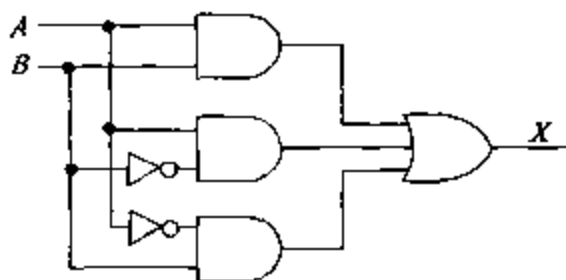
解答

应用德·摩根定律,将或门转换成与非门。



练习题

问题 1 简化下列数字电路。



解答

$$\begin{aligned}
 X &= A \cdot B + A \cdot B + \bar{A} \cdot B \\
 &= A \cdot (B + \bar{B}) + \bar{A} \cdot B \\
 &= A + \bar{A} \cdot B \\
 &= A + B
 \end{aligned}$$

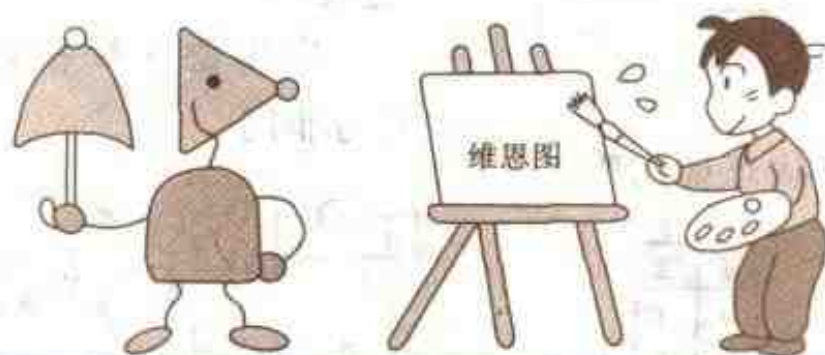


[提示] 化简由电路图求出的逻辑函数表达式。

6

文氏(Venn)图

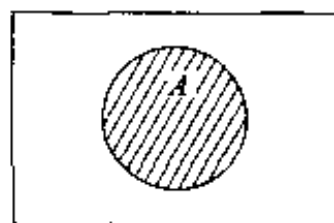
用文氏图直观表示数字电路



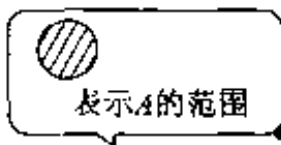
文氏图

博士 可用文氏图直观表示数字电路的工作状态。

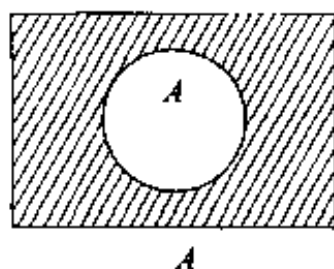
先看看单变量的文氏图，总范围可用方形表示， A 变量范围用圆形表示。



单变量文氏图



于是下图的斜线部分表示 \bar{A} 。 \bar{A} 表示 A 的反相。

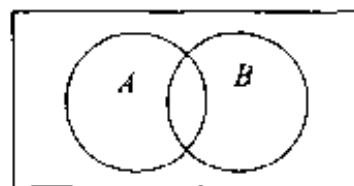


\bar{A}

不是 A (即 \bar{A}) 的范围

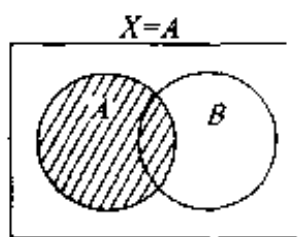


再看一下处理二变量的文氏图。

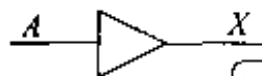


二变量文氏图

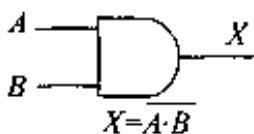
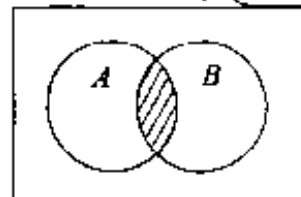
请根据逻辑函数表达式与相对应的数字电路，验证文氏图的斜线部分。



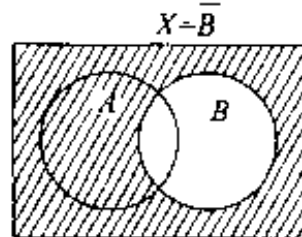
$X=A$



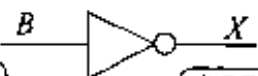
$X=A \cdot B$



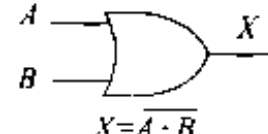
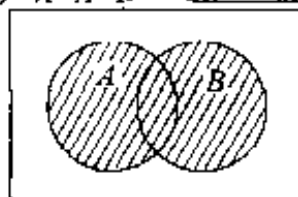
$X=A \cdot B$



$X=\bar{B}$



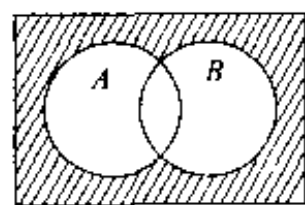
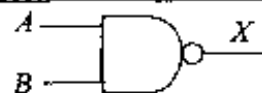
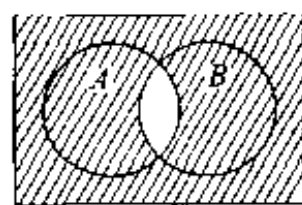
$X=A+B$



$X=A+B$

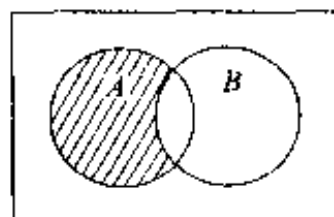
“AND”就是 $A \cdot B$ 的交

“OR”就是 $A+B$ 的和



例题 1

试求下列文氏图的斜线部分相应的逻辑函数表达式:

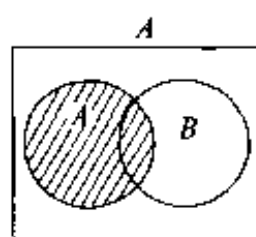


用逻辑函数表达式表示

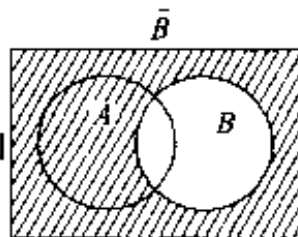


解答

题中的范围可认为是

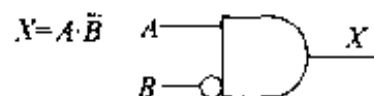


和



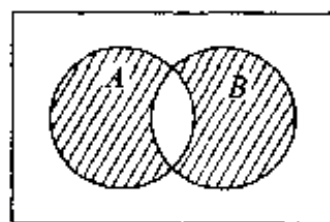
相“与”(重叠)

即可表示为



例题 2

试求下列文氏图的斜线部分相应的逻辑函数表达式:

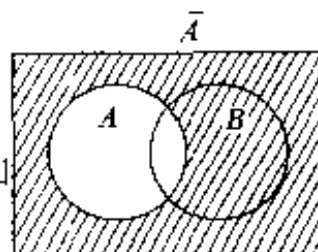
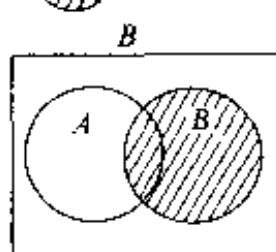


和 相“或”(合在一起)



解答

的部分是

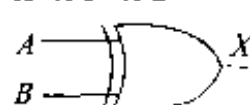


和

相“与”(重叠)

即 $B \cdot \bar{A}$ 。结果是该部分同例题 1 求出的部分相“或”。

$$X = \bar{A} \cdot B + A \cdot \bar{B}$$



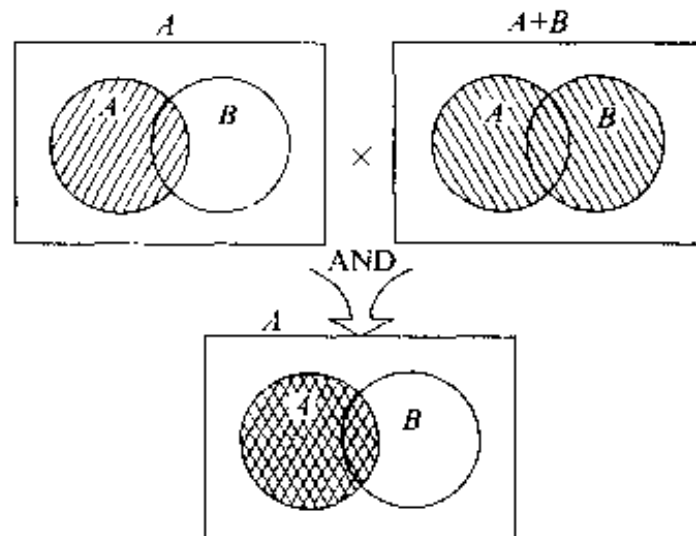
这是异或门



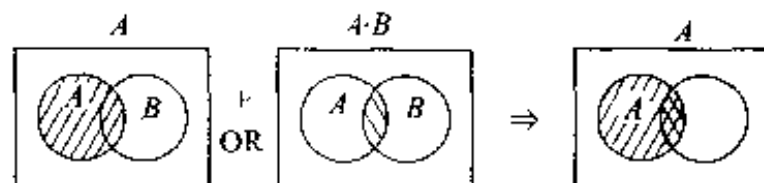
博士

试用文氏图证明布尔代数基本定律中的吸收律。

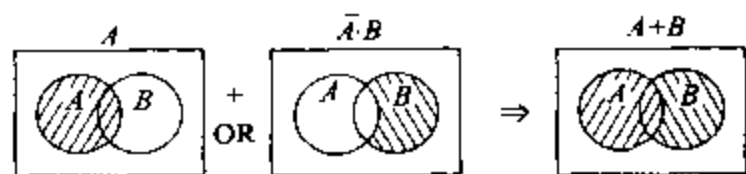
$$\textcircled{1} A \cdot (A + B) = A$$



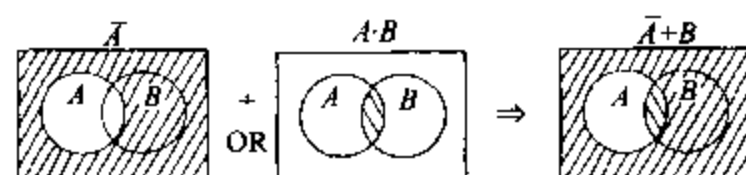
$$\textcircled{2} A + A \cdot B = A$$



$$\textcircled{3} A + \bar{A} \cdot B = A + B$$



④ $\bar{A} + A \cdot B = \bar{A} + B$



小明 使用文氏图较容易转换成逻辑函数表达式。

例题 3

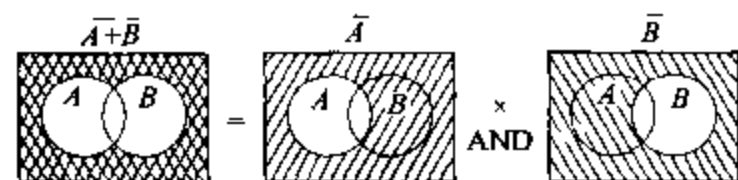
试用文氏图证明德·摩根定律。

① $\overline{A+B} = \bar{A} \cdot \bar{B}$

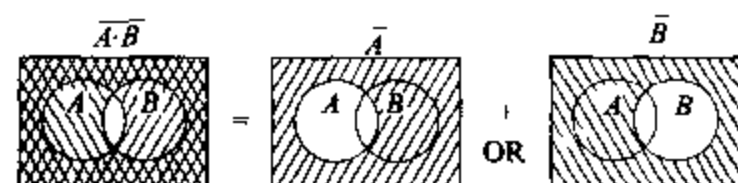
② $\overline{A \cdot B} = \bar{A} + \bar{B}$

解答

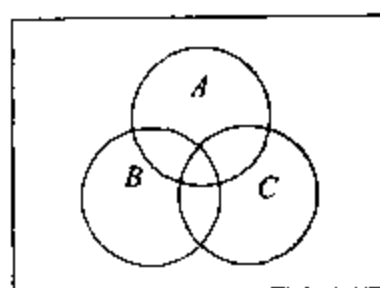
①



②

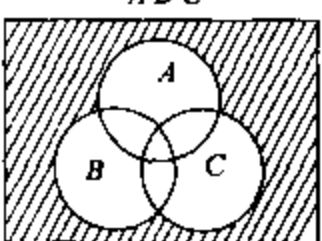
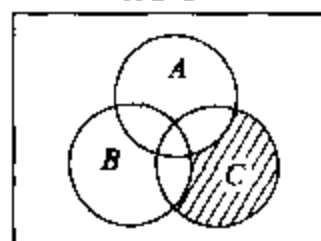
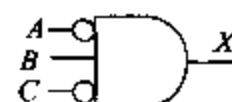
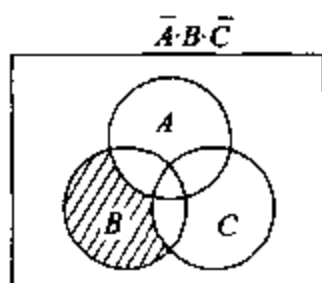
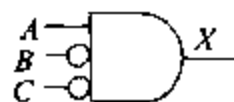
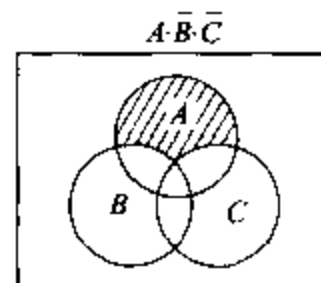
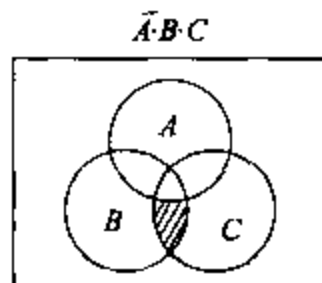
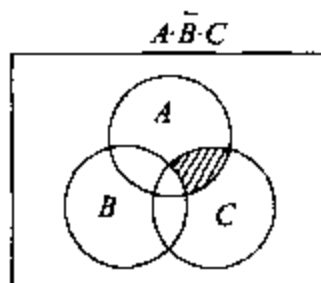
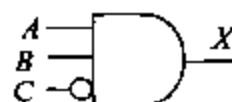
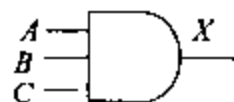
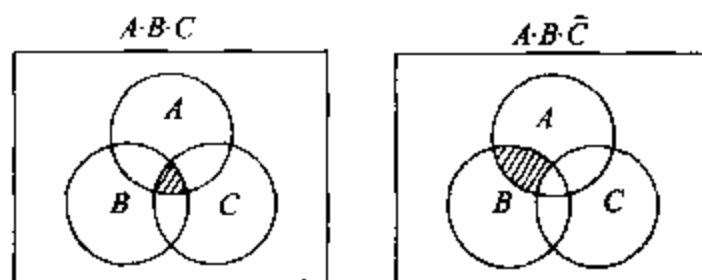


博士 三变量文氏图的分析方法也是一样。



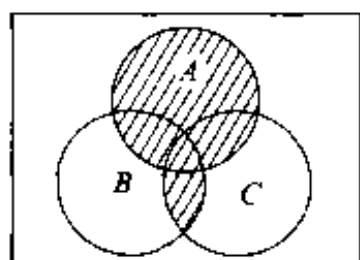
三变量文氏图

试根据逻辑函数表达式验证文氏图的斜线部分。

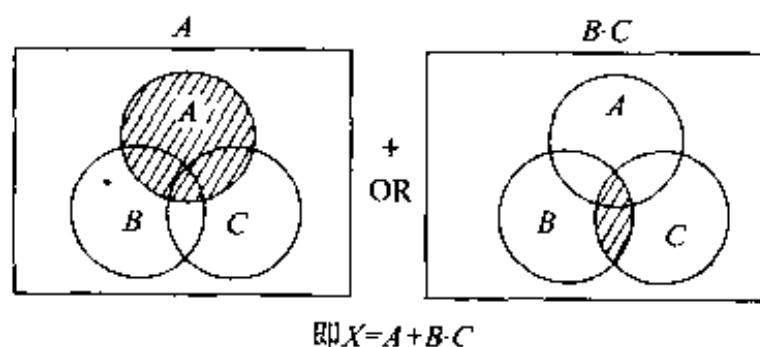


例题 4

试求下列文氏图斜线部分相应的逻辑函数表达式:



解答



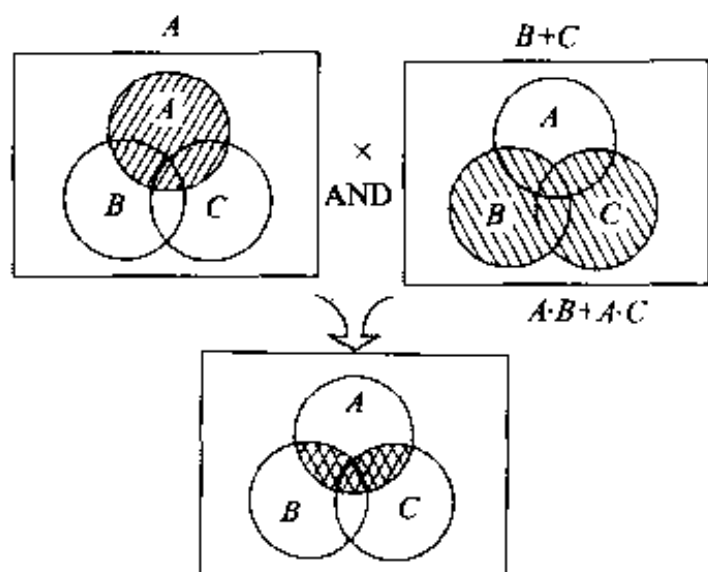
例题 5

试用文氏图证明分配律。

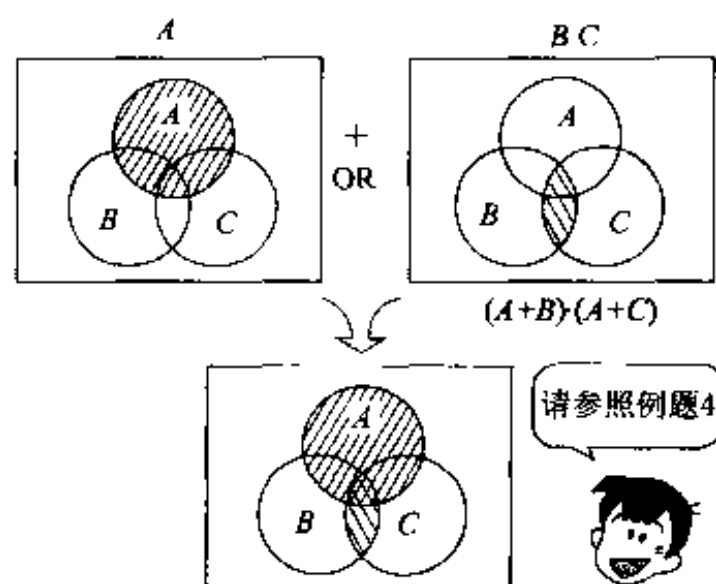
- ① $A \cdot (B + C) = A \cdot B + A \cdot C$
 ② $A + B \cdot C = (A + B) \cdot (A + C)$

解答

①



②

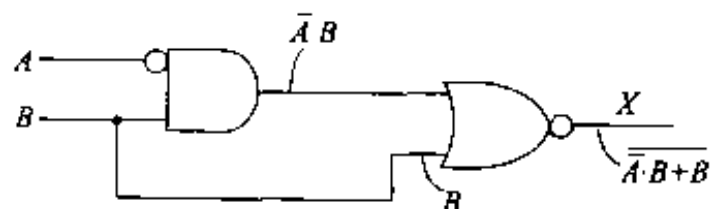


小丽 前面已学习用逻辑函数表达式可简化数字电路。用文氏图也能简化数字电路吗?

博士 能,可用下列例题进行验证。

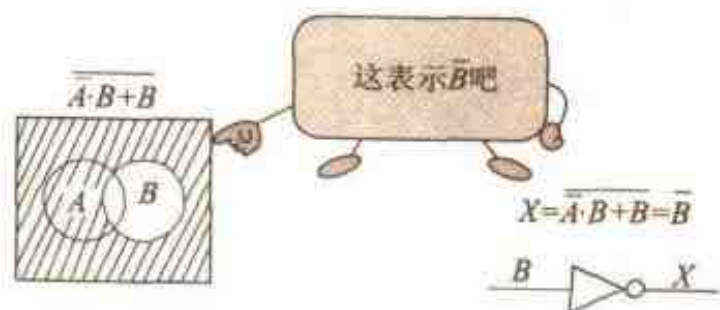
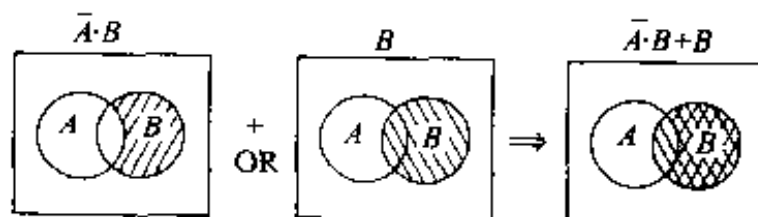
例题 6

试用文氏图简化下列数字电路:



解答

用文氏图表示逻辑函数表达式:



// 第1章 数字电路的基础理论

博士 文氏图不仅用于数字电路,也适用于普通问题。

例如,某旅行社对是否去过英国和美国的人进行民意测验。民意测验的结果如下:

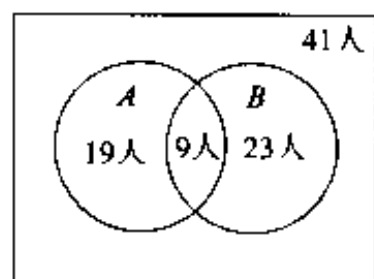
去过英国的人数 19 人
去过美国的人数 23 人
两国都没去过的人数 41 人
两国都去过的人数 9 人。

试用文氏图表示民意测验的结果。

博士 那么,民意测验中答卷人有多少呢?

请小明画出相应文氏图。

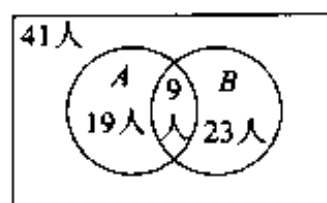
小明 可用二变量的文氏图表示。



A: 表示去过英国的人数

B: 表示去过美国的人数

小丽 用 A 和 B 两方对两国都去过的人进行计数,这样
 $(19 + 23 - 9) + 41$ 就是民意测验中答卷人数。



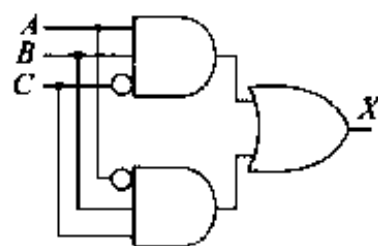
其中9人,既在A中
也在B中



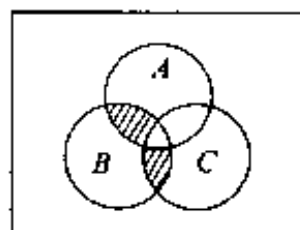
博士 答案正确。到目前为止已学习过三变量文氏图,但三个以上变量的文氏图相当复杂。因此,多个变量时采用下节学习的卡诺图非常有效。

练习题

问题1 试画出下列数字电路相应的文氏图:

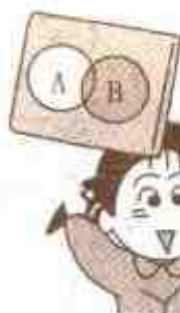


解答



7 卡诺图

主要学习用卡诺图分析电路的方法



用图形表示数字电路的方法有已学过的文氏图



最常用的是卡诺图

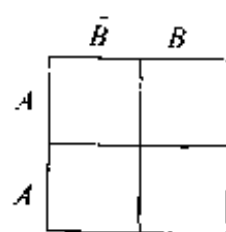


用图形表示数字电路, 则比电路与表达式更形象、直观。

二变量卡诺图

博士 卡诺图与文氏图一样, 都是用图形表示数字电路的方法。先说明二输入变量的卡诺图, 三以上输入变量基本上与二输入的一样, 因此, 主要学习二输入变量的卡诺图。

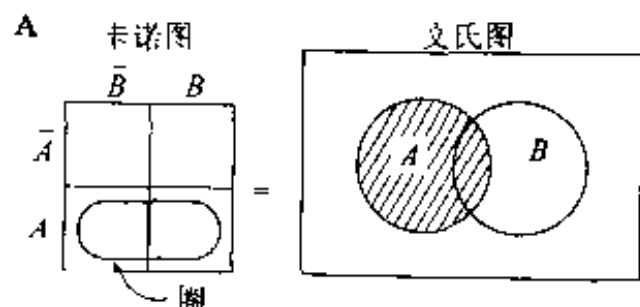
二输入变量时使用的卡诺图如下:



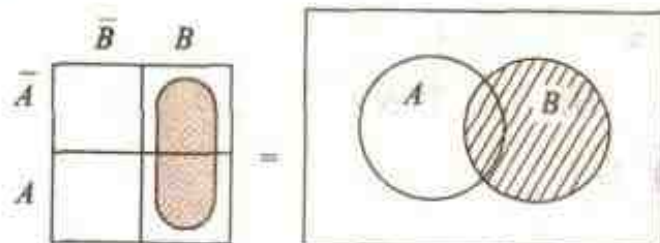
二变量卡诺图



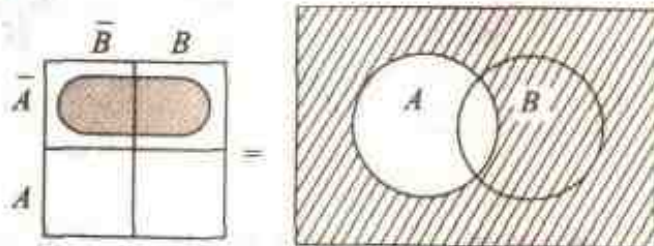
用圈表示卡诺图中范围。下图示出卡诺图表示的范围与相应的文氏图表示的范围, 试比较:



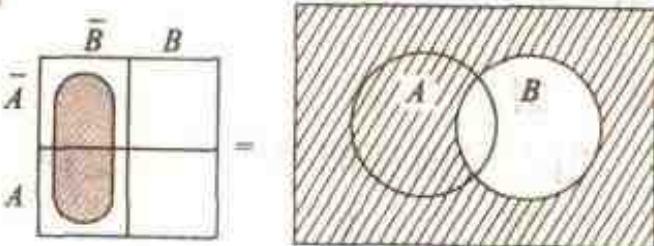
B



A-bar



B



小明 如何用卡诺图表示 $A+B$ 及 $A \cdot B$ 呢?

博士 $A+B$ 意味着 A 和 B 合在一起, 因此, 用卡诺图表示如下:



小丽 $A \cdot B$ 意味着 A 与 B 重叠, 因此, 用卡诺图表示如下:



形状稍有些差别, 但卡诺图跟文氏图的感觉一样。

例题 1 用卡诺图表示 $X = \bar{A} \cdot B$ 。

解答

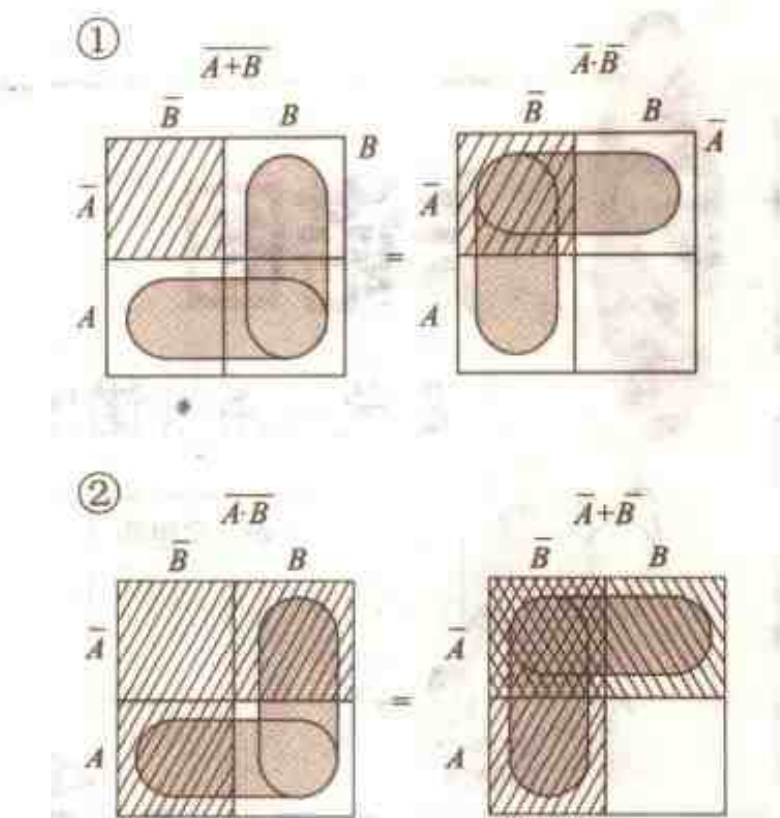


博士 用卡诺图也可以证明布尔代数的基本定律。

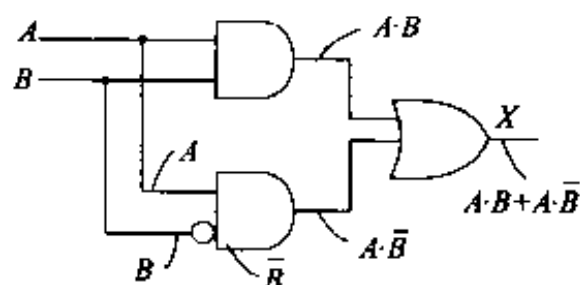
例题 2 用卡诺图证明德·摩根定律。

- ① $\overline{A+B} = \bar{A} \cdot \bar{B}$
- ② $\overline{A \cdot B} = \bar{A} + \bar{B}$

解答



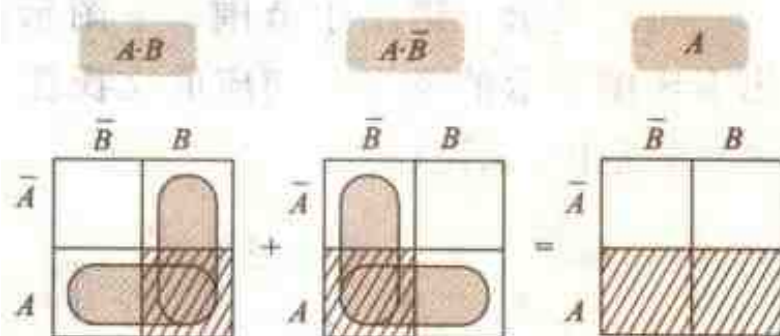
博士 下面说明用卡诺图简化数字电路的方法。试简化下列电路:



小明 这个电路的逻辑函数表达式为

$$X = A \cdot B + A \cdot \bar{B}$$

博士 用卡诺图表示的逻辑函数表达式如下:



小丽 这个逻辑函数表达式表示 A 范围, 即可简化为 $X = A$ 。

博士 是这样。用卡诺图简化逻辑函数表达式非常有效,但必须注意有关问题试看下列卡诺图对应的逻辑函数表达式:

	\bar{B}	B
\bar{A}	$\bar{A}\bar{B}$	$\bar{A}B$
A	$A\bar{B}$	AB



上述的 $\bar{A} \cdot \bar{B}$ 及 $\bar{A} \cdot B$ 的逻辑积称为简单积,用和的形式表示简单积的称为加法标准式。

(加法标准式)

$X = \text{简单积} + \text{简单积} + \dots + \text{简单积}$

例如: $X = \bar{A} \cdot B + A \cdot \bar{B} + A \cdot B$

对于用卡诺图化简的逻辑函数表达式,要用加法标准式来表示。

小丽 也就是说,逻辑函数表达式不是加法标准式时,先要变为加法标准式再利用卡诺图吗?

博士 是这样,这里将用卡诺图化简逻辑函数表达式的步骤归纳如下:

用卡诺图化简逻辑函数表达式的步骤

- ① 将逻辑函数表达式变为加法标准式。
- ② 在逻辑函数表达式的简单积对应的卡诺图中填入 1。
- ③ 用圈圈起填入 1 的相邻方格。
- ④ 取出圈圈过的部分。

例题 3

用卡诺图化简下列逻辑函数表达式:

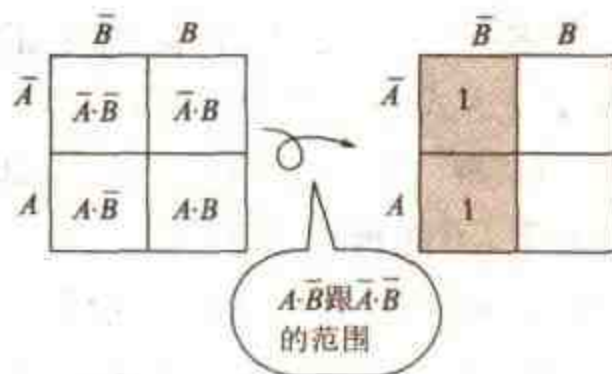
$$X = \bar{A} \cdot \bar{B} + \bar{B} \cdot (A + B)$$

解答

① 将逻辑函数表达式展开为加法标准式

$$\begin{aligned} X &= \bar{A} \cdot \bar{B} + A \cdot \bar{B} + B \cdot \bar{B} \\ &= \bar{A} \cdot \bar{B} + A \cdot \bar{B} \end{aligned}$$

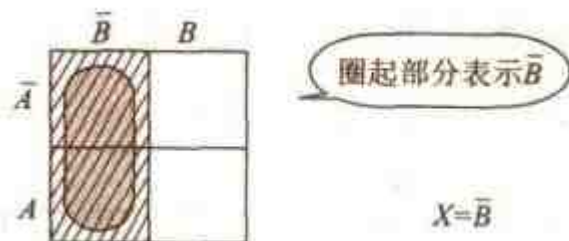
② 在卡诺图对应方格中填入 1。



③ 用圈圈起填入 1 的相邻方格。



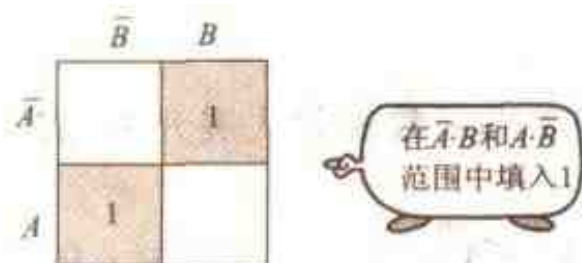
④ 取出圈圈过的部分。



博士 试化简下列逻辑函数表达式:

$$X = \bar{A} \cdot B = A \cdot \bar{B}$$

小明 上述给定的逻辑函数表达式已是加法标准式,可在卡诺图中填入 1。



这里没有相邻的方格部分,所以不用画圈。

博士 不能画圈时,给定的逻辑函数表达式不能再化简了。

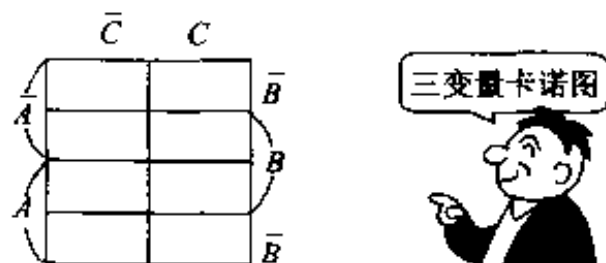
小丽 $X = \bar{A} \cdot B + A \cdot \bar{B}$,即为异或关系,不能再化简了。

小明 若用卡诺图表示自己给定的逻辑函数表达式,试判断电路是否为最简单的形式。

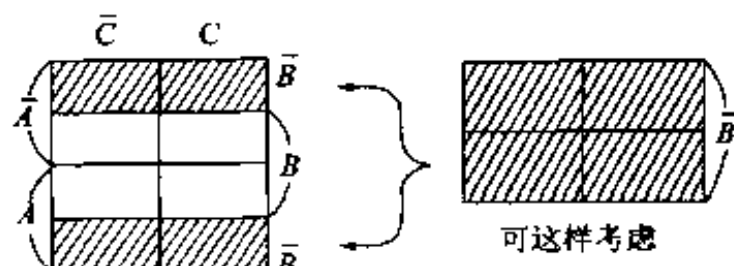


三变量卡诺图

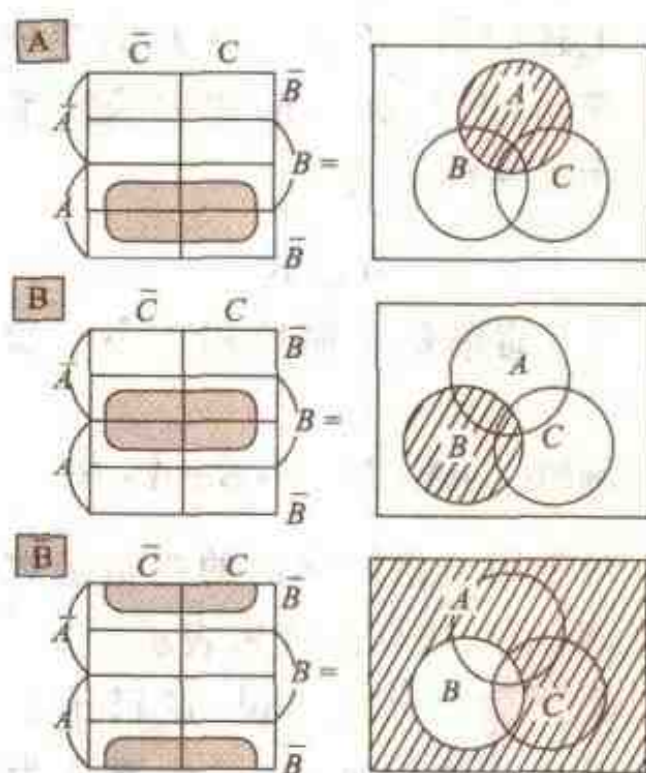
博士 下面学习处理三变量的卡诺图。输入为三变量时,用下列卡诺图:



\bar{B} 是上下隔开那样配置,但用卡诺图时,上下 \bar{B} 的范围可当作相邻来处理。



三变量卡诺图表示的范围跟用文氏图表示的对应范围如下所示,试进行比较。



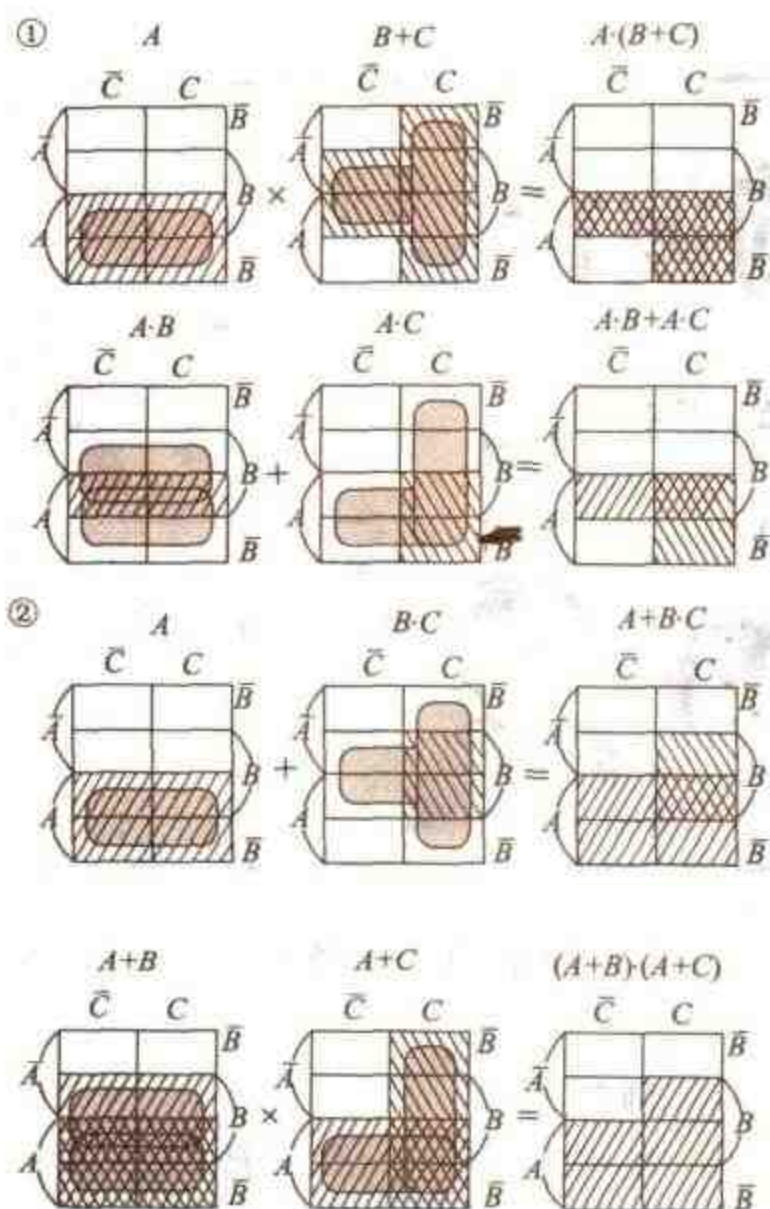
例题 4

试用三变量卡诺图证明布尔代数的分配律。

$$\textcircled{1} A \cdot (B + C) = A \cdot B + A \cdot C$$

$$\textcircled{2} A + B \cdot C = (A + B) \cdot (A + C)$$

解答



用圈圈起相邻部分。

注意填入1的
相邻方格部分

取出圈圈起的部分。

可化简为 $X=A$

博士 试用卡诺图将三变量的逻辑函数表达式化简。

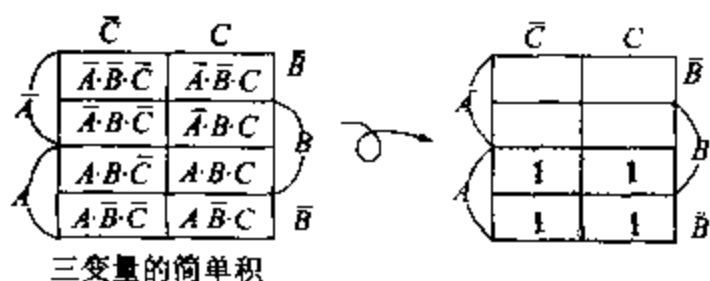
例题 5

化简下列逻辑函数表达式。

$$X = A \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot C + A \cdot B \cdot C + A \cdot \bar{B} \cdot \bar{C}$$

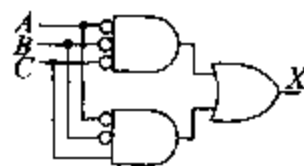
解答

先将逻辑函数表达式变为加法标准式,然后,在卡诺图对应部分填入1。



练习 题

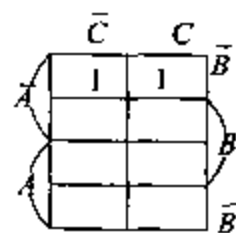
问题 1 试用卡诺图化简下列数字电路:



解答

$$X = \bar{A} \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot C$$

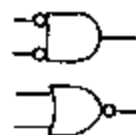
根据



则得到 $X = \bar{A} \cdot \bar{B}$

或者

$$A+B$$



8

逻辑电路的设计

学习基本逻辑电路的设计方法



由真值表求出逻辑函数表达式

博士 由门单元构成的电路称为数字电路, 也称为逻辑电路。逻辑电路是处理输入 0、1 组成的数字信号的电路。



这里学习由真值表求出逻辑函数表达式的方法。

(1) 加法标准式的逻辑函数表达式

博士 用卡诺图说明加法标准式吧。小明记住了吗?

小明 是用简单积之和的形式表示逻辑函数表达式吧。

$X = \text{简单积} + \text{简单积} + \dots + \text{简单积}$

例如,

$$X = A \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot \bar{C}$$

(加法标准式的逻辑函数表达式)

博士 不错, 现在就说明由下列真值表, 求出加法标准式的逻辑函数表达式的方法。

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

逻辑函数表达式
(加法标准式)

先注意输出为 1 的情况。

A	B	C	X
0	0	0	0
0	0	1	①
0	1	0	0
0	1	1	0
1	0	0	①
1	0	1	0
1	1	0	①
1	1	1	0

注意输出1



输出为1的输入部分构成简单积。输入为0则反相,为1则保持原样。

A	B	C	X
0	0	0	0
0	0	1	①
0	1	0	0
0	1	1	0
1	0	0	①
1	0	1	0
1	1	0	①
1	1	1	0

0 0 1
 $\bar{A}\bar{B}C$ 1 0 0
 $A\bar{B}\bar{C}$ 1 1 0
 $A\bar{B}\bar{C}$

得到求出所有的简单积之和。

$$X = \bar{A} \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C}$$

求出加法标准式的逻辑函数表达式



这就是由真值表求出的加法标准式的逻辑函数表达式。

小丽 由逻辑函数表达式求出真值表可知,这跟由真值表求出逻辑函数表达式的方法没有什么不同。

$X = \bar{A}\bar{B}C + A\bar{B}\bar{C} + A\bar{B}\bar{C}$			
A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

用卡诺图进行化简

$$X = A\bar{C} + \bar{A}\bar{B}\bar{C}$$

(2) 乘法标准式的逻辑函数表达式

博士 所谓乘法标准式是用简单和之积的形式表示的逻辑函数表达式:

$X = \text{简单和} \cdot \text{简单和} \cdot \text{简单和}$

例如,

$$X = (\bar{A} + B + C) \cdot (A + \bar{B} + \bar{C}) \cdot (\bar{A} + B + \bar{C})$$

(乘法标准式的逻辑函数表达式)

说明由下列真值表求出的乘法标准式的逻辑函数表达式:

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

逻辑函数表达式

(乘法标准式)

在求加法标准式的逻辑函数表达式时,关注输出为1的情况考虑为简单积,但这里注意输出为0的情况。

A	B	C	X
0	0	0	①
0	0	1	①
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	①
1	1	0	1
1	1	1	1

注意输出0



输入为0则保持原样,为1则反相,这样求出简单和。

A	B	C
0	0	0

$$A+B+C$$

A	B	C
0	0	1

$$A+B+\bar{C}$$

A	B	C
1	0	1

$$\bar{A}+B+\bar{C}$$

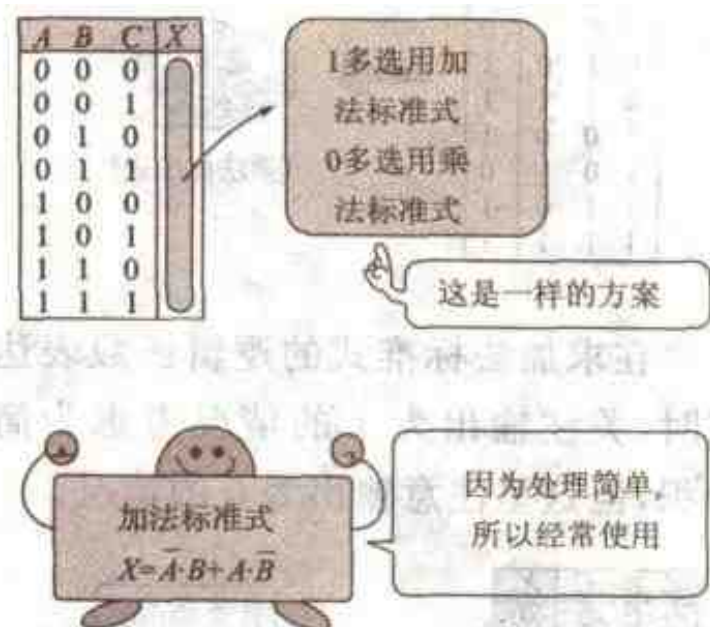
// 第1章 数字电路的基础理论

若取求得的所有简单和之积,则得到所需的逻辑函数表达式。

$$X = (A+B+C) \cdot (A+B+\bar{C}) \cdot (\bar{A}+B+C)$$

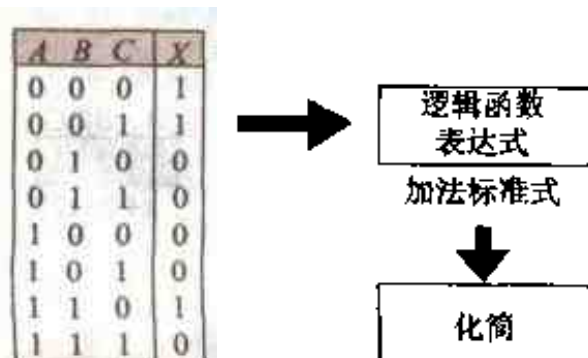
小明 由输出 1 较少的真值表求逻辑函数表达式时,选用加法标准式的方法,而处理输出 0 较少的真值表时,选用乘法标准式的方法效率高。

博士 小明的说法也有一定的道理。然而,乘法标准式跟加法标准式相比,逻辑函数表达式的化简更复杂。用卡诺图化简逻辑函数表达式时,加法标准式也是作为基准。因此,实际上经常使用加法标准式。



例 1

- ① 试求下列真值表的逻辑函数表达式(加法标准式)。
- ② 试化简求出的逻辑函数表达式。

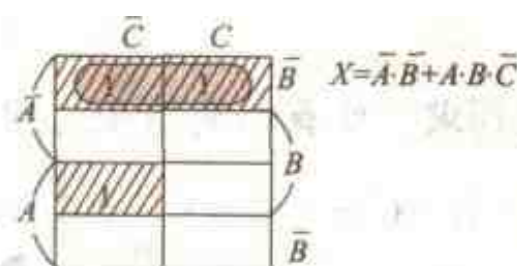


解答

- ① 注意输出为 1 的情况,求出的简单积与逻辑和有关。

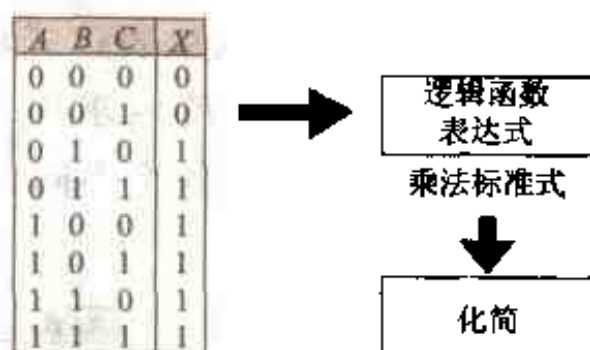
A	B	C	X	
0	0	0	1	$\bar{A} \cdot \bar{B} \cdot \bar{C}$
0	0	1	1	$\bar{A} \cdot \bar{B} \cdot C$
0	1	0	0	$X = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + A \cdot$
0	1	1	0	$B \cdot \bar{C}$
1	0	0	0	
1	0	1	0	
1	1	0	1	$A \cdot B \cdot \bar{C}$
1	1	1	0	

- ② 用卡诺图进行简化。



例 2

- ① 试求出下列真值表的逻辑函数表达式(乘法标准式)。
- ② 试化简求出的逻辑函数表达式。



解答

- ① 注意输出为 0 的情况,求出的简单和与逻辑积有关。

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

$$A+B+C$$

$$A+B+\bar{C}$$

$$X=(A+B+C) \cdot (A+B+\bar{C})$$

② 将逻辑函数表达式展开并化简。

$$\begin{aligned} X &= (A+B+C) \cdot (A+B+\bar{C}) \\ &= A \cdot A + A \cdot B + A \cdot \bar{C} + A \\ &\quad \cdot B + B \cdot B + B \cdot \bar{C} + A \\ &\quad \cdot C + B \cdot C + C \cdot \bar{C} \\ &= A \cdot (1+B+C+B+C) + B \\ &\quad \cdot (1+\bar{C}+C) \\ &= A+B \end{aligned}$$

逻辑电路设计步骤

博士 学习了由真值表求逻辑函数表达式的方法。然而,有时也需要根据不同情况自己列出真值表。现介绍根据已知条件画出所用的逻辑电路的步骤。

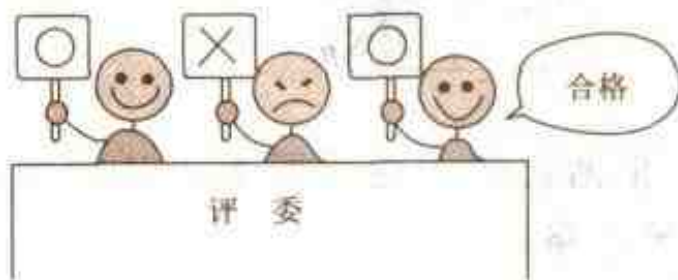


逻辑电路设计步骤

- ① 仔细考察作为对象的问题,列出对应的真值表。
- ② 由真值表求出逻辑函数表达式(加法标准式或乘法标准式)。
- ③ 用卡诺图等化简逻辑函数表达式。
- ④ 由逻辑函数表达式画出逻辑电路。

例题 3

3 位评委中有 2 位以上赞成合格时,可用逻辑电路表示这种评审情况。



解答

① 列出真值表。

设各评委的意见赞成为 1,反对为 0。并认为评审结果合格为 1,不合格为 0。

评 委			评审结果
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



② 求出逻辑函数表达式。

注意输出为 1 的情况,求出加法标准式逻辑函数表达式。

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$\begin{aligned} X &= \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C \\ &\quad + A \cdot B \cdot \bar{C} + A \cdot B \cdot C \end{aligned}$$

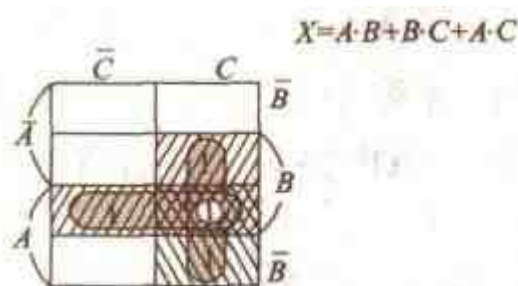
$$\bar{A} \cdot B \cdot C$$

$$A \cdot \bar{B} \cdot C$$

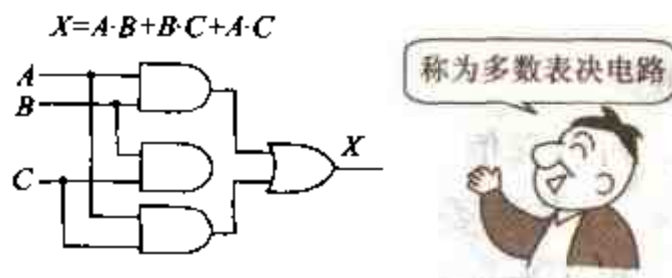
$$A \cdot B \cdot \bar{C}$$

$$A \cdot B \cdot C$$

③ 将逻辑函数表达式化简。

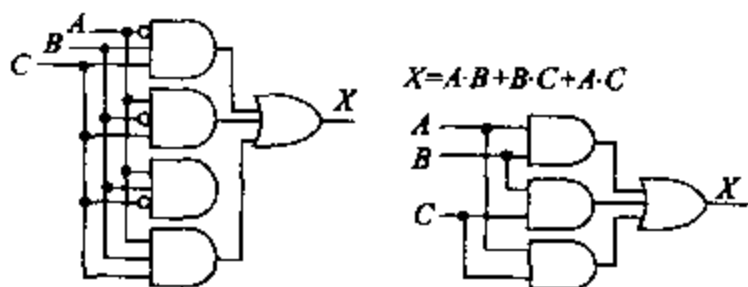


④ 根据化简的逻辑函数表达式画出逻辑电路。



博士 数字电路与模拟电路不同,不用进行复杂的调整,因此,只要逻辑正确,电路几乎都能正常工作。电路设计时,要认真做好逻辑函数表达式的化简,根据最简单的逻辑函数表达式画出电路。即使是工作相同的电路,若逻辑函数表达式不是最简单时,电路中很多器件都是无用的。

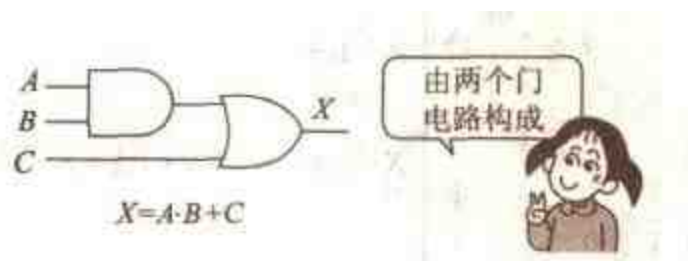
$$X = \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} + A \cdot B \cdot C$$



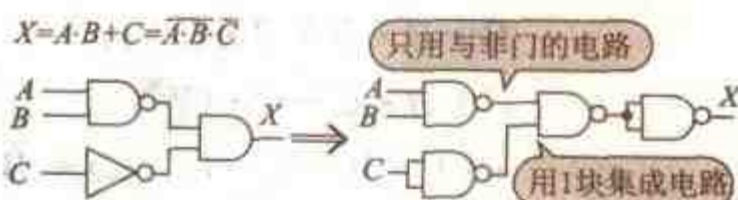
还要注意集成门电路的种类,例如,试根据下列逻辑函数表达式画出逻辑电路:

$$X = A \cdot B + C$$

小丽 我设计的逻辑电路如下:



博士 小丽同学设计的电路正确。实际上,这个电路可用1个与门跟1个或门组成。另外,可根据德·摩根定律将该电路改为下列形式:



由此可知,该电路仅由与非门构成。1块与非门电路集成(例如74LS00)内有4个与非门。因此,改进后的电路由1块集成门电路构成也能正常工作。

小明 实际组成电路时,也可考虑采用相应的集成电路吧。

练习题

问题1 试画出下列真值表对应的数字电路。

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

解答

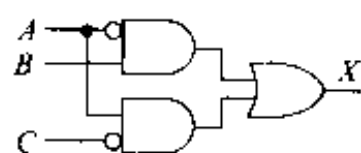
① 100011001 ② $2^4 + 2^3 + 2^2 + 2^0 = 23$

③ $10 \times 16^3 + 13 \times 16^2 + 4 \times 16^1 = 2772$

$$X = \bar{A} \cdot B \cdot C + A \cdot B \cdot C + A$$

$$= B \cdot C + A \cdot B \cdot C$$

$$= A \cdot B + A \cdot C$$



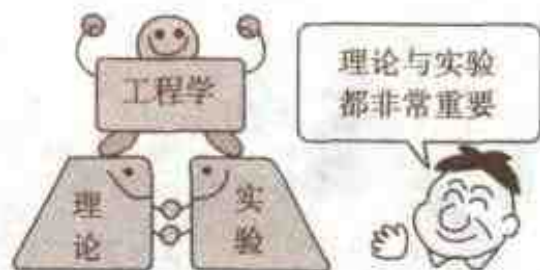
9 实践

用实验验证数字电路的基础理论



必备工具

博士 至今已经学习了逻辑电路的基础理论。为了牢固地掌握工程学,实验环节是必不可缺的。理解数字电路的工作原理,实验也非常重要。书本中看到的非常简单的电路,若实际做实验时,就容易出错,并发现很多未见的现象。工程学是理论用于实践的学问。不要怕麻烦,掌握焊接等技术,制作实际电路试试。



准备最基本工具如下:

(1) 尖嘴电钳,剪钳

电子制作用的小型工具。



(2) 改锥,小镊子

改锥有多种类型,各自用于不同需要。小镊子是细微工作时不可缺的方便工具。市售有电子制作用的尖镊子。



(3) 电烙铁,烙铁架

电烙铁用 15~20W,烙铁头用陶瓷型。烙铁架也是必备工具,以免不注意时烙铁发热烧毁其他设备。

(4) 吸锡线

焊接出错时,可用吸锡线吸去错焊处的焊锡,它是必备工具。



(5) 万用表(电路测试器)

万用表用数字式或模拟式均可。



数字式万用表

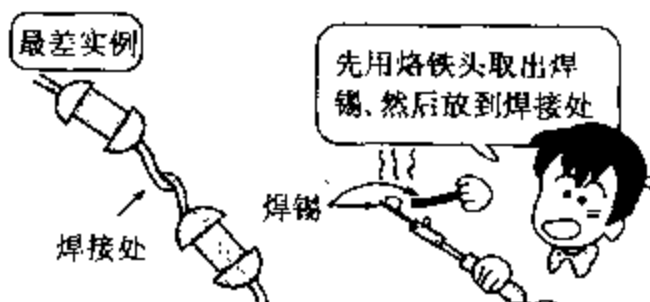
模拟式万用表

此外,还需要得到稳定 5V 直流电压的电源装置。具体内容以后介绍。

要精通焊接技术

博士 电子制作时,最主要也是最基本的是焊接技术。可惜啊,初学者中精通焊接技术的人不多。

小明 看看我的焊接技术。



博士 焊锡中有助焊剂,也称焊油。对于小明的做法,助焊剂在焊接前由于温度高而熔化掉了,起不到

助焊的作用。另外,焊锡熔化而流到焊接处时,焊接处也要加热,才能焊接牢靠,所以这种做法是不可取的。现传授焊接秘诀。

焊接秘诀

① 将烙铁头放在焊接处停留数秒钟。



② 保持在原地不动,使焊锡在烙铁头与焊接处适量熔化。



③ 确认一下焊锡熔化了并流到焊接处。这时,千万不要拿走烙铁! 烙铁头仍放在焊接处,等 2 秒后再拿走。



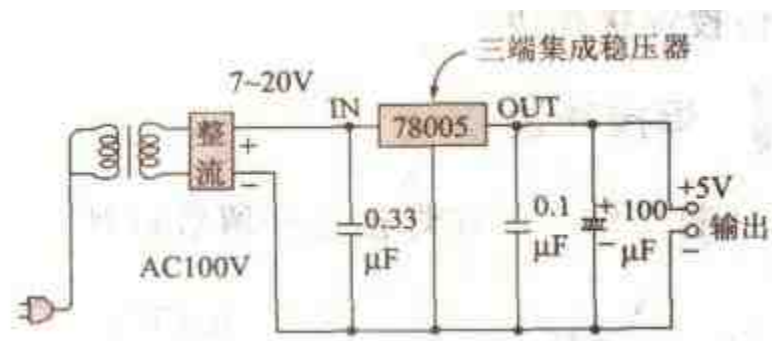
制作实际电路之前,多练习几次焊接。

直流电源装置

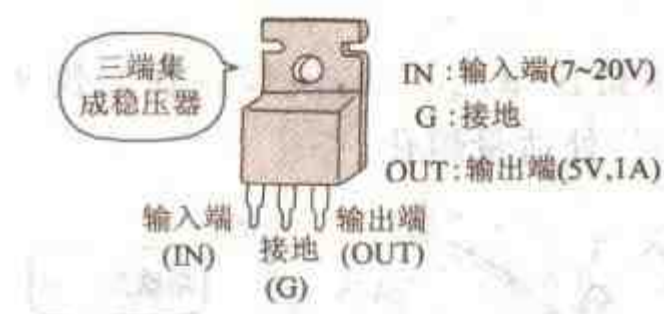
博士 由于有人不清楚得到

// 第1章 数字电路的基础理论

5V 直流电压的电源装置,这里,说明一下用三端集成稳压器制作简单电源装置的方法。



所谓三端集成稳压器是从直流输入电压范围中得到稳定输出电压的器件。



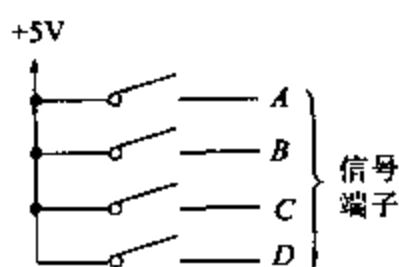
为了得到输入用直流电压,要用盒式交流适配器。输出电压为 7~20V 的适配器比较适宜。



输入信号用开关电路

博士 试制作数字电路中输入信号是 0 或 1 的开关电路。这里实验用正逻辑,即信号 1 对应 5V,信号 0 对应 0V。

小丽 我设计的电路如下:



用这种电路行吗?



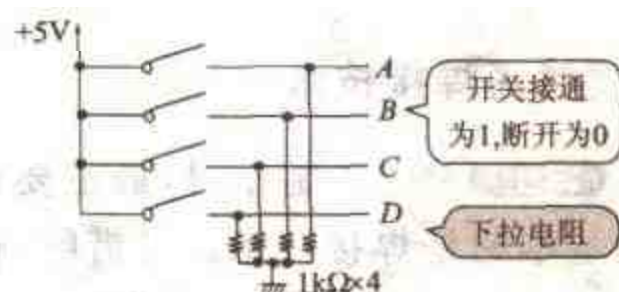
博士 在小丽同学设计的电路中,开关接通时输出为 5V,但开关断开时无任何信号输出。但在通常数字电路中,信号 0 对应 0 电位即认为是接地。若无任何输出信号,则数字电路工作就不稳定,因此,要注意这一点。



用这两个

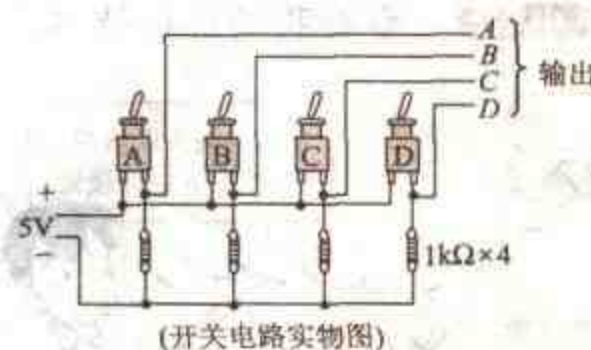


这样,设计的信号输入开关电路如下:



开关接通为1,断开为0

下拉电阻



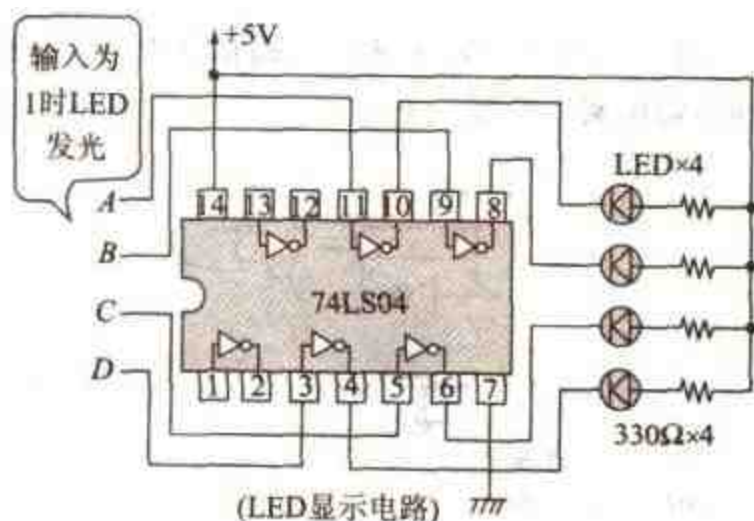
(开关电路实物图)

电路中开关用速断开关即可。制作好的电路在接入直流电源之前,要用万用表检查连接线,若接线正确无

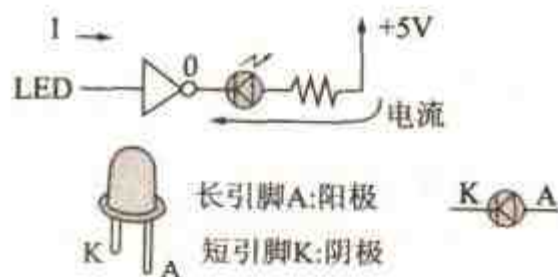
误,再接上制作好的电源装置,用万用表检测一下端子输出电压。

输出显示电路

博士 下面来制作逻辑电路的输出显示电路。要知道输出情况,用万用表测量输出端是否输出 5V 电压即可,但很麻烦。多个输出端的输出情况不能同时观察到,因此,可以制作用 LED 显示输出的电路。



这里用 4 个 LED,若有多余 LED,也可增加 LED 数目。

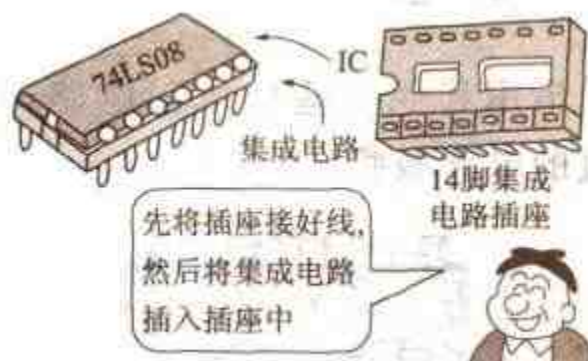


做实验

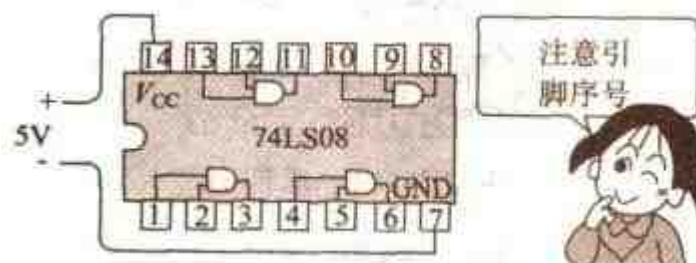
小明 准备完毕。来吧,开始做实验。

博士 那就从与门电路开始做实验。集成与门电路有 74LS08 等。

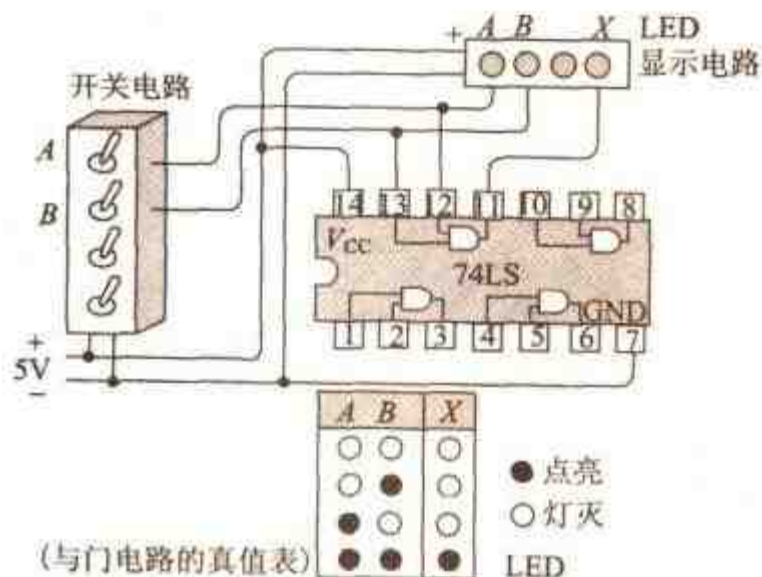
集成电路等半导体的弱点是耐热性差。普通焊接由于热损坏的情况不多,但要小心,实际中经常使用集成电路的插座。



小丽 先要接入集成门电路的工作电源。

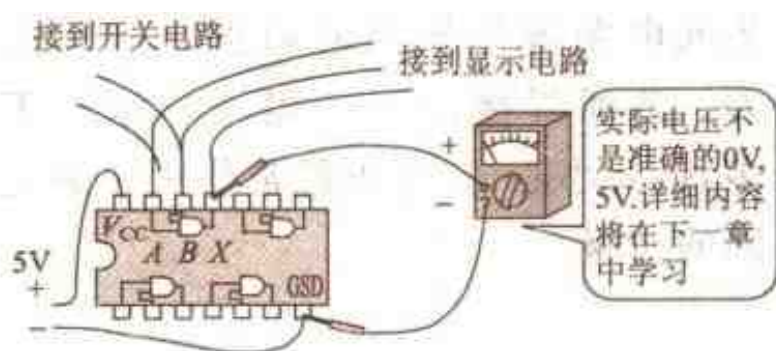


博士 接入先前制作好的输入信号用开关电路和输出显示电路,根据真值表观察与门电路的工作情况。

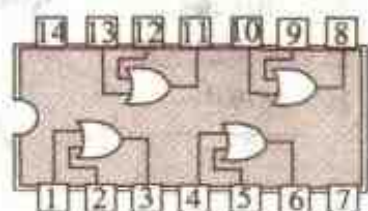


再用万用表验证一下输出 0 电平时为 0V,输出 1 电平时为 5V。

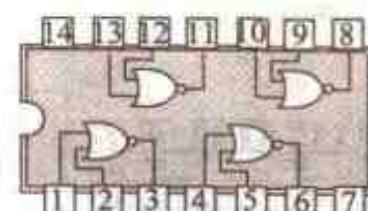
第1章 数字电路的基础理论



请用其他一些集成门电路, 对已学过的电路做些实验。



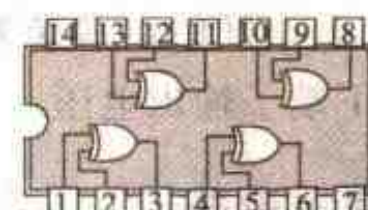
74LS32 (2输入或门)



74LS36 (2输入或非门)



74LS34 (缓冲器)



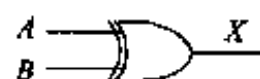
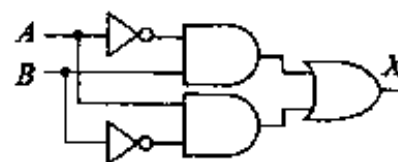
74LS86 (2输入异或门)



74LS11 (3输入与门)

练习题

问题1 下列2个异或门电路的工作状态相同, 请用实验验证一下。



AND : 74LS08

OR : 74LS32

NOT : 74LS04

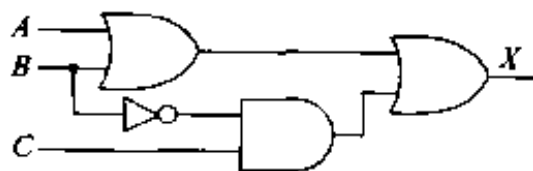
EX-OR : 74LS86

Q 挑战题

（难度等级：★★★★★）

- 试将下列二进制数转换为十进制数：
 - $(101110)_2$
 - $(1010111)_2$
- 试将下列二进制数转换为十六进制数：
 - $(111011)_2$
 - $(1000110011)_2$
- 试将下列十进制数转换为二进制数：
 - 289
 - 5198
- 试将下列十六进制数转换为二进制数：
 - $(AC9)_{16}$
 - $(6FF)_{16}$
- 试写出三变量的德·摩根定律的表达式。
- 试将下列逻辑函数表达式展开并化简：

$$X = (A + \bar{B} + C) \cdot (A + B + C)$$
- 对下列逻辑电路回答下述问题：



- 试求逻辑函数表达式。
 - 试用卡诺图将求出的逻辑函数表达式化简。
 - 试用文氏图表示化简了的逻辑函数表达式。
 - 试列出真值表。
- 试将下列真值表转换为逻辑函数表达式：

①

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

②

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

A 答案

① ① 46 ② 87

② ① $(3B)_{16}$ ② $(233)_{16}$

③ ① $(100100001)_2$

② $(1010001001110)_2$

④ ① $(101011001001)_2$

② $(11011111111)_2$

⑤ $\overline{A \cdot B \cdot C} = \overline{A} + \overline{B} + \overline{C}$,

$\overline{A + B + C} = \overline{A} \cdot \overline{B} \cdot \overline{C}$

⑥ $X = (A + \overline{B} + C) \cdot (A + B + \overline{C})$

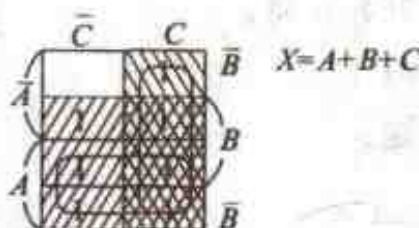
$= A \cdot A + A \cdot B + A \cdot \overline{C} + A \cdot \overline{B} + B \cdot B + \overline{B} \cdot \overline{C} + A \cdot C + B \cdot C + C \cdot \overline{C}$

$= A \cdot (1 + B + \overline{C} + \overline{B} + C) + \overline{B} \cdot \overline{C} + B \cdot C$

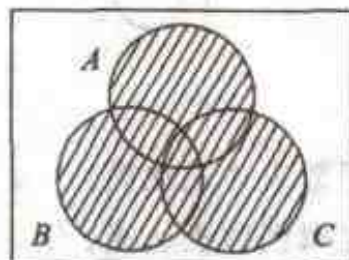
$= A + \overline{B} \cdot \overline{C} + B \cdot C$

⑦ ① $X = A + B + \overline{B} \cdot C$

②



③



④

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

⑧ ① $X = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot B \cdot \overline{C} + A \cdot B \cdot \overline{C}$

② $X = (A + B + \overline{C}) \cdot (\overline{A} + B + C) \cdot (\overline{A} + B + \overline{C})$

第 2 章

数字集成电路



博士



小明



小丽

本章学习目的

数字电路可用数字集成电路组成,有关数字集成电路的内容在第1章中稍有些介绍。本章主要介绍实际使用集成电路必备的有关知识。

数字集成电路大致有TTL和C-MOS两种类型,重要的是要理解各自的特征。

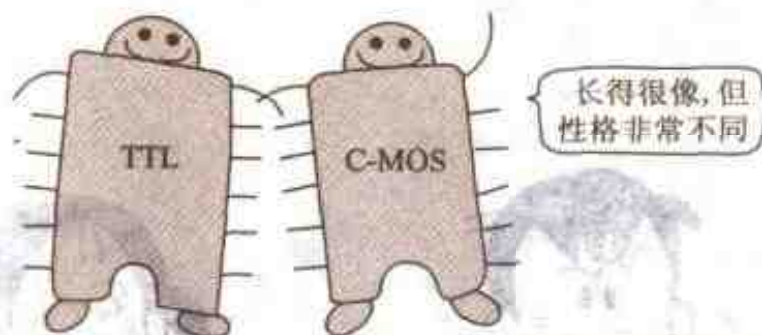
现在有很多种类的数字集成电路在市场出售,使用非常方便。然而,组成实际电路时,一定要查一下规格表,弄清管脚的排列与功能,了解其特征。本章介绍数字集成电路的种类,并说明表的使用方法。另外,还介绍使用集成电路的基本注意事项。对于具有非常优良性能的集成电路,若使用方法不当也会损坏,因此,要特别注意。重要的是了解集成电路的正确使用方法,充分发挥它的优良性能。

数字电路领域中有一定的规则,只要按要求设计,电路就能正常工作。

本章学习使用数字集成电路需要的基础知识。

1 TTL与C-MOS

理解两类数字集成电路的不同点



TTL 与 C-MOS 的结构

博士 数字集成电路有 TTL 与 C-MOS 两种类型。例如,集成与门电路也有两类。这两类集成电路的结构与电气性能有很大的不同,使用时,理解各自的特性非常重要。



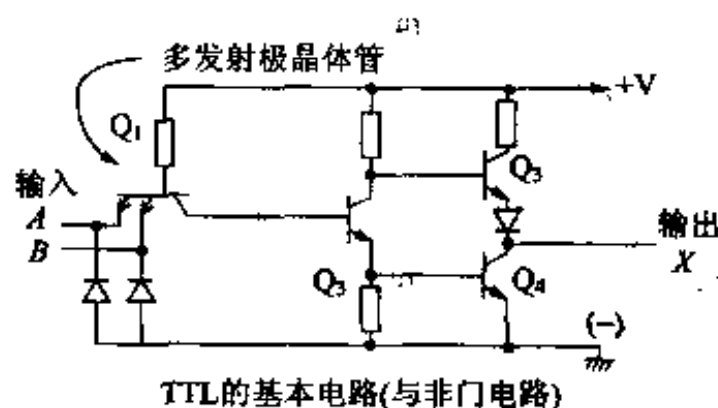
TTL 主要由 NPN 型晶体管构成,而 C-MOS 主要由场效应晶体管 (FET) 构成。TTL 也称为双极型器件,C-MOS 也称为单极型器件。

小丽 请稍详细介绍一下他们之间的不同点。

博士 结构上不同,先从 TTL 讲起。



TTL 是 Transistor Transistor Logic 的缩写,由晶体管构成,其基本电路如下所示。



小明 晶体管 Q_1 有两个发射极。

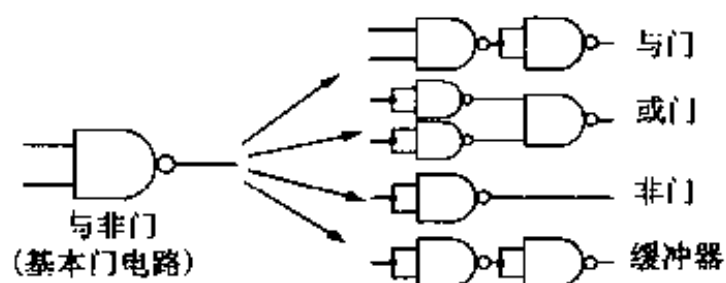
博士 这样有多个发射极的晶体管称为多发射极晶体管。

例如,3 输入与非门电路就使用具

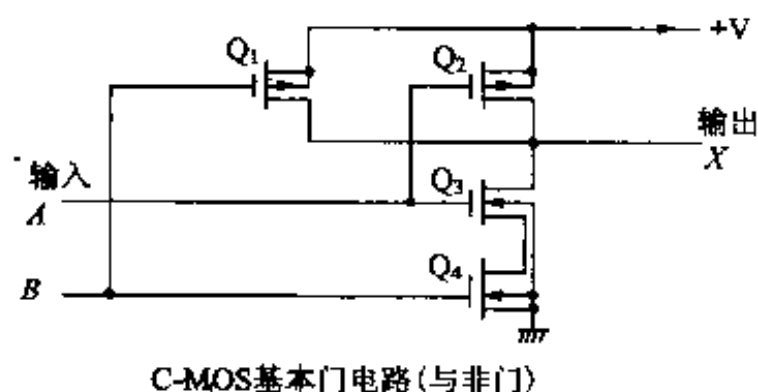
有三个发射极的多发射极晶体管。

小丽 若能构成已学习过的与非门电路,由此也能构成其他的门电路。

博士 是这样。所以,上述的与非门电路称为基本门电路。

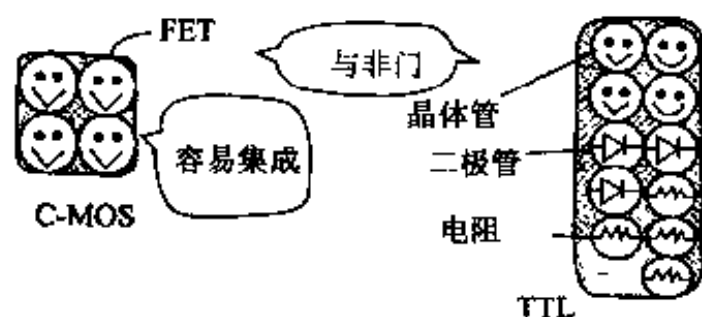


C-MOS 是 Complementary Metal Oxide Semiconductor 的缩写,其基本电路如下所示:



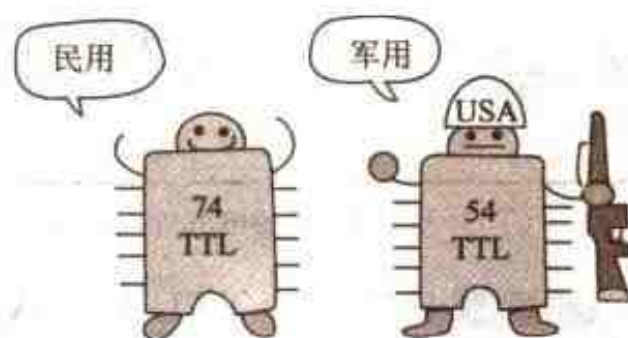
小明 C-MOS 电路的元件少而且简单。

博士 所以,C-MOS 电路从结构上看易于集成而且容易制造。然而,性能方面与 TTL 电路比较有各自的优缺点。



电气性能

博士 TTL 的规格有民用的 74 系列和军用的 54 系列。



当然,军用规格集成电路可在更恶劣条件下使用。然而,对于我们来说,用民用规格就足够了。因此,从现在起 TTL 电路主要介绍 74 系列。

TTL 与 C-MOS 的最大额定参数示于下表中:

项 目	标准系列	TTL	C-MOS
电源电压		7V	20V
输入电压		5.5V	电源+0.5V
工作温度		0~70℃	-40~85℃
保存温度		-65~150℃	-65~150℃

(TTL 与 C-MOS 的最大额定参数)

若使用时超过最大额定值,集成电路就会损坏,请注意这个问题。

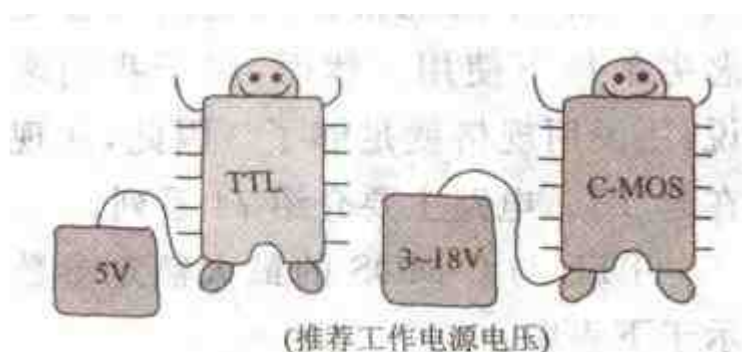
小明 TTL 最高电源电压为 7V,但 C-MOS 的电源电压最高到 20V 也能工作。

博士 是这样的。这方面 TTL 与 C-MOS 有很大不同。

标准系列	TTL	C-MOS
项 目		
输入电阻	4 k Ω	非常高
传输延迟时间	10 ns	约 150ns
消耗功率	10mW(每个门)	随条件不同而异, 但比 TTL 消耗功率低

(TTL 与 C-MOS 的电气性能)

博士 下面对 TTL 与 C-MOS 的电气性能进行详细比较。



小丽 什么是传输延迟时间呢?

博士 这是从门输入端加信号到输出端输出信号的时间。

小明 传输延迟时间越短性能越好。

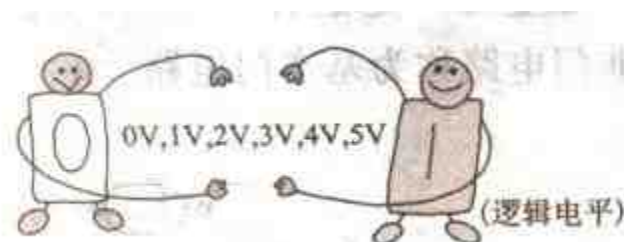
小丽 在这点上 TTL 电路优于 C-MOS 电路。



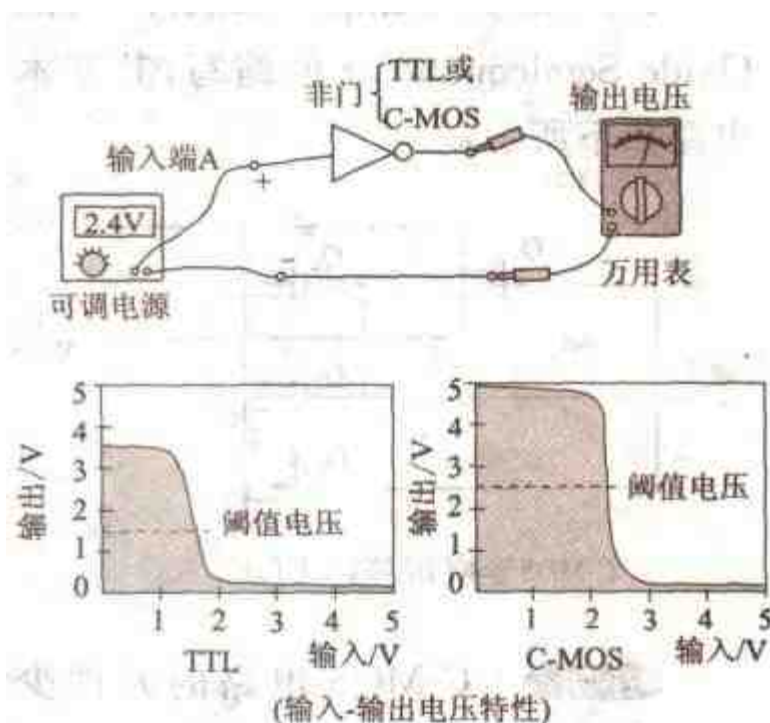
小明 从现在开始, 考虑为正逻辑电路, 即电压 0V 为逻辑电平 0, 5V 为逻辑电平 1。对于实际的数字集

成电路, 1 电平与 0 电平的分界线是几伏呢?

博士 这个问题提的非常好。区分 1 与 0 的电压称为逻辑电平。



例如, 制作下述那样的电路, 在输入端 A 施加从 0V 升到 5V 的电压。这时输入-输出电压特性如图所示:



小丽 输入电压 0V, 即逻辑电平 0 时输出逻辑电平为 1。这时 TTL 输出电压约 3.5V, C-MOS 约 5V。由此可知, TTL 与 C-MOS 表示输出 1 的电压是不同的。

博士 就是这种情况。对于 TTL, 输入电压稍超过 1V, 就可判断输入电平为 0, 但 C-MOS 的输入电压至少要超过 2V, 才能判断输入电平为 0。

TTL 与 C-MOS 混合组成电路时,要充分注意这一点,有关这个问题将在后述章节中介绍。

请再回过头来看一下上述的输入-输出电压特性。输入与输出电压相等处的电压称为门槛电压或阈值电压。可认为阈值电压是逻辑电平 0 与 1 的分界电压,但 TTL 的阈值电压比 C-MOS 的低。



小丽 C-MOS 的输入电阻非常高。

博士 是的。C-MOS 输入端采用 MOS 型 FET 门构成。MOS 型 FET 的输入阻抗非常高。输入阻抗高就意味着几乎不需要电流,这也是其优点,但 C-MOS 输入端约有 5pF 的电容,因此,有时由于电荷的积累而损坏 FET 门。

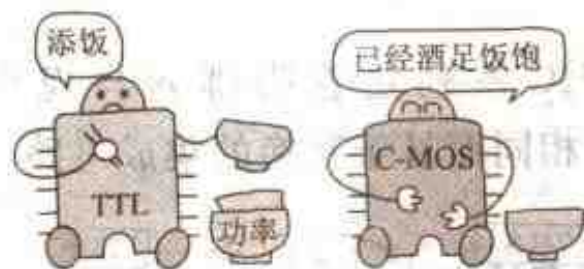
小明 这就是 C-MOS 易受静电破坏的原因。

博士 使用 C-MOS 型集成电路时,要注意不要用手接触管脚。保存时也要考虑用铝箔将其包好,或插在导电海绵上,防止静电使其损坏。



小丽 消耗功率方面如何呢?

博士 C-MOS 的消耗功率小,这是 C-MOS 的最大优点。



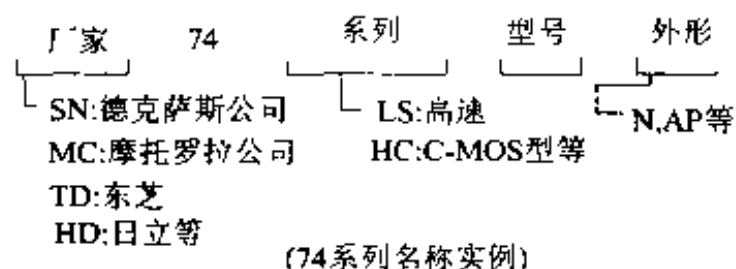
小明 现将 TTL 与 C-MOS 的不同点归纳整理如下:

项目	TTL	C-MOS
输入阻抗	低	高
工作电压	5V	3~18V
速率(传输延迟时间)	快(短)	慢(长)
阈值电压	约 1.5V	约 2.5V(电源电压 5V)
消耗功率	大	少

(TTL 与 C-MOS 之比较)

74 系列与 4000 系列

博士 TTL 常用 74 系列。74 系列名称意义如下:



(74 系列名称实例)

74 系列最初只有 TTL,其后开发了 C-MOS 型 HC 系列。它既具有 C-MOS 型的优点,又具有 TTL 速率高的特点。

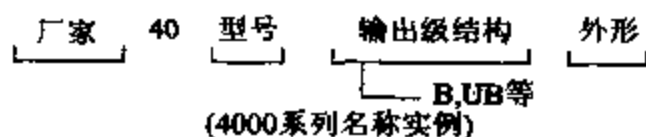
第2章 数字集成电路



HC 系列是管脚排列与现在的 TTL 相同而易于互换的集成电路。



C-MOS 常用 4000 系列。4000 系列名称意义如下：

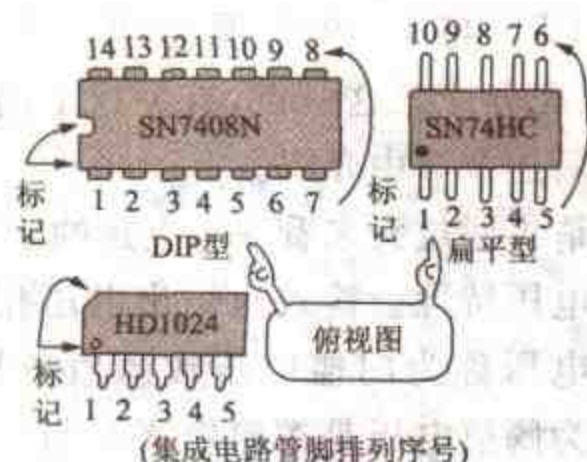


集成电路封装形式

博士 集成电路有如下封装形式：



管脚排列序号如图所示：



我认为 DIP 使用方便。为了避免焊接时的热损坏以及便于互换，经常使用集成电路插座。使用插座时要注意尺寸及管脚数目等。



练习题

问题 1 在以下几方面试将 TTL 与 C-MOS 进行比较。

①集成化 ②工作电压 ③阈值电压 ④消耗功率

解答

参考本章内容。

2

使用集成电路注意事项(1)

主要学习集成电路的正确使用方法

集成电路若使用不当,立刻就会损坏

那么特别注意什么呢?

扇出(fan out)是什么?

一般注意事项

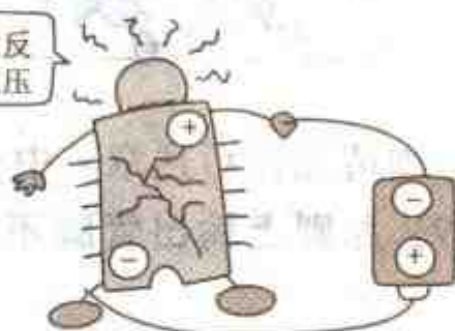
博士 用集成电路可简单构成数字电路。这里,说明使用集成电路的注意事项。集成电路的性能即使非常高,若不按要求使用也会损坏。

集成电路使用注意事项

(1) 使用时不要超过最大额定电压与电流

集成电路的反向耐压低,因此,尤其要注意电源电压的极性。

注意反向电压



(2) 要掌握好焊接时间,1个管脚的焊接时间在10秒以内



集成电路耐热的最大定额通常是温度 260°C 、时间 10 秒。烙铁温度是 $250\sim 300^{\circ}\text{C}$, 因此,若超过 10 秒会引起管脚发热,则可能损坏集成电路。

(3) 集成电路的管脚不得折弯

集成电路的管脚不得折弯,根部尤其是这样,否则管脚易折断。

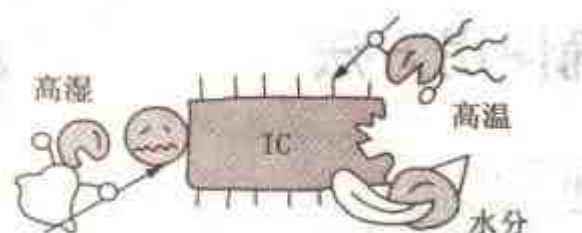
不能做俯卧撑



// 第2章 数字集成电路

(4) 避免在高温、高湿场所使用 电容积累电荷所产生的高压损坏 C-MOS 的输入端。最近的 C-MOS 的产

品内虽设有抗静电的保护电路,但这并不意味着可用手触摸 C-MOS 的管脚。集成电路置于高温、高湿处,有时水分通过塑料封装渗到集成电路内部。



(5) 避免机械冲击

最近的集成电路耐机械振动虽相当强,但不要过于自信。过度冲击也会使集成电路损坏。



(6) 管脚序号不得搞错

集成电路的管脚较多,接线时一定要仔细地确认管脚的序号,不得弄错。



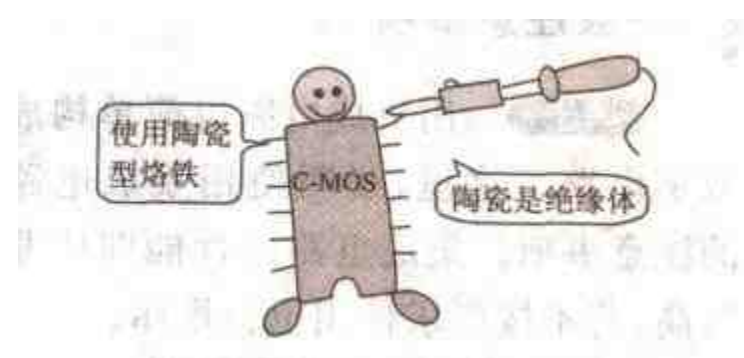
(7) 注意防止静电对 C-MOS 输入端的破坏

前面介绍过 C-MOS 的输入端具有一定容量的电容,因此,要注意防止

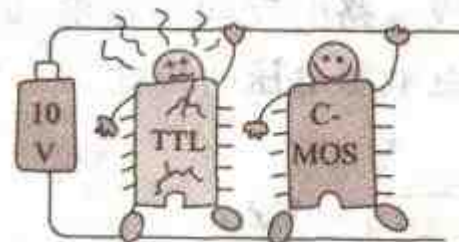


另外,若使用金属型烙铁,则形成静电电流。因此,焊接 C-MOS 时要使用陶瓷型烙铁。

保存 C-MOS 时要用铝箔包好,插入导电海绵中。



(8) 电路中 TTL 与 C-MOS 混在一起使用时,要充分注意电源电压大小及逻辑电平等



详细情况在后述章节中介绍。

(9) 原则上输出管脚不能彼此连接

使用时电流超过最大额定值,集成电路就会损坏。

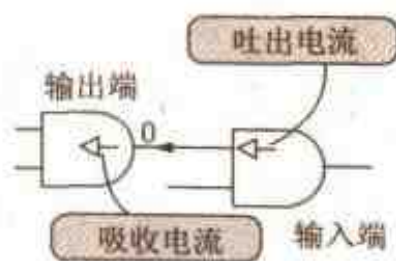


还有不要带电作业,即接线时不要忘记切断电源,这与一般电子器件使用时注意事项相同。

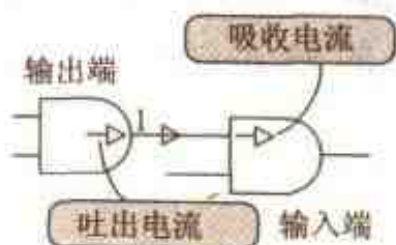


扇出(TTL)

博士 考察 TTL 的输出端与其他门电路输入端连接的情况。输出端逻辑电平 0 时,有电流从输入端流向输出端。这时,从输入端流出的电流称为吐出电流,流入输出端的电流称为吸收电流。



输出端逻辑电平 1 时,有电流从输出端流向输入端。

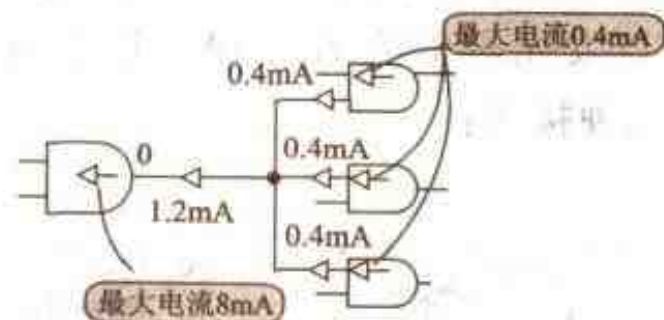


这时,从输出端流出的电流称为吐出电流,流入输入端的电流称为吸收电流。

小明 请教一下实际吐出电流与吸收电流的大小。

小明 74LS 系列输入端吐出电流最大为 0.4mA ,吸收电流最大为 $20\mu\text{A}$;输出端的吐出电流最大为 $400\mu\text{A}$,吸收电流最大为 8mA 。

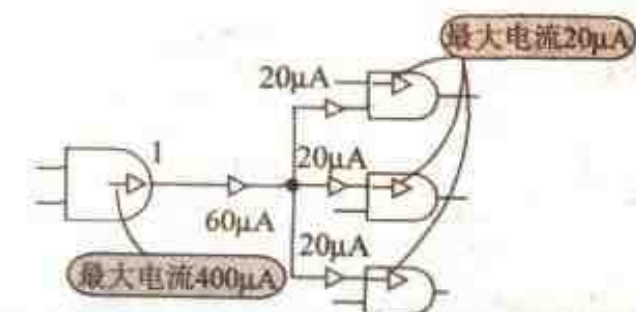
小丽 例如,将一个门电路的输出端接另外门电路的三个输入端情况下,输出端逻辑电平 0 时,电流分配情况如下图所示:



小明 输出端吸收电流最大为 8mA ,因此,连接输入端数目就不能无限制地增多。

博士 是的。若每 1 端的吐出电流为 0.4mA ,则输出端逻辑电平 0 时,最多能接的输入端为 $8\text{mA} \div 0.4\text{mA} = 20$ 个。该数称为扇出系数。

小丽 输出端上接三个输入端的情况下,输出端逻辑电平 1 时,电流分配情况如下图所示:



11. 第2章 数字集成电路

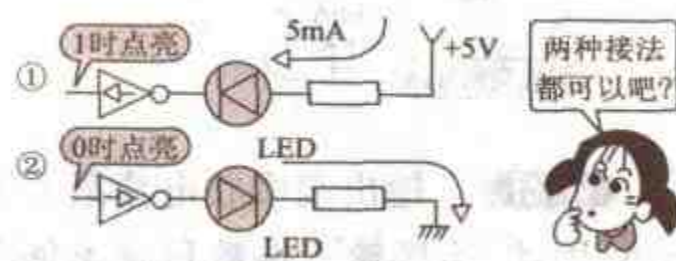
博士 请计算这时的扇出系数。

小明 由于输出端吐出电流最大为 $400\mu\text{A}$, 则计算的扇出系数为 $400\mu\text{A} \div 20\mu\text{A} = 20$ 。

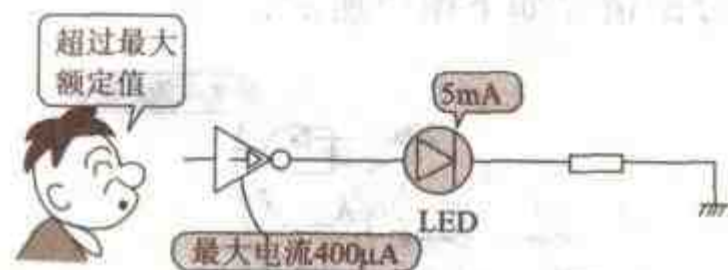
博士 所以, 74LS 系列的 1 个输出端最多可以接 20 个输入端。



试考察输出端接 LED 的情况。LED 发光时电流为 5mA 。试分析下列两种接法:



小丽 第①种接法, 由于输出端的吐出电流最大为 8mA , 这种接法没有问题。而第②种接法, LED 发光时电流为 5mA , 超过输出端最大 $400\mu\text{A}$ 的吐出电流, 因此, 不能这样接法。

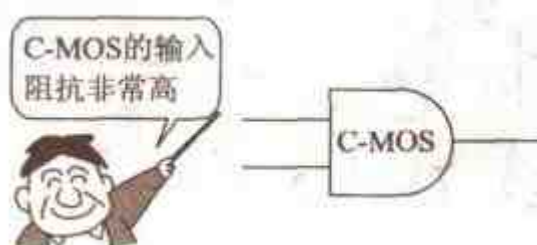


博士 使用集成电路时, 要充分考虑到吐出电流与吸收电流。

扇出(C-MOS)

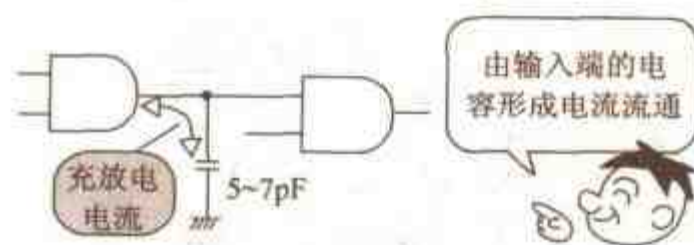
博士 再考察 C-MOS 的扇出情况。

小丽 C-MOS 的输入阻抗非常高, 因此, 几乎不需要流入电流。



小明 不用考虑扇出系数, 那么, 1 个输出端可以接很多输入端吧。

博士 不是这么回事。C-MOS 的输入端有电容。当输入逻辑电平由 0 变为 1, 或由 1 变为 0 时, 电容有充放电电流流通。为此, C-MOS 的扇出系数可按 50 左右考虑。

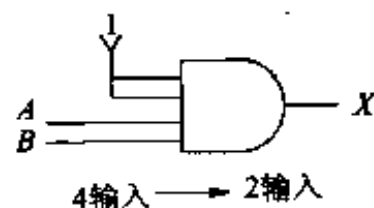


输出端的扩展

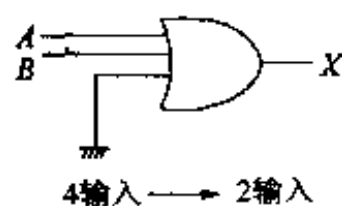
博士 也有这种接法, 即 1 个输出端接的输入端数量超过扇出系数。

2 使用集成电路注意事项(1)

博士 反之,为了减少多输入端与门的输入管脚数目,未用输入端接高电平即可。



小明 对于或门电路,未用输入端接低电平即可。

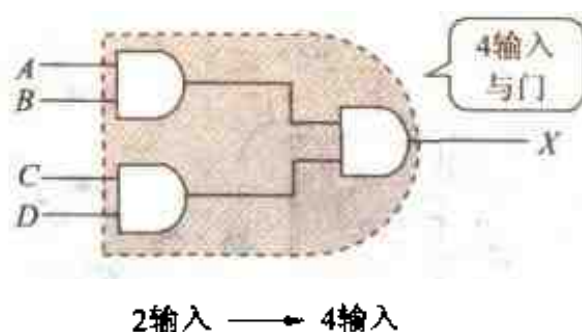


小明 这时可接入缓冲器增大输出端的驱动能力。

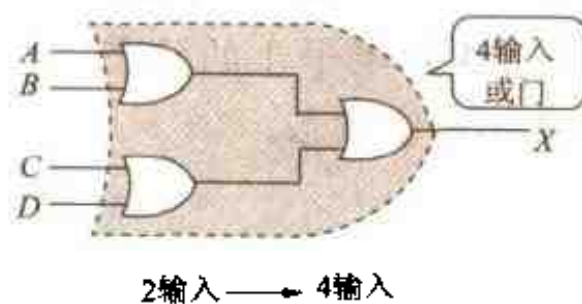
输入端的扩展

小丽 博士,输入端该如何做呢?

博士 试考察输入端的扩展。例如,用2输入与门构成多输入与门电路。



小丽 同样,或门输入端也可以扩展。



练习题

问题1 1个输出端接的输入端数目是有限的,试对TTL与C-MOS说明各自的理由。

解答

对于TTL,由吸收电流与吐出电流的最大值决定。对于C-MOS,由于输入端有电容,需要考虑电容的充放电电流。为此,TTL的1个输出端接的输入端数目最多为20个,C-MOS为50个左右。

3

使用集成电路注意事项(2)

主要学习正确使用集成电路的知识

具有简单使用上拉电阻与旁路电容等知识就可避免出故障



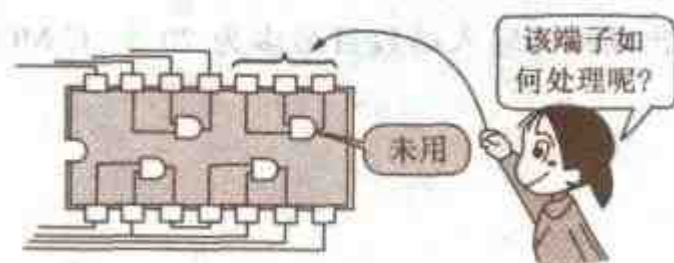
原来是这样啊

若不具备这方面的知识, 集成电路可能损坏



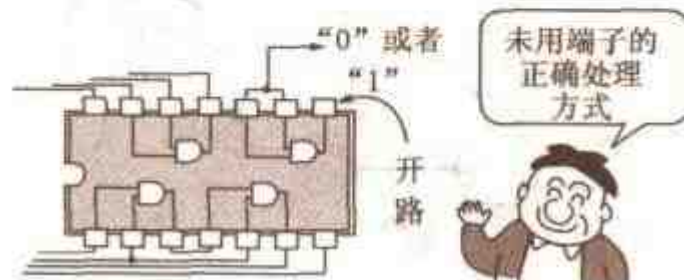
未用端子的处理

小丽 例如, 在 1 片集成电路中封装有 4 个与门, 只使用 3 个与门, 剩下的 1 个与门这时如何处理呢?



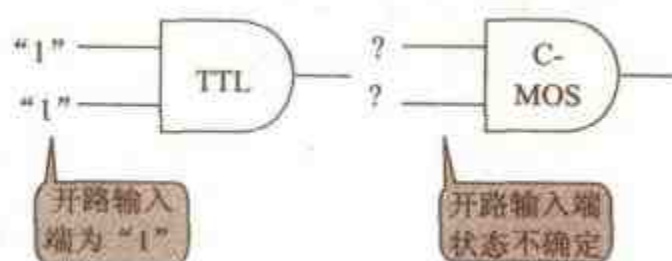
保持原样开路(即不接任何地方)状态就可以了吗?

小丽 未用门的端子开路时, 实际中出问题的也不多。然而, 原则上未用输入端要接低电平或高电平, 输出端开路, 这也是 TTL 与 C-MOS 共同的处理方式。



小明 对于什么都不接的输入端, 考虑为何种状态呢?

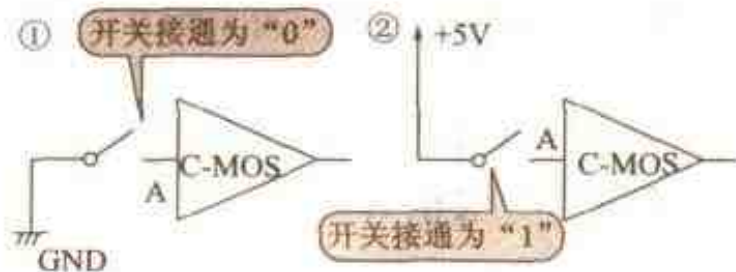
博士 开路输入端对于 TTL 可考虑为逻辑电平 1 的状态, 对于 C-MOS 为不确定状态。



总之, 输入端开路是故障源, 因此, 要适当的接低电平或高电平。

上拉电阻

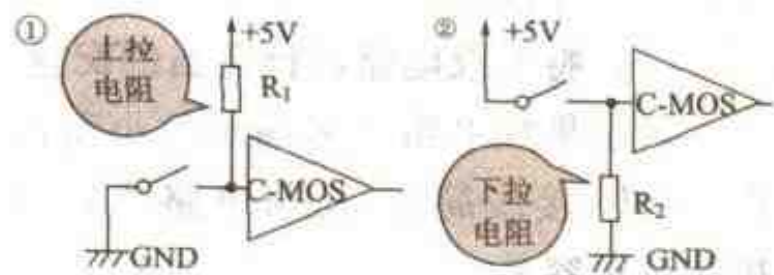
博士 试考察下述电路:



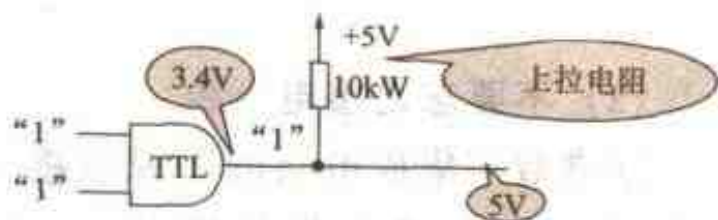
若开关接通,端子 A 的状态(C-MOS 输入端)为 0 电平(电路①),或为 1 电平(电路②)。然而,开关断开时,端子 A 为开路状态。

小丽 对于 C-MOS,输入端开路时为不确定状态吧。

博士 是这样的。若接入电阻 R ,如下图所示,当开关断开时,端子 A 通过电阻接 1 电平(电路①)或接 0 电平(电路②)。这种电阻称为上拉电阻,或者下拉电阻。



另外,TTL 输出 1 电平时实际电压低于 5V 时,若使用几十千欧[姆]上拉电阻,则可使输出电压上拉到 5V 左右。

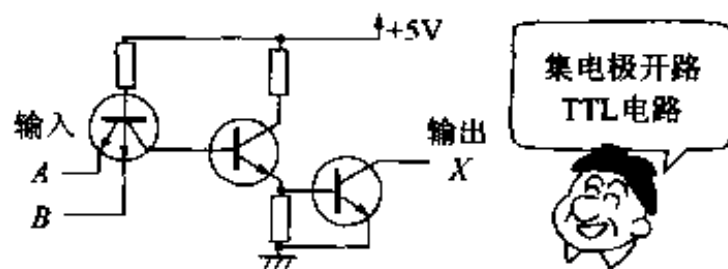


在接线较长情况下,由于噪声与电压降的影响使信号出错,电路不能正常工作时,只是接 1 个上拉电阻就能使电路恢复正常工作状态,这种情况也不少见。



集电极开路

博士 有的 TTL 输出级晶体管的集电极是悬空的,将它作为输出端,这样的 TTL 称为集电极开路集成电路。



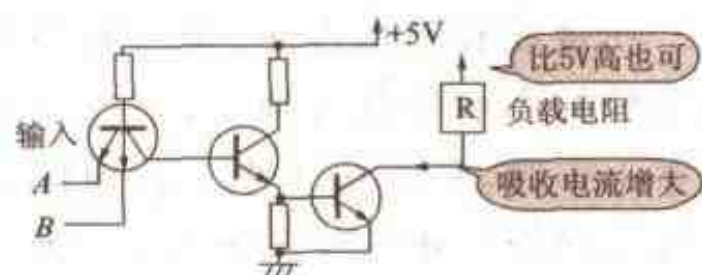
集电极开路集成电路内没有输出负载电阻,这样,不能从输出端取出信号。

也就是说,需要在输出端与电源之间外接负载电阻(上拉电阻)。

小丽 使用集电极开路 TTL 这么不方便,有何优点呢?

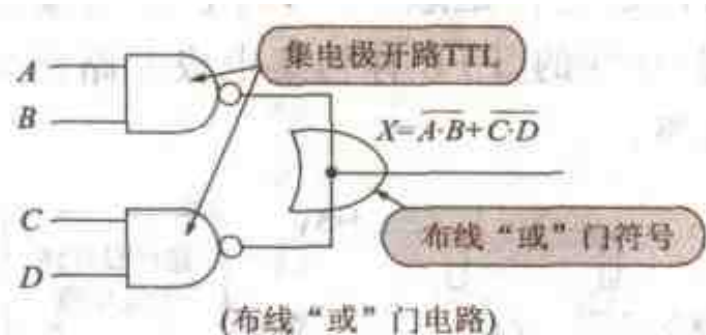
博士 有以下三大优点:

- ① 输出端(集电极)通过负载电阻接的电源电压也可以比 5V 高。
- ② 输出端(集电极)为 0 电平时吸收电流增大。



③ 可构成“线或”电路。

前面讲过,原则上集成门电路输出端彼此不能连在一起。然而,对于集电极开路的集成门电路,输出端彼此可以连在一起。例如,若将集电极开路 TTL 的输出端连在一起,如下图所示,则输出逻辑函数表达式 $X = \overline{A \cdot B} + \overline{C \cdot D}$ 。



这样的电路称为布线“或”门电路。

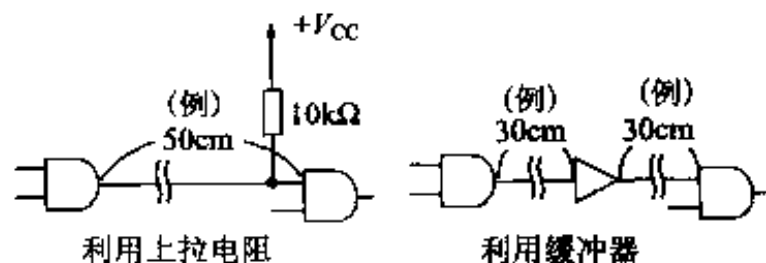
与 TTL 集电极开路类型一样,C-MOS 也有漏极开路型的集成电路。

小明 集电极开路集成电路有何缺点呢?

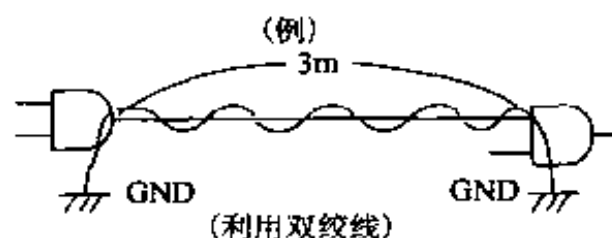
博士 缺点是需要外接电阻,速度(传输延迟时间)慢。

双绞线

博士 在长接线的传输途中,由于噪声等的影响信号出错时,可以考虑利用上拉电阻或缓冲器等。



然而,用这种方法不能解决问题时,利用双绞线很有效。



双绞线将输出侧集成门电路接地管脚与输入侧集成门电路接地管脚连接在一起。

实际接线

博士 数字电路多是由很多集成电路组成的。使用数字集成电路时要考虑实际接线问题。

(1) 将集成电路进行适当的配置

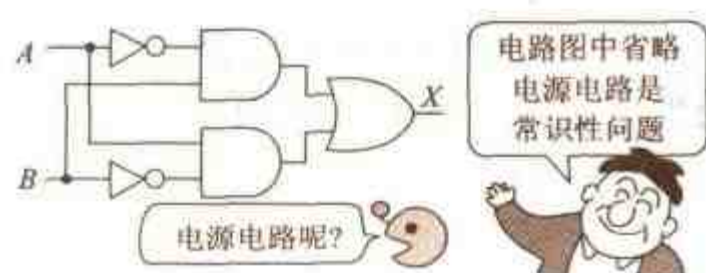
数字集成电路是多端子的小型器件,因此,接线简单,而与电路图对应接线也很容易。



(2) 不要忘记接电源线

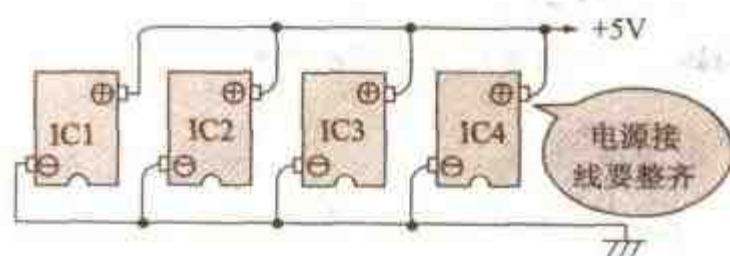
通常数字集成电路的电源电路在电路图中省略,要根据规格表等确认电源端子,不要忘记接电源线。

3 使用集成电路注意事项(2)



(3) 电源接线要整齐

电源接线要整齐,不要用细导线,以免受电压降的影响。市场上也有销售预先画好电源线图案的印刷板。



(4) 使用旁路电容

对于数字集成电路,在处理的信号从0电平到1电平,或从1电平到0电平变化的瞬间,有较大的瞬时冲击电流。该电流当然从电源装置中获取。然而,集成电路与电源装置之间有一定的距离,也就是说,即使电流流动速度非常快,但从电源装置取出集成电路所需电流也需要一定时间。

供给电流若有延迟,则电路会出现误动作。

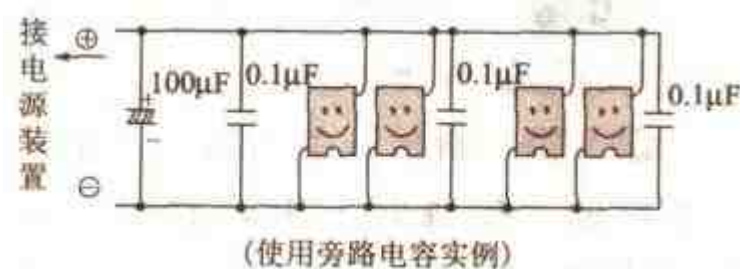


这时,若在集成电路近旁接入电容器,需要的冲击电流从电容器中取出。电容器相当于电源。

这种用途的电容器称为旁路电容器。总电路用旁路电容采用电解电容,容量为几十微法至几百微法,每个集成电路用各种类型电容,容量约为 $0.1\mu\text{F}$ 。对于电流小的集成电路,可以几个集成电路使用一个旁路电容。

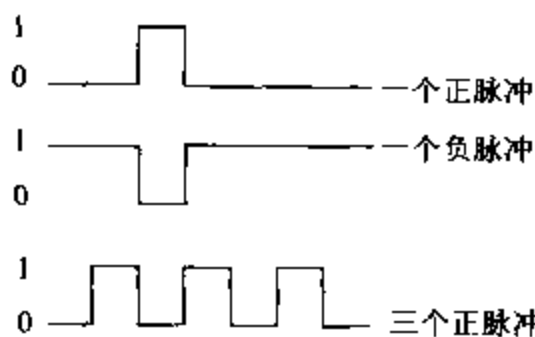


小丽 若旁路电容不靠近集成电路接入,就没有意义了。



抖动现象

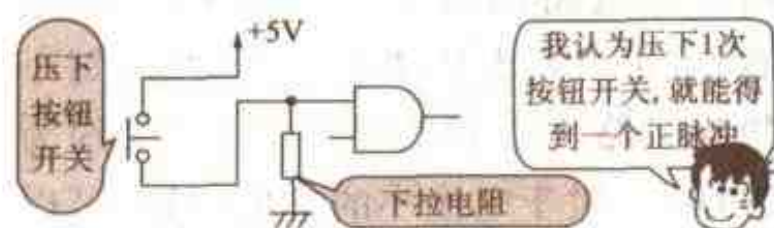
博士 在数字电路中将信号本身称为脉冲。



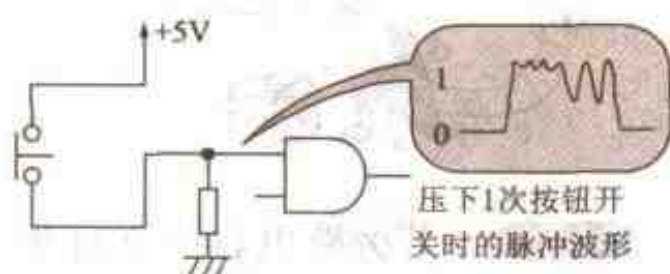
脉冲实例

在某数字电路中若手动产生一个正脉冲,将如何做呢?

小丽 非常简单,我认为用开关就可做到。



博士 分析小明同学设计的电路波形,如下图所示:

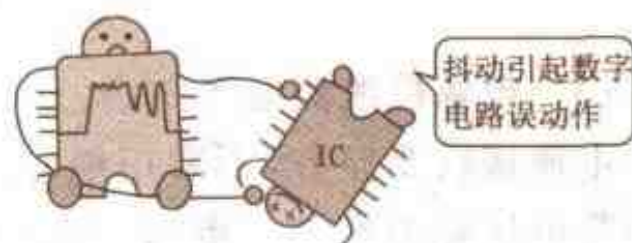


小丽 为什么只压下1次开关时得到的是锯齿状波形呢?

博士 机械开关的触点不是完全平滑的。接触时由于表面凹凸不平,使接触时间不稳定而产生这种情况,这种现象称为抖动。

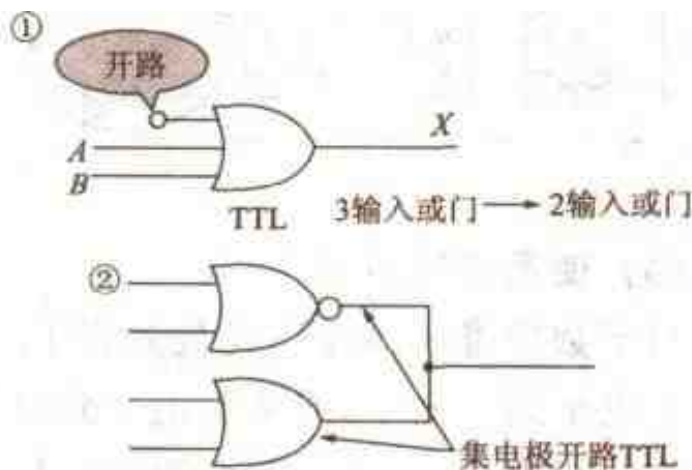
在这个例子中,虽然只要得到一个正脉冲,但由于抖动的影响出现了多个正脉冲。为了防止这种现象的发

生,可采用施密特触发电路与双稳态触发电路等。有关这些内容将在后述章节中介绍。



练习题

问题1 下列连接方法正确吗?

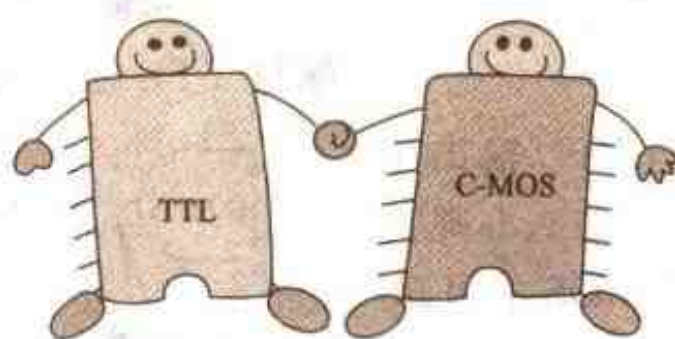


解答

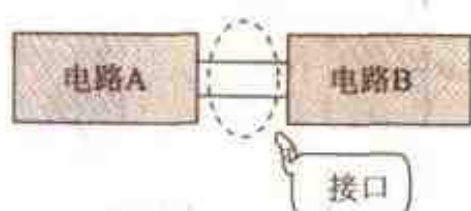
- ①错误。TTL 输入端开路时为1的状态。
②正确。集电极开路 TTL 的输出可以这样连接。

4 接口功能

主要学习TTL与C-MOS的接口



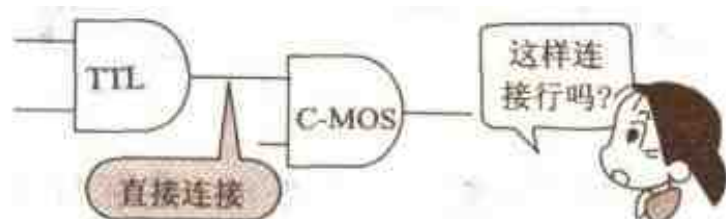
博士 一种功能与另一种功能连接时,其连接部分称为接口。



前面学习的 TTL 与 C-MOS 电气性能不同。为此,将其连接时需要注意接口问题。

TTL→C-MOS

博士 试考察 TTL 的输出端接到 C-MOS 输入端的情况,采用下列图中的直接连接行吗?

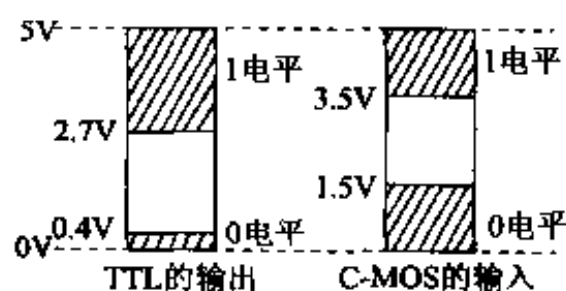


小丽 先看看电流问题。C-MOS 输入阻抗非常高,几乎不需要电

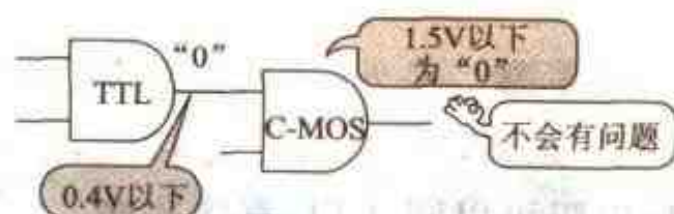
流。因此,我认为 TTL 的吸收电流和吐出电流不会超过最大额定值。

博士 是这样的。再看看电压将如何呢?

小明 TTL 与 C-MOS 的阈值电压是不同吧。

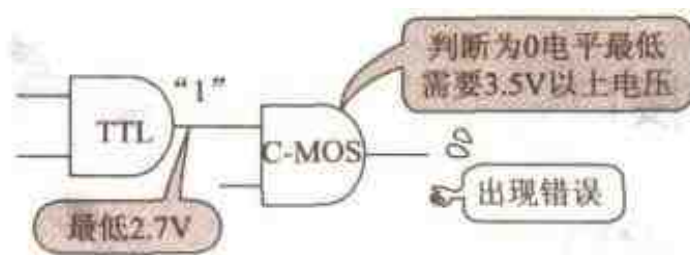


博士 TTL(74LS 系列)的输出为 0 电平时,实际上输出 0.4V 以下的电压。而 C-MOS 的输入电压为 1.5V 以下判断为 0 电平,因此,不会有问



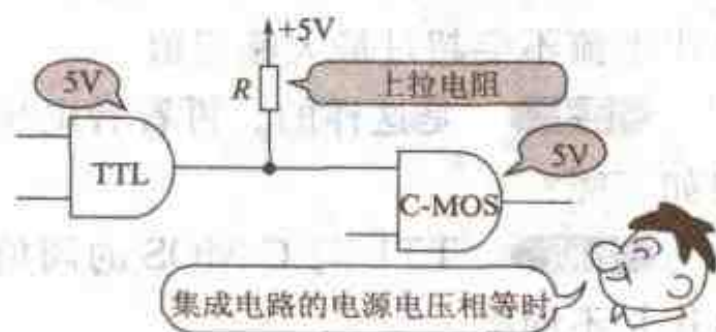
第2章 数字集成电路

另外, TTL 输出 1 电平时, 实际上输出最低电压为 2.7V。C-MOS 输入信号判断为 1 电平, 最低需要 3.5V 的电压。



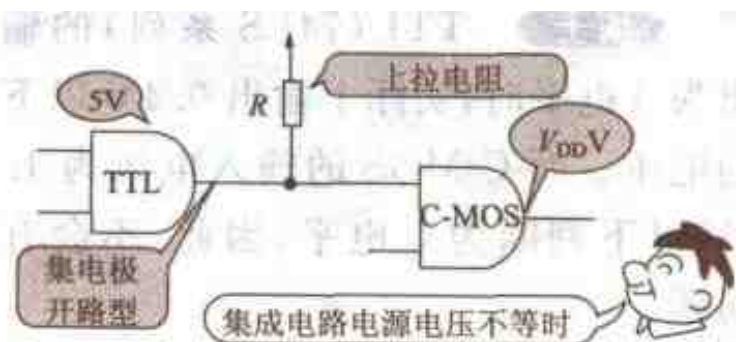
小丽 也就是说, TTL 输出 1 电平时, 要出现错误。这该怎么办呢?

博士 TTL 与 C-MOS 的电源相等时 (5V), 用上拉电阻就可以解决这个问题。

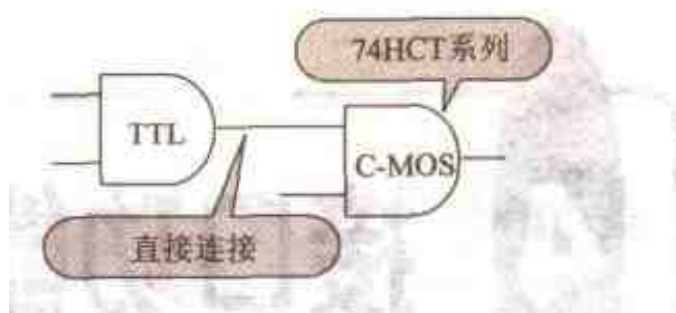


然而, TTL 与 C-MOS 的电源电压不等时, TTL 为集电极开路型, 需要接上拉电阻。

小明 这时, 利用集电极开路门电路。

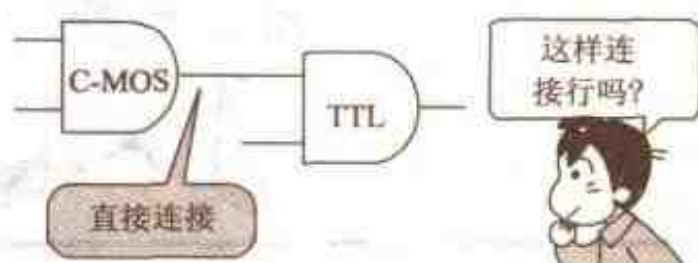


博士 另外, 即使是 C-MOS 的 74HCT 系列, TTL 与之连接时, 不用上拉电阻可以同 TTL 直接连接。

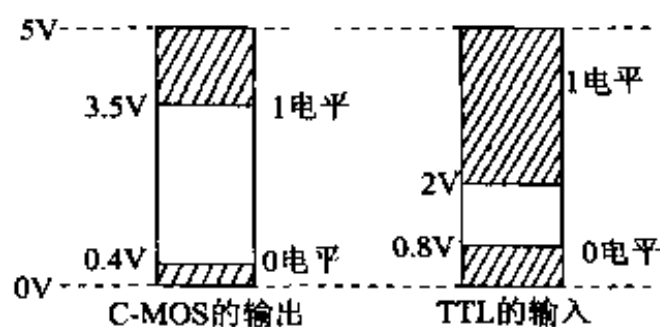


C-MOS → TTL

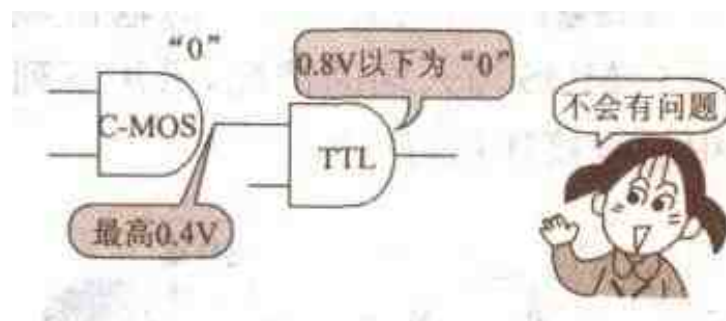
博士 现在考察 C-MOS 输出端与 TTL 输入端连接的情况。



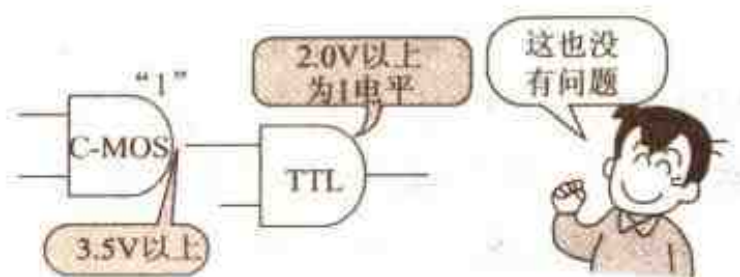
先考虑电压问题。



小丽 C-MOS 的输出为 0 电平时, 实际输出电压最高也只有 0.4V。TTL 的输入端电压为 0.8V 以下当作 0 电平, 因此, 不会有问题。

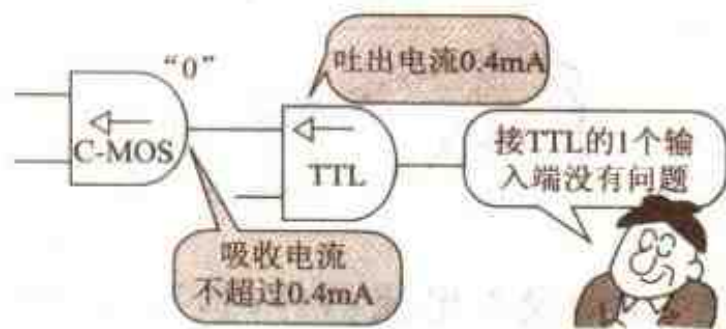


C-MOS 输出 1 电平时, 实际输出电压为 3.5V 以上。TTL 的输入端电压为 2.0V 以上当作 1 电平, 因此, 这也没有问题。



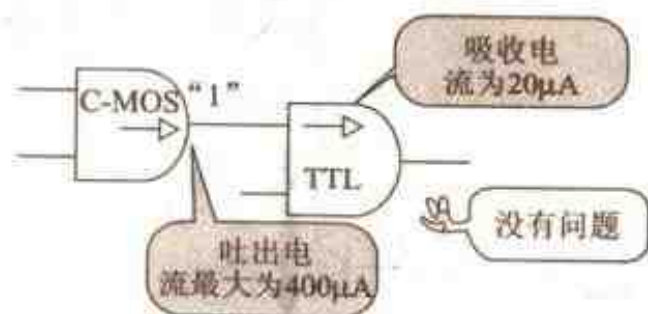
小明 电压没有问题,那电流呢?

博士 C-MOS 输出端的吸收电流,吐出电流最大也只有 0.4mA 左右。输出端为 0 电平时,74LS 系列的吐出电流也为 0.4mA。



小丽 也就是说,C-MOS 的输出端可以接 TTL(74LS 系列)的 1 个输入端。

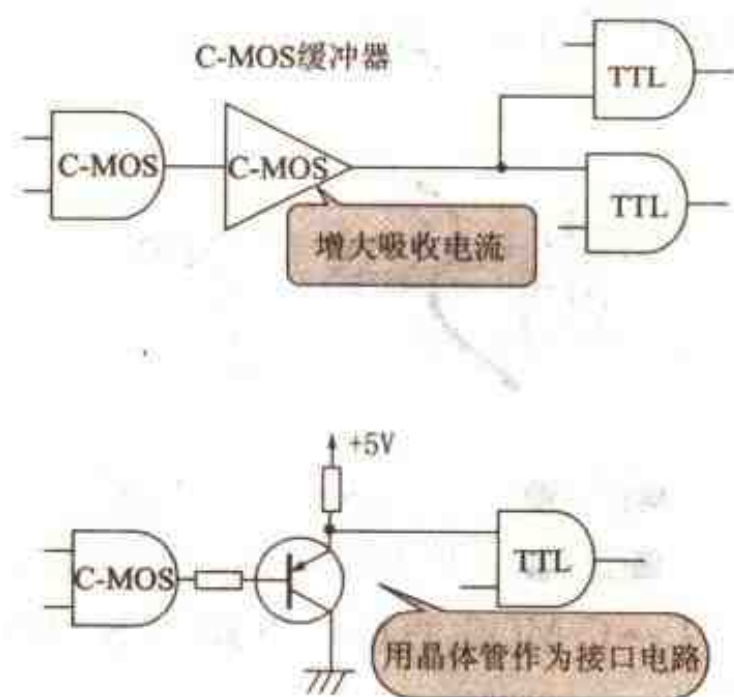
博士 C-MOS 输出为 1 电平时,TTL 吸收电流最大为 $20\mu\text{A}$,但 C-MOS 吐出电流最大为 0.4mA,因此,没有问题。



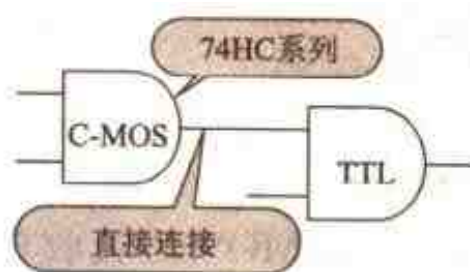
小明 C-MOS 输出端接 2 个以上 TTL 输入端时,采用何种接法呢?

博士 可以用 C-MOS 缓冲器(4050B 等)增大吸收电流。这样,最多可以接 10 个以上 TTL 输入端。

接口电路也有采用晶体管的方法。但 C-MOS 与 TTL 的电源电压一定要相等。

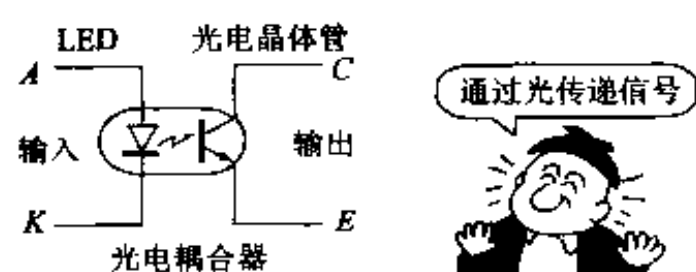


HC 型 C-MOS 具有 TTL 接口规格,因此可直接连接 TTL。



光电耦合器

博士 到目前为止考虑的接口是输入侧与输出侧在电气上的连接,换句话说,就是采用原样传递电信号的方法。还有在电气上完全隔离,只传递信号的方法。请观察下图所示的器件。

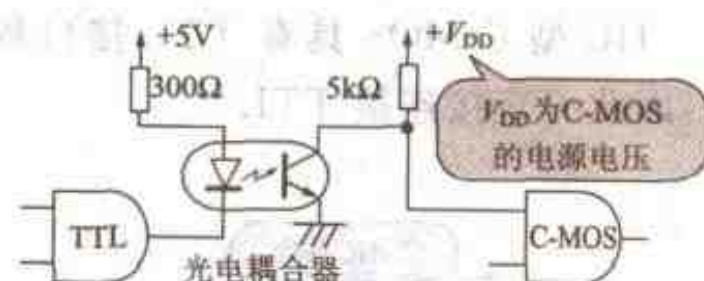


这种器件称为光电耦合器。若左侧的LED(发光二极管)发光,则右侧的晶体管有电流流通(导通状态)。

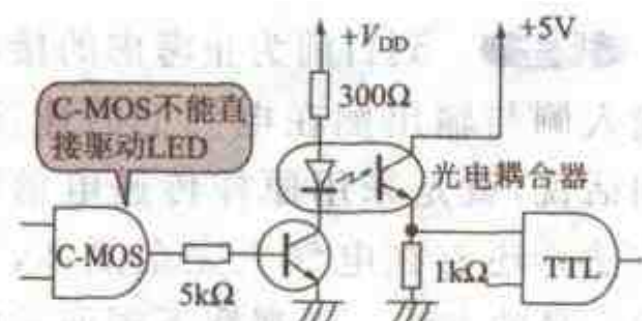


小丽 即通过光取出信号。

博士 采用光电耦合器作为TTL→C-MOS的接口电路如下图所示:



C-MOS→TTL的接口电路如下图所示,因为C-MOS的吸收电流小,不能直接驱动LED。因此,要接入晶体管。



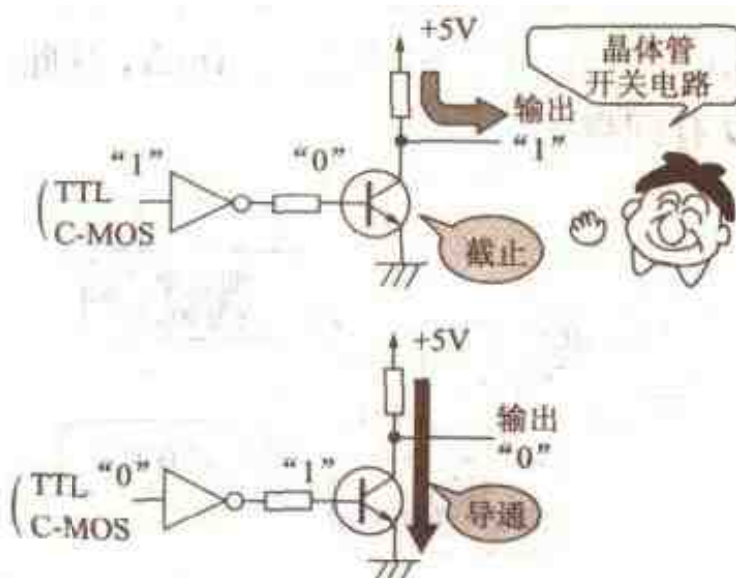
采用光电耦合器时,TTL与C-MOS的电源电压不同也不会有问题。然而,光电耦合器的工作速度慢,不适用于要求高速工作的电路。

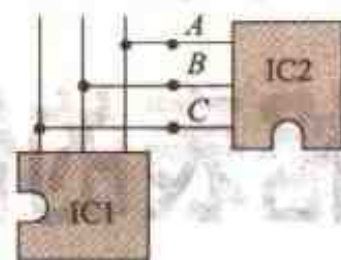
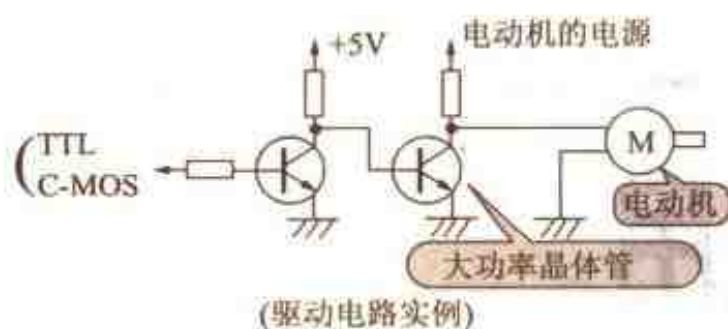
大电流驱动

博士 例如,TTL(74LS系列)的最大吸收电流为8mA。只能驱动1个LED,不能驱动继电器与电动机等器件。



驱动较大电流器件时,要使用晶体管开关电路。晶体管开关电路是利用晶体管开关的原理,即对于NPN型晶体管,若在其基极施加电压,则集电极—发射极间导通有电流流通,这相当于开关接通。





端子A~C为导通-截止状态

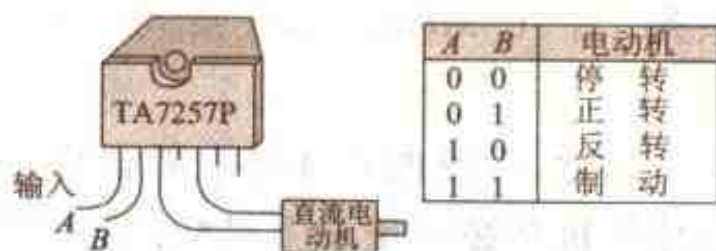


由 TTL 或 C-MOS 驱动开关晶体管构成电路, 这样就能驱动上述较大电流的负载。

小明 也有使用开路集电极 TTL 构成驱动较大电流的电路吧。

电动机控制用集成电路

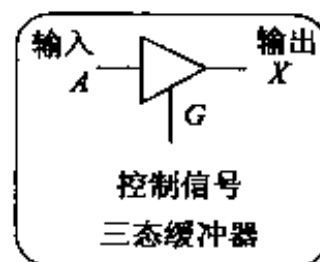
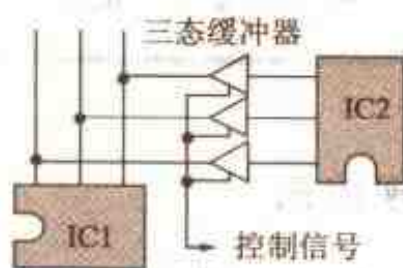
博士 市场上也有销售用数字信号直接控制电动机的集成电路, 使用非常方便。



三态缓冲器

博士 采用下述所示电路, 可根据需要使端子 A~C 脱离电路。

这时使用的电路是三态缓冲器。三态缓冲器是用 G 端子信号控制 A-X 间导通-截止的门。截止时 X 端子为开路状态。



三态缓冲器经常用于计算机存储器的读写电路的切换。

练习题

问题 1 处理 TTL 与 C-MOS 的混合电路时应当注意些什么问题呢?

解答

注意电源电压。

TTL 与 C-MOS 连接时, 注意接口问题。

5 规格表的使用

学习使用数字集成电路的规格表



集成电路的规格表

博士 数字集成电路的种类非常多,为了了解它们的性能,需要使用规格表。

小明 在何处能买到这种规格表呢?

博士 集成电路规格表是由制造集成电路的半导体厂家提供的。那么,写的方法随厂家不同而稍有些不同,但没有太大差别。然而,厂家提供的规格表大半都是用英文写的,日本有几家出版社将各半导体厂家提供的集成电路规格表进行归总,并在市场上出售。



我认为一般可采用出版社出版的规格表,它使用方便。这些规格表在书店里都容易买到。其中,在手边必备“74系列”与“C-MOS(4000 系列)”规格表。

最近,市场也有规格表软盘出售。用计算机在必要条件下可快速检索出软盘中集成电路规格表,并可以进行比较。



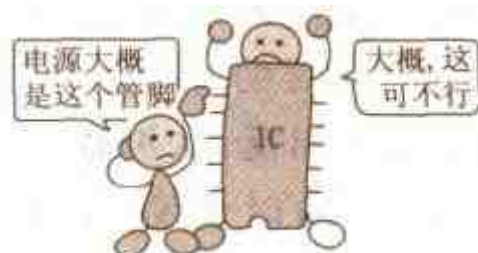
特殊集成电路规格表较难弄到手。购入这种集成电路时,别忘了从购买店索取相应的规格表。



这里学习使用规格表所必备的基本知识。

管脚排列

博士 使用集成电路时千万不要忘记的信息是“管脚排列”。不要只凭含糊不清的记忆。在接线前一定要对照规格表确认管脚的排列序号。



最大额定值

博士 使用集成电路时, 必须遵守的规格是最大额定值, 有时也称为绝对额定值。例如, 使用集成电路时, 即使是瞬时超过最大额定值, 集成电路也会损坏, 性能显著变差。



(1) TTL(74LS 系列的最大额定值)

电源电压	7V
输入电压	5.5V
集电极开路 TTL 截止时集电极电压	7V
三态 TTL 截止时输出端电压	7V
保存温度	-65~150℃

(2) C-MOS(4000 系列的最大额定值)

电源电压 V_{DD}	-0.5~20V
输入电压 V_{in}	-0.5~ $V_{DD}+0.5V$
输入电流 I_{in}	$\pm 10\text{ mA}$
允许损耗 P_d	200 mW
保存温度	-65~150℃
管脚引线温度, 时间	265℃, 10 秒

推荐工作条件

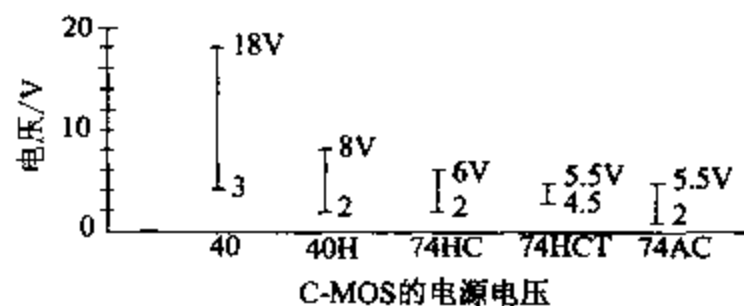
小丽 使用集成电路时决不能超过最大额定值, 那么, 集成电路工作时在最大额定值以下就可以了吗?

博士 为了使电路稳定工作, 需要在推荐工作条件的范围内使用。

	TTL(74LS)	C-MOS(4000)
电源电压	4.75~5.25V	3~18V
工作温度	0~70℃	-40~85℃

(推荐工作条件)

C-MOS 推荐的工作电源电压的范围随系列不同有较大差别, 要注意这一点。



电气特性

博士 规格表中记载有逻辑电平、吸收电流、吐出电流、消耗功率、传输延迟时间等集成电路的电气特性。

例: V_{HI} ——输入 1 电平时电压

V_{IL} ——输入 0 电平时电压

I_{OH} ——输出端为 1 电平时
吐出电流

I_{OL} ——输出端为 0 电平时
吸收电流

P_W ——消耗功率

t_{PD} ——传输延迟时间

小明 前面已经讲过, TTL 与 C-MOS 混合使用时要特别注意逻辑电平等。



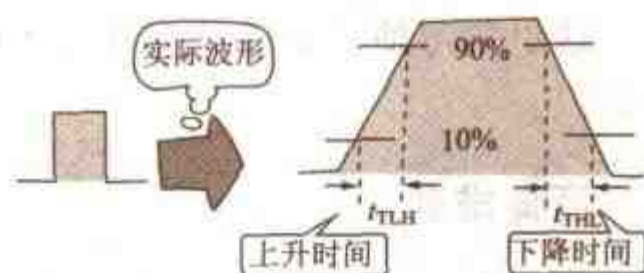
开关特性

博士 对于门电路, 从输入信号到输出信号需要少许时间。

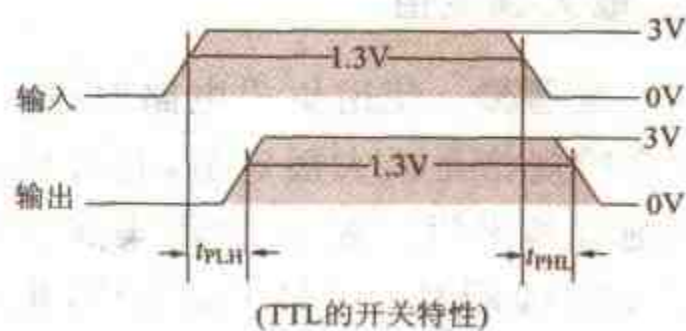
小丽 该时间称为传输延迟时间。

博士 是这样。有关传输延迟时间的电气特性称为开关特性。开关特性可用时间波形图表示。

例如, 集成门电路输入一个正脉冲。



一个正脉冲实际上不是一个完整的方形波, 而是如图所示的梯形波。0 电平转到 1 电平需要一定时间。完整 1 电平时电压作为基准, 从振幅 10% 上升到 90% 需要的时间称为上升时间 (t_{TLH} 或 t_{rc}), 相反, 从振幅 90% 下降到 10% 需要的时间称为下降时间 (t_{THL} 或 t_{fc})。



(1) TTL (74LS 系列) 的开关特性。

博士 对于 74LS 系列, 从输入信号上升到 1.3V 的瞬时, 到其对应的输出信号也上升到 1.3V 的时间, 称为上升传输时间 (t_{PLH})。

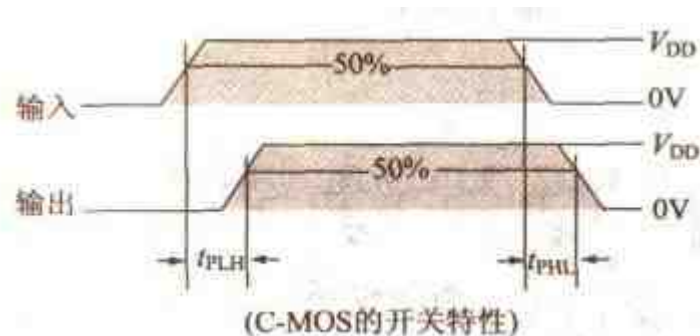
反之, 从输入信号下降到 1.3V 的瞬时, 到其对应的输出信号下降到 1.3V 的时间, 称为下降传输时间 (t_{PHL})。规格表中也有将上升传输时间记作 $t_{pd}(L \rightarrow H)$, 下降时间记作 $t_{pd}(H \rightarrow L)$ 。

例如, 74LS08 (与门) 的 $t_{pd}(L \rightarrow H) = 15\text{ns}$, $t_{pd}(H \rightarrow L) = 20\text{ns}$ 。



请注意,这些电气特性随温度不同而异,这些特性都是在 25°C 时测试的。

(2) C-MOS(4000 系列)的开关特性



博士 对于 C-MOS 系列,以电源电压的 50% 作为基准,规定了上升传输时间 (t_{PLH}) 和下降传输时间 (t_{PHL})。

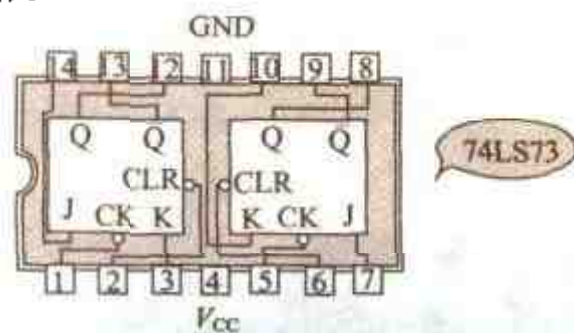
例如,4081B(与门)的工作电压 5V 时, $t_{\text{pd}}(\text{L} \rightarrow \text{H})$ 与 $t_{\text{pd}}(\text{H} \rightarrow \text{L})$ 都是 125ns。

小明 C-MOS 与 TTL 相比有些慢吧。

博士 另外,C-MOS 输入端有电容(C_{in}),多数情况下为 5pF。

正逻辑与负逻辑

博士 试考察 74LS73 的 TTL 电路。



这称为 JK 触发器电路,清零端 (CLR) 和时钟端 (CK) 有 \circ 作为标记,这标记 \circ 表示负逻辑工作状态。

小丽 负逻辑就是 0V 当作高电平吧。

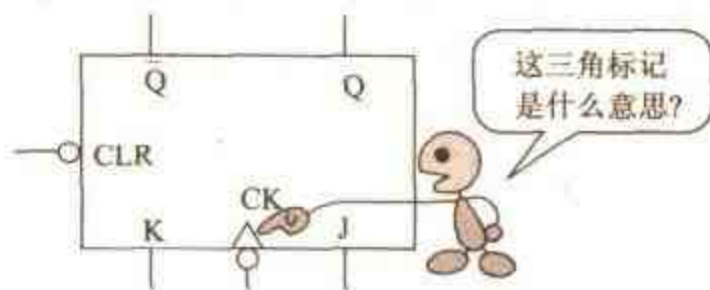
博士 是这样。也就是说,若在该集成电路的清零端施加信号时,必需是 0V 信号。加 5V 信号电路不工作,要注意这一点。



负逻辑工作端子也用 $\overline{\text{CLR}}$ 这样的形式表示,即在工作端子名称上加一杠。

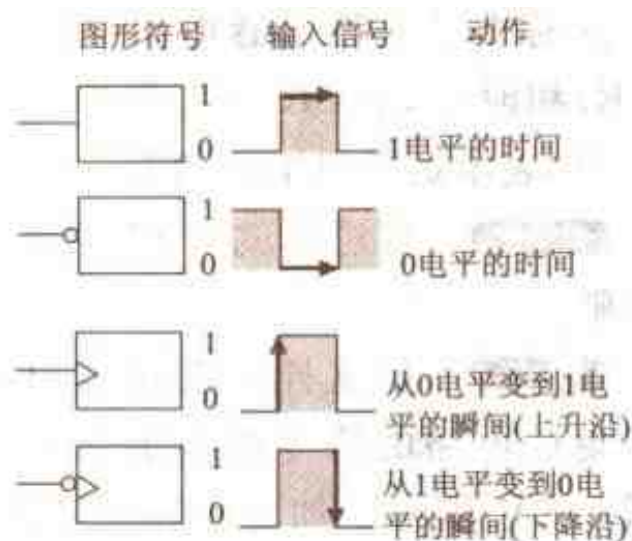
边沿触发

小明 上述集成电路 (74LS73) 的时钟 (CK) 端子有三角标记,这表示是什么意思呢?



博士 三角标记表示动作信号的变化情况。脉冲信号变化情况有下列 4 种形式。

// 第2章 数字集成电路



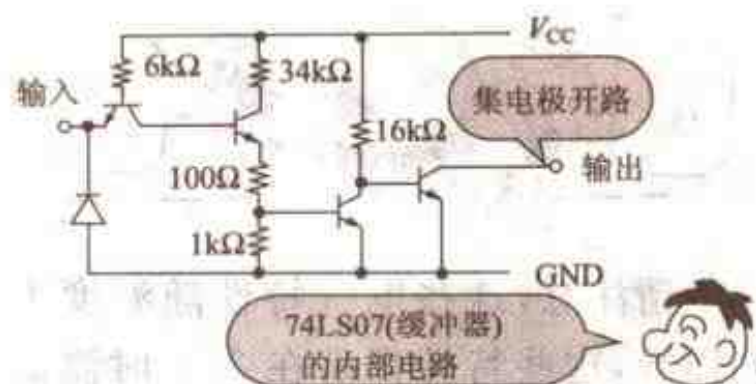
小丽 也就是说,该集成电路是下降沿触发有效型,因此,时钟信号从1电平下降到0电平的瞬间电路动作。



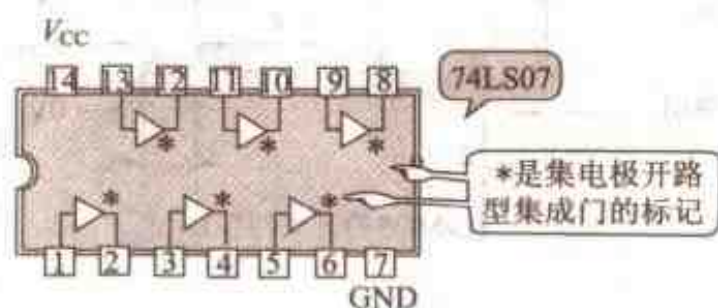
集电极开路型集成电路

小明 在规格表中能分清集电极开路型集成电路吗?

博士 规格表中示出了集成门的内部电路,一看内部电路就能分清。



另外,对于集电极开路型集成门有时也在输出端标有*。



这里以学习过的基本知识作为理论指导,实际查看规格表,从而获取必要的数据库。

练习题

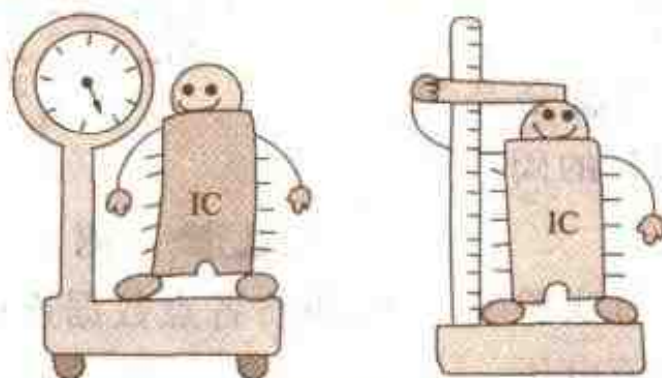
问题1 试考察引起C-MOS电气特性变化的主要原因。

解答

主要原因有温度、电源电压、输出负载电阻、测试电路等。

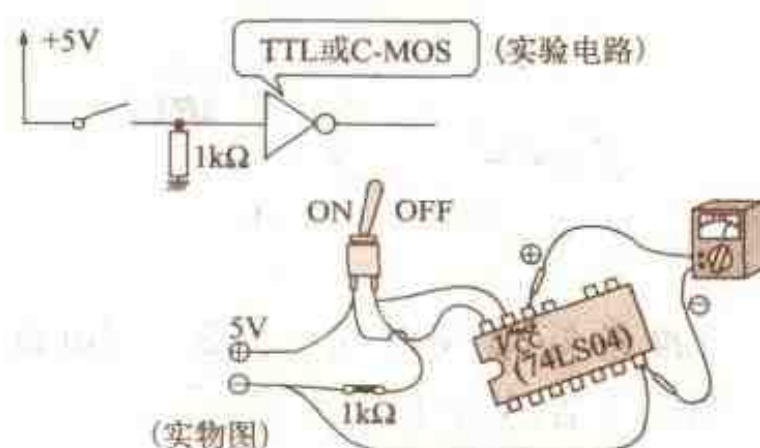
6 实 践

用实验验证数字集成电路的特征



输出端电压

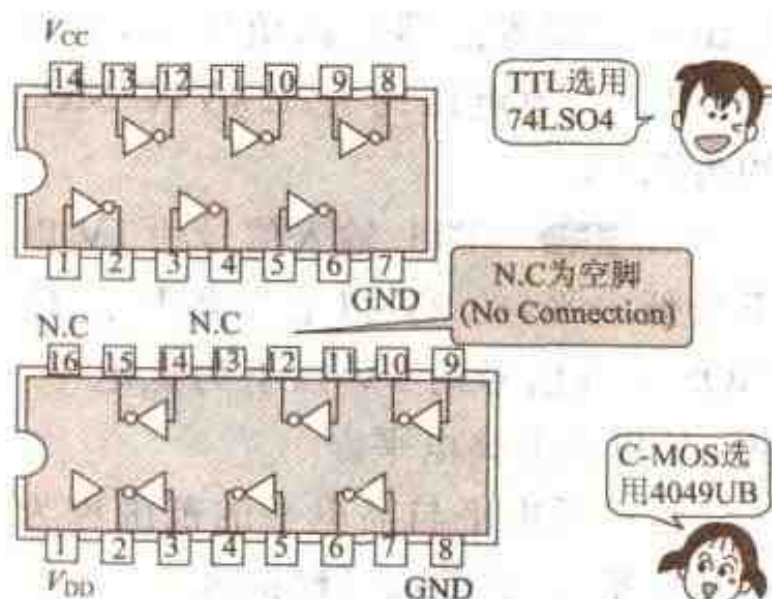
博士 先测量 TTL 与 C-MOS 输出端电压。被测量电路 TTL 选用 74LS04(非门), C-MOS 选用 4049UB(非门)。



实验结果列如下表中:

开 关	TTL	C-MOS
断 开	2.5(V)	5.0(V)
接 通	0.05(V)	0(V)

TTL电压随下拉电阻的大小稍有不同



实验电路如下所示:

小明 即使逻辑电平相同, TTL 与 C-MOS 的实际电压有很大不同。

小丽 因此, TTL 与 C-MOS 混合使用时要注意接口问题。

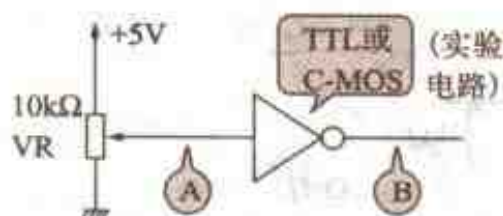
阈值电压的测量

博士 TTL与C-MOS的阈值电压不同。

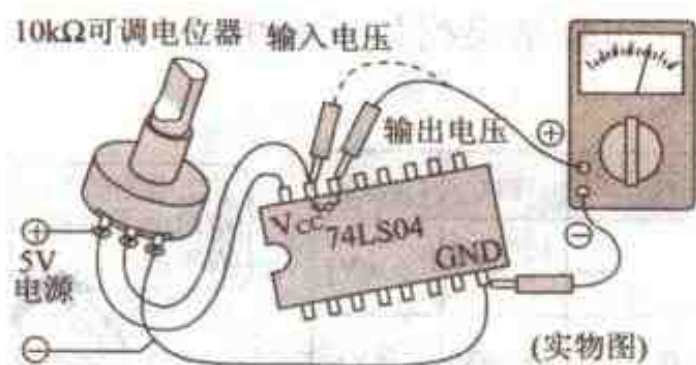
小明 当集成门电路输入端加的电压从0V调高时,输入电压与输出电压相等的电压称为阈值电压。

小丽 也就是说,阈值就是高电平与低电平的分界线。TTL的阈值电压比C-MOS的低。

博士 是这样。试通过实验实际测量TTL与C-MOS的阈值电压。



准备好集成电路74LS04, 10kΩ可调电位器(VR)以及万用表。



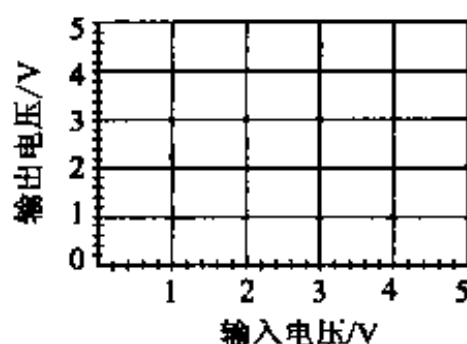
原则上未用管脚接地为好,这里省略。

实验方法

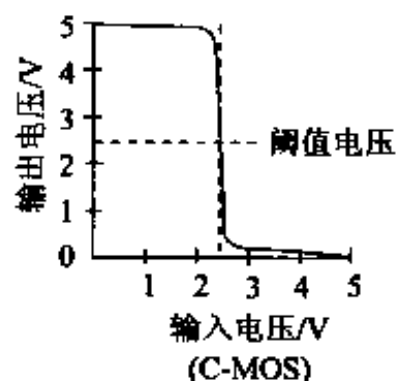
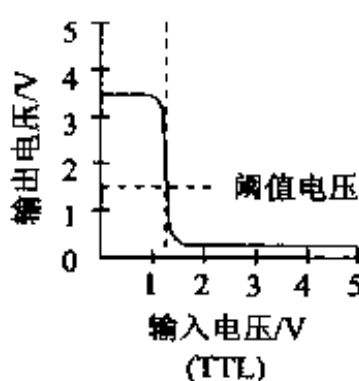
① 用VR将输入端A的电压调为0V。

② 再用VR将输入端A的电压调到0.2V,然后测量输出端B的电压。

将TTL与C-MOS的测量结果记入下图中:



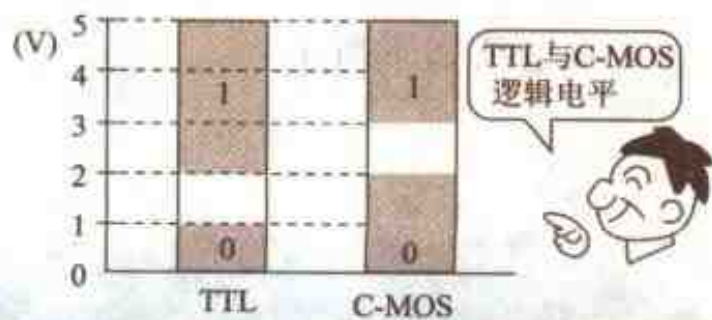
小明 测量结果用点记入图中,再将各点数据连接成曲线。

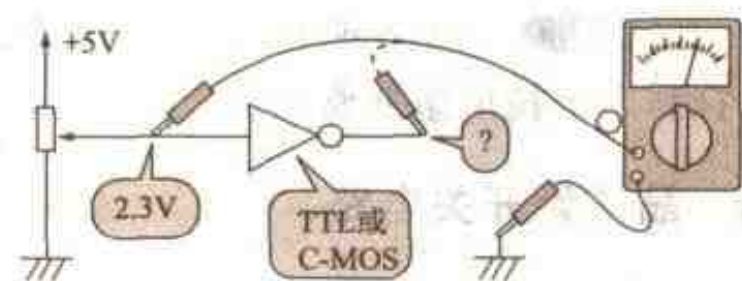


小丽 找到曲线中输入电压与输出电压相等点即为阈值电压,测量的TTL阈值电压约为1.4V,C-MOS约为2.5V。

博士 TTL输入信号约1V以下为低电平,约2V以上为高电平,C-MOS输入信号约2V以下为低电平,约3V以上为高电平。

区分低电平与高电平的范围称为逻辑电平,这在前面已经讲过。



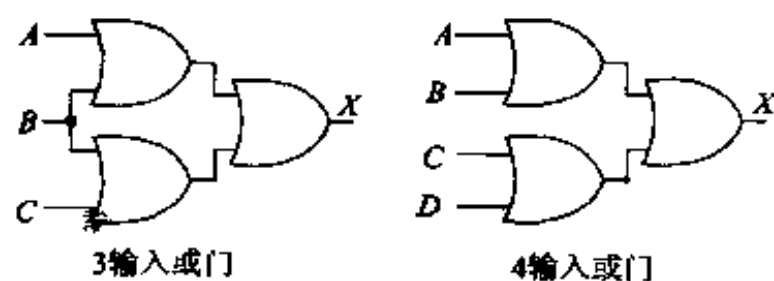


对于 TTL 与 C-MOS, 在其输入端施加(例如 2.3V)电压, TTL 输出电压为低电平, C-MOS 输出电压为高电平, 试确认表示不同的逻辑电平。

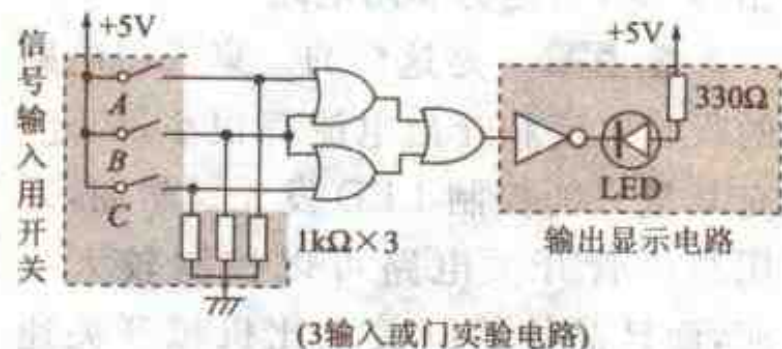
输入端的扩展

博士 试用 2 输入或门电路, 构成多输入或门电路。

小明 构成 3 输入和 4 输入或门电路。



博士 试用 TTL 的 74LS32(2 输入或门)实际制作 3 输入或门电路。用第 1 章实践一节中制作的信号输入用开关电路与输出显示电路。



请完成下列真值表。

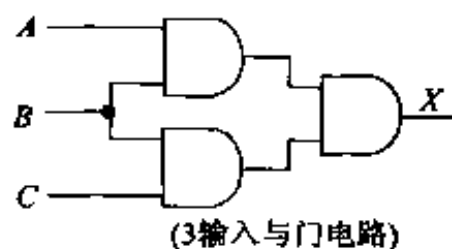
A	B	C	X
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

开关 断开 → 0
接通 → 1

LED
点亮 → 1
熄灭 → 0

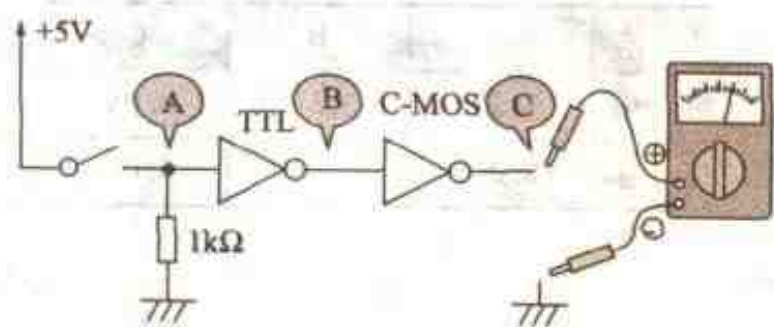
小丽 应满足逻辑函数表达式 $X = A + B + C$ 。

博士 同样, 请制作用 2 输入与门构成 3 输入与门电路, 并进行实验。



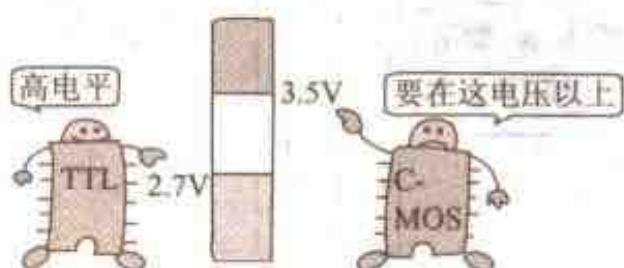
上拉电阻

小丽 TTL 输出端接到 C-MOS 输入端时, 先考虑采用输入与输出端直接连接的方式。



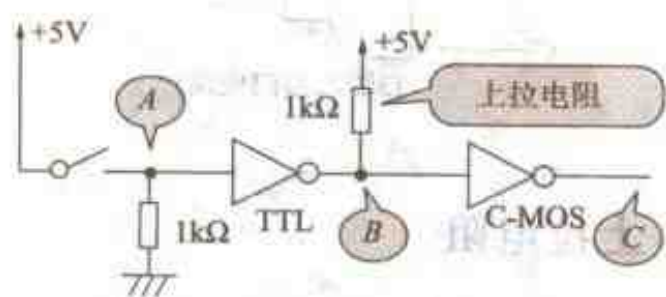
改变输入信号, 用万用表测量 A, B, C 各端子电压。

开 关	A	B	C
断 开	1.3V	2.7V	5.0V
接 通	5.0V	0.0V	5.0V



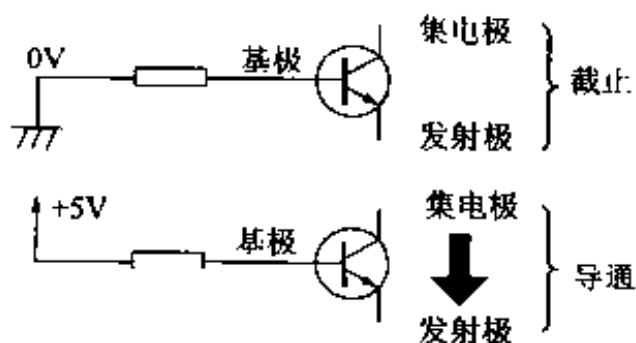
小丽 TTL 输出为高电平时最低为 2.7V 电压, 而 C-MOS 输入为高电平时最低需要 3.5V 电压。因此, 出现逻辑误差。

小明 这时接入上拉电阻即可。



对接有上拉电阻的电路, 再做一次实验。

开 关	A	B	C
断 开	1.3V	3.5V	0.0V
接 通	5.0V	0.0V	5.0V



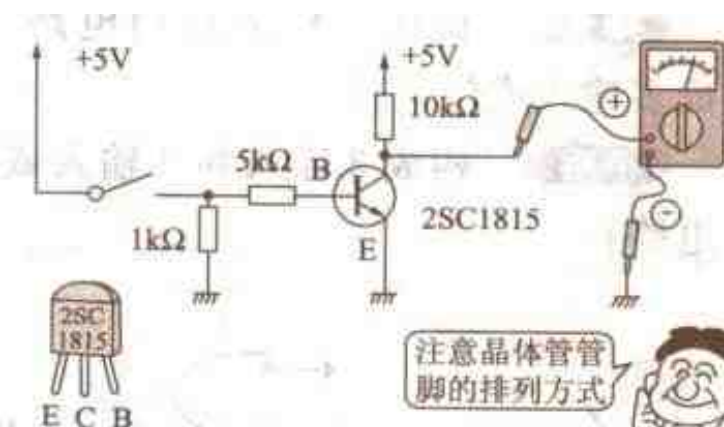
小丽 电路现在能正常工作。的确, 用上拉电阻非常简单。

晶体管开关电路

博士 进行晶体管开关工作的实验。

在晶体管的基极不加电压时, 集电极与发射极为截止状态。若在基极加电压, 则集电极与发射极为导通状态。

实验电路如下所示:



开 关	输出电压
断 开	5.0V
接 通	0.0V

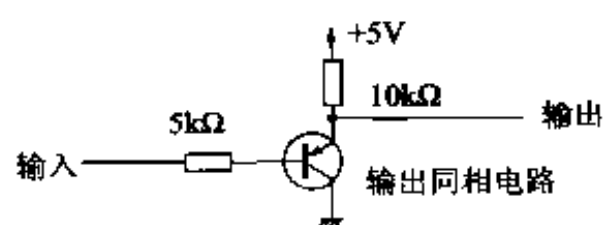
非门电路

测量电压, 确认晶体管的工作状态。

小明 该电路的输入与输出反相, 因此, 认定为非门电路。

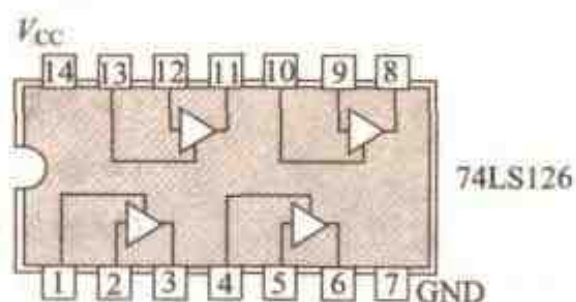
博士 是这样的。集成门电路的吸收电流和吐出电流都很小, 因此, 充其量只能控制 LED 发光。然而, 采用晶体管开关电路可以控制较大电流, 而且晶体管开关又比机械开关速度快, 并不用担心抖动的问题。

小丽 采用 PNP 型晶体管可构成输出同相开关电路。

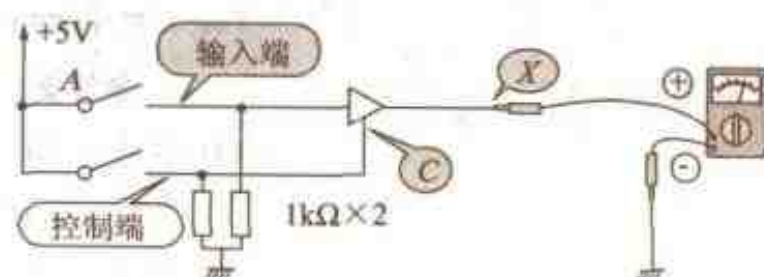


三态缓冲器

博士 试使用三态缓冲器。



实验电路如下所示：



实验结果列于下表中：

控制端开关	输入端开关	输出电压
断 开	断 开	0V
	接 通	0V
接 通	断 开	0V
	接 通	3.8V

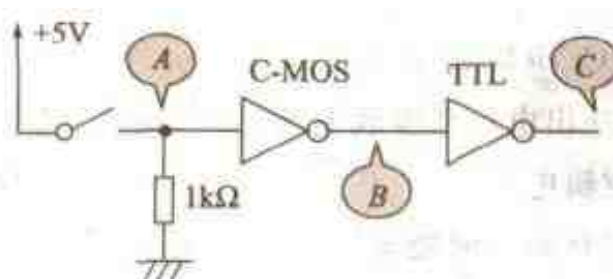
高阻抗

小明 C 端为高电平时, 输入 A 与输出 X 接通; C 端为低电平时, 输出 X 为开路(高阻抗)。

博士 注意开路状态与低电平不同。

练习题

问题 1 用实验确认下述电路是否能正常工作。



解答

开 关	A	B	C
断 开	0.0V	5.0V	0.0V
接 通	5.0V	0.0V	4.0V

能正常工作

实际制作电路也是重要学习方式



Q

挑战题

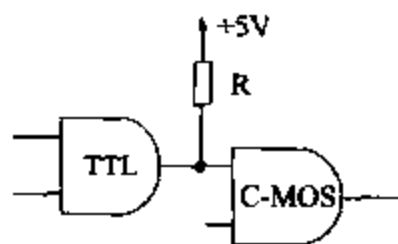
(解答省略, 参照本章内容)

1. 试对 TTL 与 C-MOS 进行比较。 (参见 p. 52)
2. 试考察一下 74HC 系列。 (参见 p. 56)
3. 何谓最大额定值。 (参见 p. 73)
4. 何谓阈值电压。 (参见 p. 55)
5. 何谓传输延迟时间。 (参见 p. 54)
6. 使用集成电路时一般注意事项有哪几点? (参见 p. 57)
7. 何谓扇出。 (参见 p. 59)
8. 试考察 C-MOS 的扇出。 (参见 p. 60)
9. 试说明吐出电流和吸收电流。 (参见 p. 59)
10. 何谓逻辑电平。 (参见 p. 54)
11. 未使用管脚如何处理。 (参见 p. 62)
12. 何谓上拉电阻。 (参见 p. 63)
13. 何谓集电极开路型集成电路。 (参见 p. 63)
14. 试说明旁路电容的工作情况。 (参见 p. 65)
15. 何谓抖动。 (参见 p. 65)
16. 试归纳一下 TTL 与 C-MOS 混合使用时一些注意事项。 (参见答案)
17. 试说明集成电路工作的脉冲沿。 (参见 p. 75)
18. 试说明晶体管开关电路。 (参见 p. 80)
19. 何谓三态缓冲器。 (参见 p. 81)

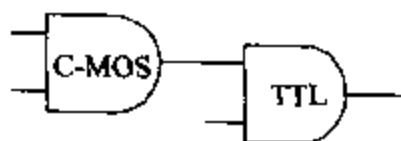
A

答案

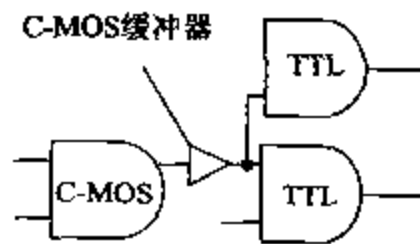
16. TTL → C-MOS



C-MOS → TTL



C-MOS缓冲器



集成电路的电源电压相同时, 接入上拉电阻, 电源电压不同时, 可使用集电极开路 TTL。

C-MOS 输出端可以直接接 TTL 的一个输入端, 但接 TTL 多个输入端时, 可利用 C MOS 缓冲器门电路。



第 3 章

运算电路



博士



小明



小丽

本章学习目的

在第1章已经学习过逻辑电路的基础理论。然而,会有人提出疑问,实际中如何使用与门、或门等电路呢?

的确,有人认为只选用与门、或门等基本逻辑电路有何用呢?

计算机电路都是由逻辑电路构成的,即用与门、或门等电路构成。也就是说,用与门、或门等构成的组合逻辑电路可进行各种运算。

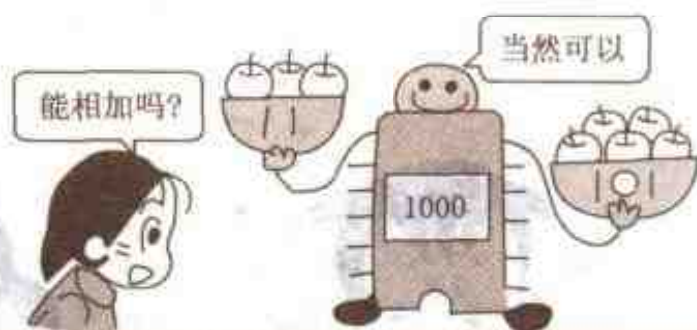
本章介绍用第1章学习的基本逻辑电路构成各种运算电路的方法。运算电路中有进行四则运算的电路,即加法、减法、乘法和除法。

另外,还介绍进行数据变换的编码器、选择所需要数据的多路转换器、进行数据彼此间比较的比较器。从而理解计算机如何进行数据的运算与处理。

本章是基本逻辑电路的应用部分,如果有必要,再回过头来复习第1章的内容,那么小明和小丽,咱们边复习边学习吧!

1 加法电路

主要学习用逻辑电路进行的加法运算



半加器

博士 两个 1 比特数据相加的电路称为半加器。

小明 两个 1 比特数据相加方式如下所示：



仅 1+1 时为 2 比特吧。

博士 1+1 时和应为 0，现考察向高位进位的情况。

$\begin{array}{r} \text{进位} \\ +) \quad \text{进位} \\ \hline \end{array}$
 $\begin{array}{r} \text{进位} \\ +) \quad \text{进位} \\ \hline \end{array}$
 $\begin{array}{r} \text{进位} \\ +) \quad \text{进位} \\ \hline \end{array}$
 $\begin{array}{r} \text{进位} \\ +) \quad \text{进位} \\ \hline \end{array}$

小明 试考察下列这个半加器的真值表。

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

半加器的真值表

小明 根据该真值表可以求出逻辑函数表达式。试根据真值表求出加法标准式的逻辑函数表达式。

(1) 求 S 的逻辑函数表达式

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

$\bar{A} \cdot B$
 $A \cdot \bar{B}$
 $S = \bar{A} \cdot B + A \cdot \bar{B}$

注意输出 1

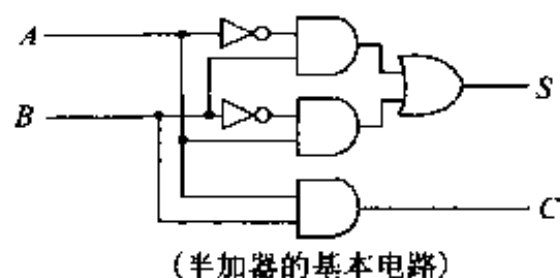
(2) 求 C 的逻辑函数表达式

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

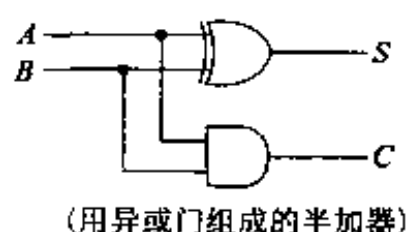
$A \cdot B$
 $C = A \cdot B$

C 是 A 和 B 相与

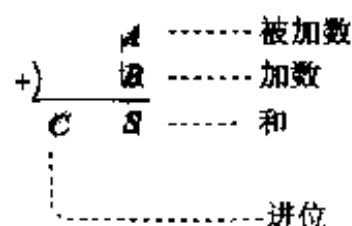
根据逻辑函数表达式画出逻辑电路。



用异或门电路也可以将该电路改画成下列形式：



博士 可以这样做。利用第 1 章学习的知识即可。为慎重起见，再验证一下半加器的原理。



半加器的图形符号用方框表示，HA 是 Half Adder 的缩写。



小丽 为什么不叫加法器，而称为半加器呢？

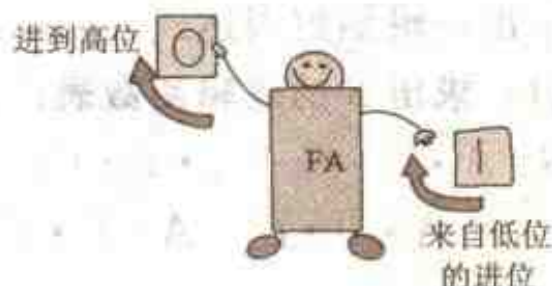
博士 半加器只能进行 1 位的加法，可以提供进到一个高位的进位信号，而不能接受来自一个低位的进位信号，因此，不能进行多位加法运算。

不能接受来自低位的进位信号



全加器

小明 全加器可以提供一个高位的进位信号，而且也能接受来自一个低位的进位信号。



博士 是这样的。全加器是半加器上附加一种功能的加法器，这种功能就是能够接受来自一个低位的进位信号。



进行计数时，将被加数(A)、加数(B)和来自低位的进位信号(C_i)这三个数据相加，而将和(S)和进到高位的进位信号(C_o)这两个数据作为输出。



也要考虑来自低位的进位信号



第3章 运算电路

全加器的真值表如下：

A	B	C _i	S	C _o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

(全加器的真值表)

小丽 与半加器一样，试由真值表求出逻辑函数表达式。

(1) 求出 S 的逻辑函数表达式

$$S = \bar{A} \cdot \bar{B} \cdot C_i + \bar{A} \cdot B \cdot \bar{C}_i + A \cdot \bar{B} \cdot \bar{C}_i + A \cdot B \cdot C_i$$

A	B	C _i	S
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$\rightarrow \bar{A} \cdot \bar{B} \cdot C_i$
 $\rightarrow \bar{A} \cdot B \cdot \bar{C}_i$
 $\rightarrow A \cdot \bar{B} \cdot \bar{C}_i$
 $\rightarrow A \cdot B \cdot C_i$

(2) 求出 C_o 的逻辑函数表达式

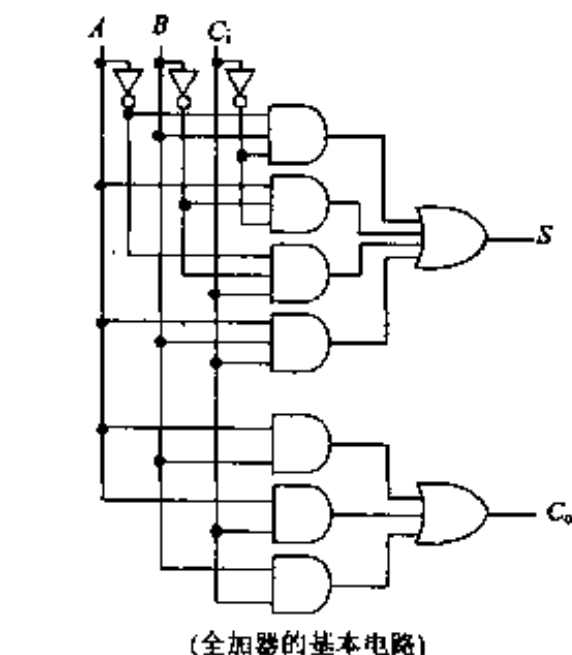
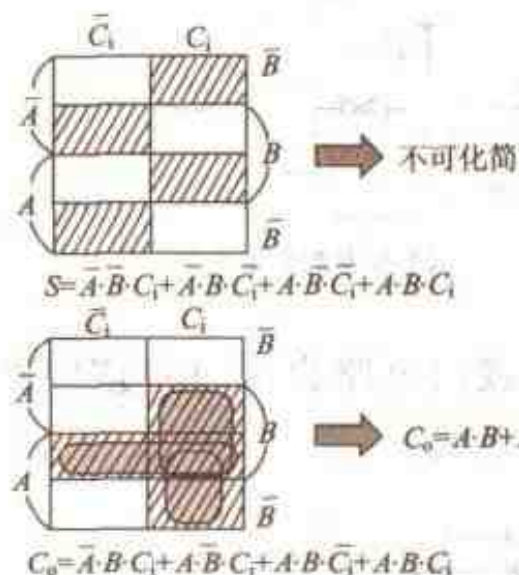
$$C_o = \bar{A} \cdot B \cdot C_i + A \cdot \bar{B} \cdot C_i + A \cdot B \cdot \bar{C}_i + A \cdot B \cdot C_i$$

A	B	C _i	C _o
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$\rightarrow \bar{A} \cdot B \cdot C_i$
 $\rightarrow A \cdot \bar{B} \cdot C_i$
 $\rightarrow A \cdot B \cdot \bar{C}_i$
 $\rightarrow A \cdot B \cdot C_i$

试用卡诺图化简逻辑函数表达式。

试根据逻辑函数表达式画出逻辑电路。

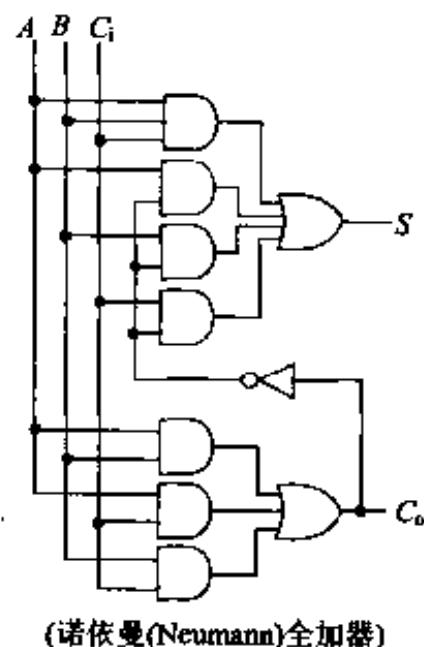


博士 上述电路复杂而且元件多，但将 S 与 C_o 的表达式变成

$$S = (A + B + C_i) \cdot \bar{C}_o$$

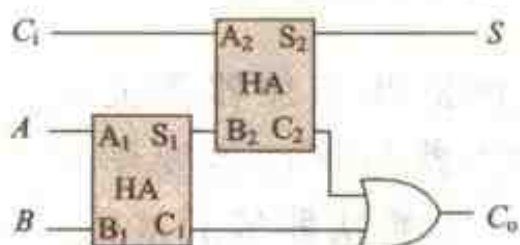
$$+ A \cdot B \cdot C_i$$

而画出的电路图如下所示：



这个电路应用广泛,称为诺依曼全加器。

另外,也可以用二个半加器构成一个全加器。

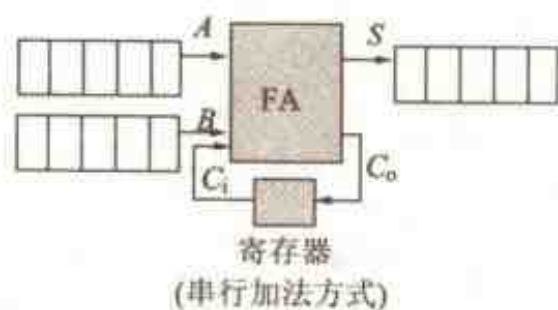


小明 半加器只能进行 1 位的加法,但用全加器可进行多位加法。

博士 为了用全加法器进行多位加法,可考虑采用串行加法和并行加法两种方式的电路。

(1) 串行加法方式

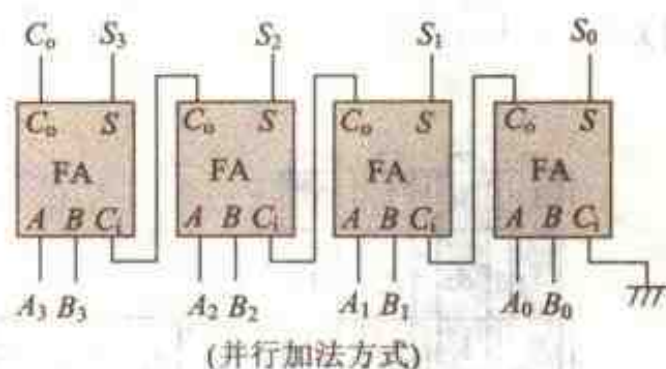
这是从低位到高位逐位相加的方法,若进行 1 位的加法,则进位信号暂存在用于计算的寄存器中。



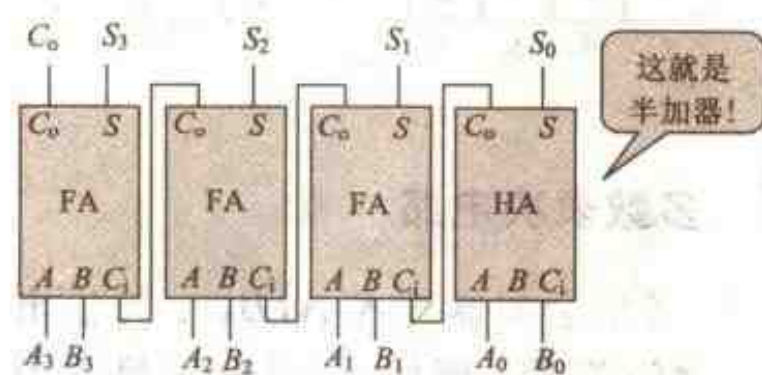
串行加法方式由于采用加法数据逐位移位的方式,因此,有运算速度慢的缺点,但优点是电路构成简单。

(2) 并行加法方式

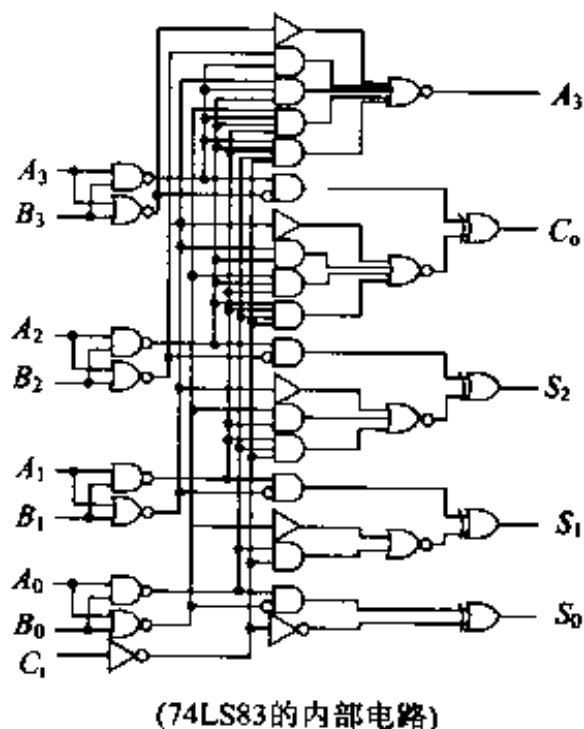
这种方式是与计算位相同的全加器并行使用,电路复杂,但运算速度快。



小丽 对于并行加法方式,也可以在最低位用半加器。



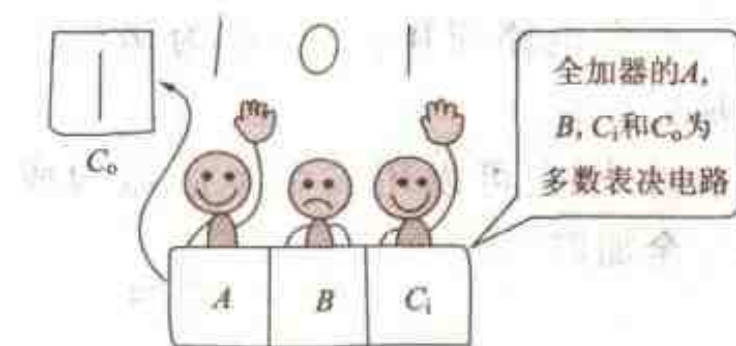
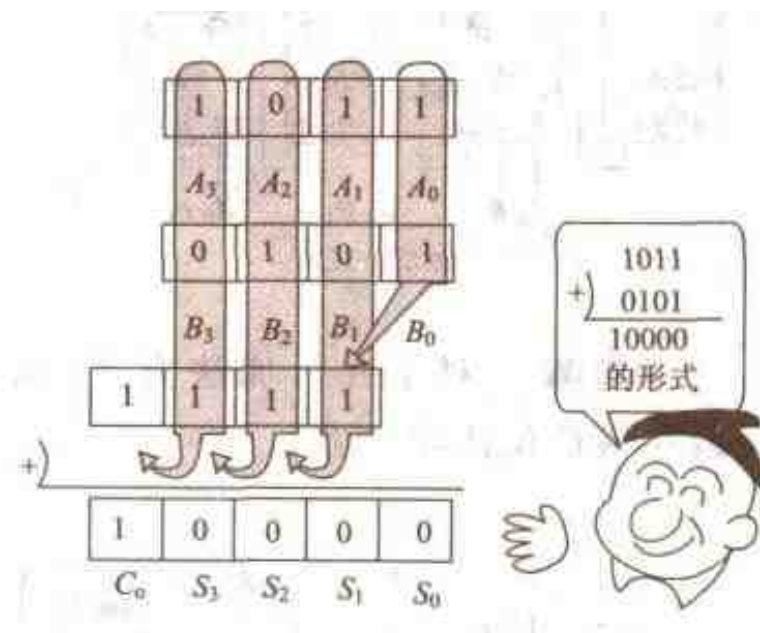
博士 使用并行加法方式的 4 位加法的集成电路有 74LS83。这种集成电路的诺依曼全加器是基本的全加器。



试实际确认一下用并行加法方式进行加法的形式。

第3章 运算电路

(例) $1011 + 0101$



全加器和半加器都能充分理解吗? 加法器是下面将要学习的减法器、除法器、乘法器等的基础, 因此, 花点时间继续学习吧。

多数表决电路

考察全加器输入 A, B, C_i 与输出 C_o 之间关系。例如, 反对为 0, 赞成为 1, 输入 A, B, C_o 中限于二个以上赞成时, 输出 C_o 变为 1。这种电路称为多数表决电路, 这在第 1 章中已经学习过。

练习题

问题 1 半加器和全加器有何不同。

解答

半加器不能接受来自一个低位的进位信号, 但全加器能这样做。

2 减法电路

主要学习用逻辑电路进行的减法运算

学完加法
下面该学
减法吧

减法器与加法器
同样设计吧

也有用补
码的方法

减 法

博士 可用与加法电路的同样方式构成二进制数的减法电路。

另外,若使用补码方式,则减法变为加法。也就是说,可用加法电路进行减法运算。先学习用补码做减法运算的方法。

小明 何谓补码?

博士 二进制数的补码有1的补码和2的补码。若考虑4位二进制数,例如, $B_3 B_2 B_1 B_0$,则1的补码就是组成

$$B_3 B_2 B_1 B_0 + X_3 X_2 X_1 X_0 \\ = 1111$$

中的 $X_3 X_2 X_1 X_0$ 。1的补码可通过 $B_3 B_2 B_1 B_0$ 各位的反相求出。

小丽 例如,二进制数0110的1的补码是1001吧。

博士 是这样的。

$$0110 + 1001 = 1111.$$

再看一下2的补码,若考虑4位二进制数,例如, $B_3 B_2 B_1 B_0$,则2的补码就是组成

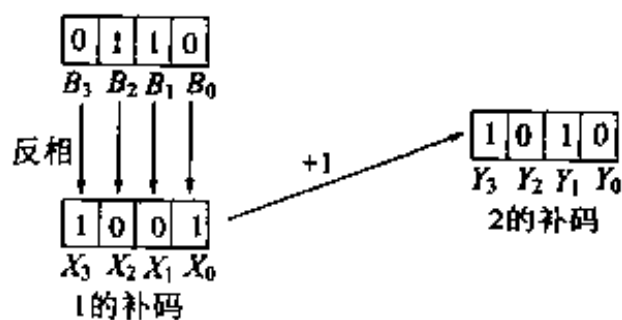
$$B_3 B_2 B_1 B_0 + Y_3 Y_2 Y_1 Y_0 \\ = 10000$$

中的 $Y_3 Y_2 Y_1 Y_0$ 。因此,2的补码可通过 $B_3 B_2 B_1 B_0$ 各位的反相加上1求出。

小明 也就是说,2的补码是1的补码加上1吧。例如,2进制数0110的2的补码为1001(1的补码)+1=1010。

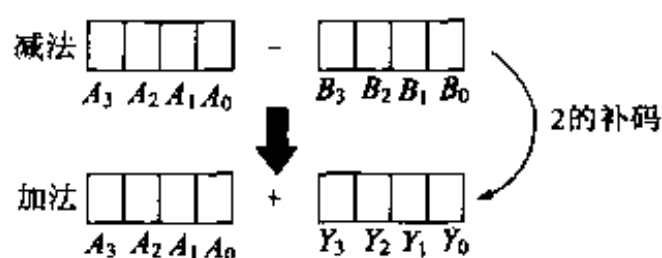
博士 是这样的。

$$0110 + 1010 = 10000$$



小丽 补码的意思已弄清楚了,但如何将减法变为加法呢?

博士 试考察 $A_3 A_2 A_1 A_0 - B_3 B_2 B_1 B_0$ 的计算,若 $B_3 B_2 B_1 B_0$ 的2的补码假定为 $Y_3 Y_2 Y_1 Y_0$,则减法就变为 $A_3 A_2 A_1 A_0 + Y_3 Y_2 Y_1 Y_0$ 这样的加法。



问题 1

试将 $1101 - 0110$ 变为加法并进行运算。

解答

① 求出 0110 的2的补码。

$$0110 \xrightarrow{\text{反相}} 1001 \xrightarrow{+1} 1010$$

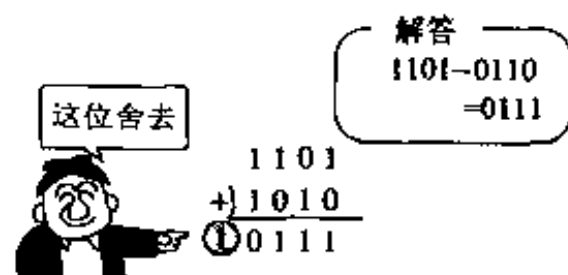
1 的补码 2 的补码

② 将减法变为加法。

$$1101 - 0110 \rightarrow 1101 + 1010$$

减法 加法

③ 进行加法运算。运算结果的最高位1舍去。



博士 至今说明的 $A_3 A_2 A_1 A_0 - B_3 B_2 B_1 B_0$ 中 $A_3 A_2 A_1 A_0 \geq B_3 B_2 B_1 B_0$,即解答为正数的运算。下面考察 $A_3 A_2 A_1 A_0 < B_3 B_2 B_1 B_0$,即解答为负数的运算。

问题 2

将 $0110 - 1101$ 变为加法再进行运算。

解答

这个减法是 $0110 < 1101$,因此,解答是负数。

运算的步骤与上述一样。

① 求出 1101 的2的补码。

$$1101 \xrightarrow{\text{反相}} 0010 \xrightarrow{+1} 0011$$

1 的补码 2 的补码

② 将减法变为加法。

$$0110 - 1101 \rightarrow 0110 + 0011$$

减法 加法

③ 进行加法运算。

$$\begin{array}{r} 0110 \\ + 0011 \\ \hline 1001 \end{array}$$

解答不是这样

④ 求出计算结果的2的补码。

0111 是解答的绝对值。即

$$0110 - 1101 = -0111。$$

小明 当 $A_3 A_2 A_1 A_0 < B_3 B_2 B_1 B_0$ 时,进行减法运算的结果应是负数,因此,要对变为加法的计算结果再求出2的补码,这个结果是绝对值,前面加上负号才是正确的解答。

$$\begin{array}{r} \square \square \square \square - \square \square \square \square \\ A_3 A_2 A_1 A_0 \quad B_3 B_2 B_1 B_0 \end{array}$$

$$A_2 A_2 A_1 A_0 < B_3 B_2 B_1 B_0 \text{ 时}$$

通过 $\square \square \square \square + \square \square \square \square$ ($B_3 B_2 B_1 B_0$ 的补码)

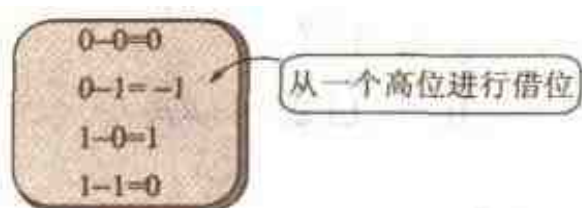
$$A_3 A_2 A_1 A_0 \quad Y_3 Y_2 Y_1 Y_0$$

求出2的补码形式的解答。

半减器

博士 进行两个1位数据减法运算的逻辑电路称为半减器。

小丽 两个 1 位数据减法的组合有以下几种形式：



进行 $0-1$ 时, 解答是负数。

博士 $0-1$ 时, 差为 1。
考虑从一个高位的借位情况。

$$\begin{array}{r}
 0 \text{ } A \text{ (被减数)} \\
 -1 \text{ } B \text{ (减数)} \\
 \hline
 1 \text{ } D \text{ (差)} \\
 \text{借位} \text{ } B_0 \text{ (借位)}
 \end{array}$$

小明 半减器的真值表如下所示：

A	B	D	B_0
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

(半减器的真值表)

试根据真值表求出加法标准式的逻辑函数表达式。

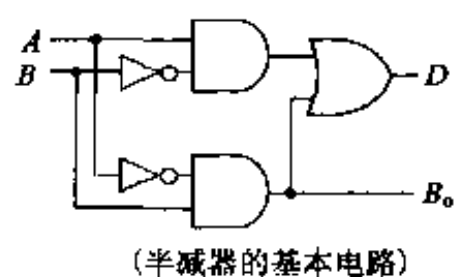
(1) 求出 D 的逻辑函数表达式

A	B	D
0	0	0
0	1	① $\rightarrow \bar{A} \cdot B$
1	0	① $\rightarrow A \cdot \bar{B}$
1	1	0 $D = \bar{A} \cdot B + A \cdot \bar{B}$

(2) 求出 B_0 的逻辑函数表达式

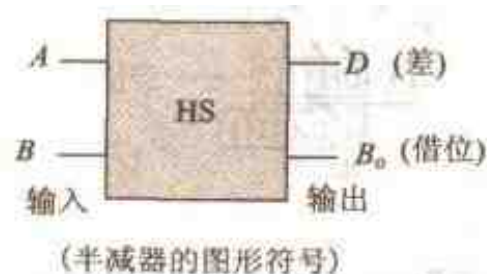
A	B	B_0
0	0	0
0	1	1 $\rightarrow \bar{A} \cdot B$
1	0	0
1	1	0 $B_0 = \bar{A} \cdot B$

根据逻辑函数表达式画出逻辑电路图。



博士 很好。

半减器的图形符号用以下方框表示, HS 是 Half Subtractor 的缩写。



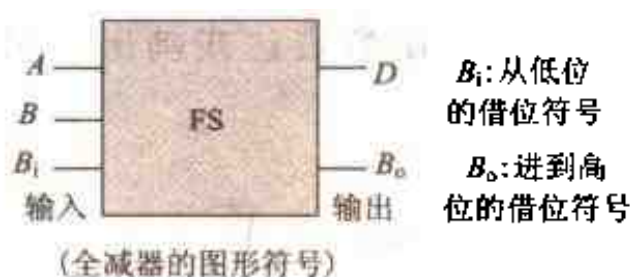
半减器不能接受从低位的借位信号, 因此, 不能进行多位的减法运算。也就是说, 半减器与半加器一样, 只能进行 1 位的减法计算。

全减器

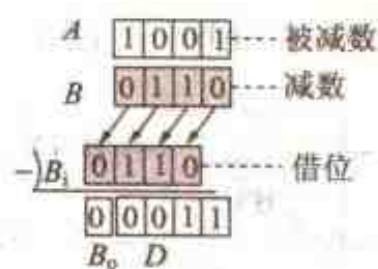
小丽 全减器可对高位提供借位信号, 并能接受来自低位的借位信号。



博士 是这样的。全减器是在半加器中增加一种功能的减法器, 这种功能是能接受低位的借位。



计算时,从被减数(A)与减数(B)的差中减去接受的低位的借位信号(B_i),将差(D)与高位的借位信号(B_o)的两个数据作为输出。



全减器的真值表如下所示。

A	B	B_i	D	B_o
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

全减器的真值表

小明 与全加器一样,根据真值表求出逻辑函数表达式。

(1) 求出 D 的逻辑函数表达式

A	B	B_i	D
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

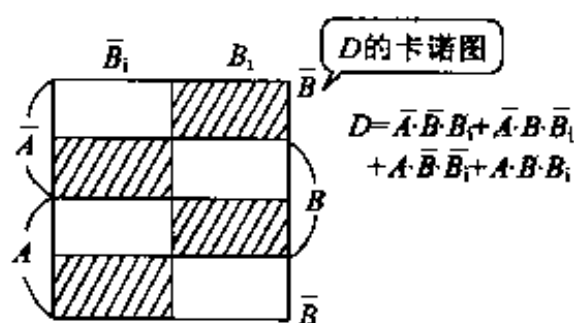
$$D = \bar{A} \cdot \bar{B} \cdot B_i + \bar{A} \cdot B \cdot \bar{B}_i + A \cdot \bar{B} \cdot \bar{B}_i + A \cdot B \cdot B_i$$

(2) 求出 B_o 的逻辑函数表达式

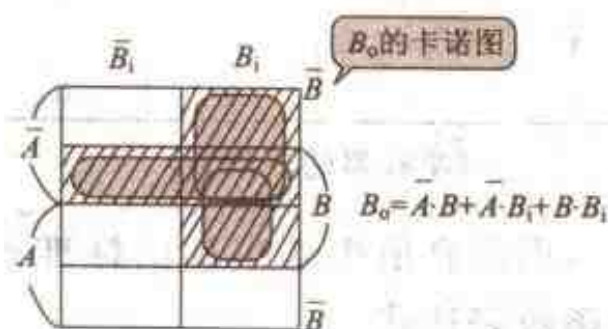
A	B	B_i	B_o
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

$$B_o = A \cdot B \cdot B_i + A \cdot B \cdot \bar{B}_i + A \cdot \bar{B} \cdot \bar{B}_i + A + B + B_i$$

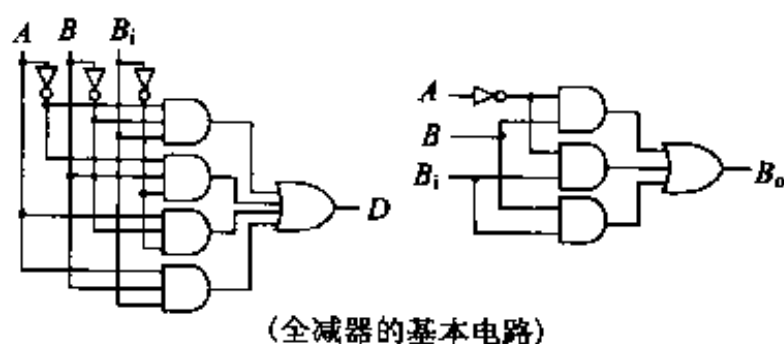
画出卡诺图,由图可知 D 不能化简。



对 B_o 化简如下:

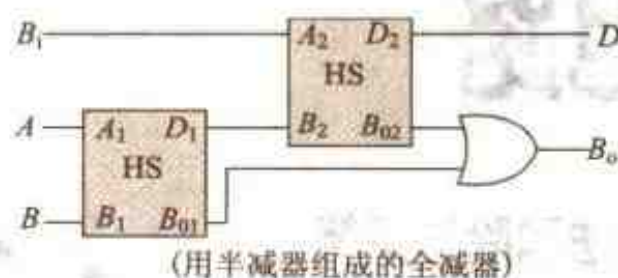


试根据逻辑函数表达式画出逻辑电路图。

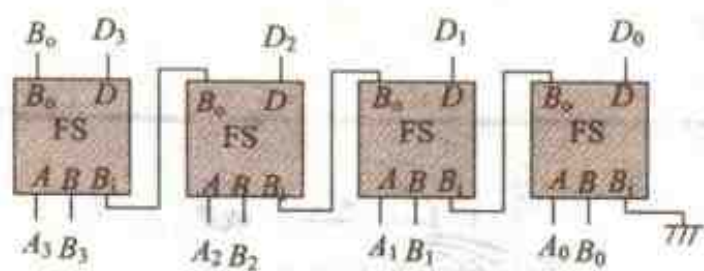


博士 非常好。也可以用两个半减器组成一个全减器。

小丽 半减器只能进行 1 位的减法,但全减器可进行多位减法。

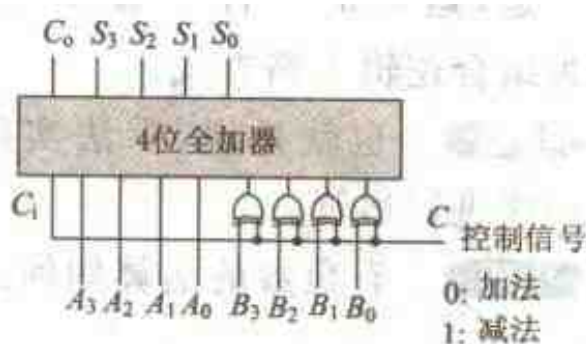


博士 用全减器进行多位减法的并行加法方式的电路如下所示:



加减电路

博士 用一个电路可对加减运算进行切换,这种电路称为加减电路。



控制信号为 0 时,数据 B 不变,因此,解答是 $A+B$ 的结果。控制信号为 1 时, B 由异或电路变为 2 的补码。即减法变为加法,解答是减法的结果。但是,解答是负数时输出是 2 的补码形式。

练习题

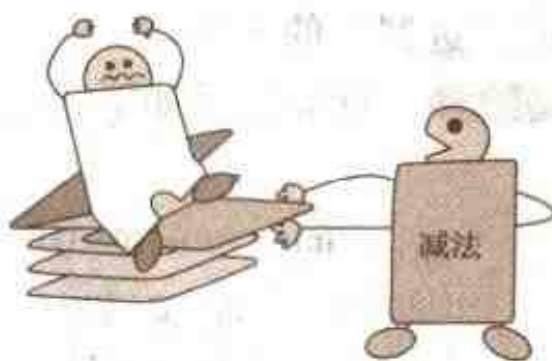
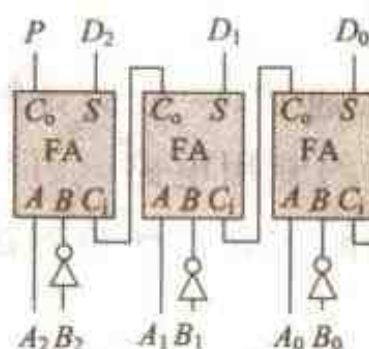
问题 1 试考察用 2 的补码对 3 位减法进行运算的电路(用全加器)。

解答

P 为符号位

0: 正

1: 负

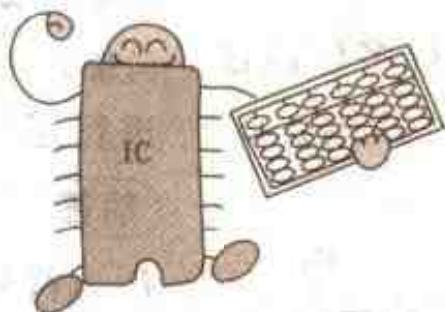


3

乘法和除法电路

主要学习用逻辑电路进行的乘法和除法运算

×、÷都
尽量计算



乘法电路

博士 通常,一般的计算机中没有乘除运算的专用电路。可用加减法电路进行乘除运算。这种方法称为微程序法。

先说明乘法运算,请笔算 1011×1101 的二进制数的乘法。

小明 计算过程如下:

$$\begin{array}{r}
 1011 \\
 \times 1101 \\
 \hline
 1011 \\
 0000 \\
 1011 \\
 +1011 \\
 \hline
 1000111
 \end{array}$$

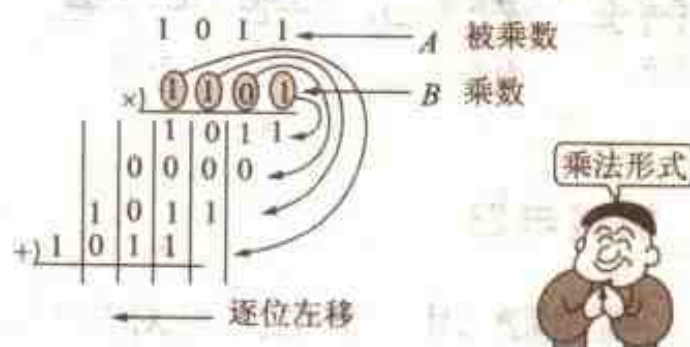
$1011 \times 1101 = 10001111$

用十进制数
 $11 \times 13 = 143$



博士 请仔细观察笔算方法。

现从加数 B 的最低位开始分析逐位的情况 B 位 0 时为 0000, 1 时为被加数 A , 进行加法运算。



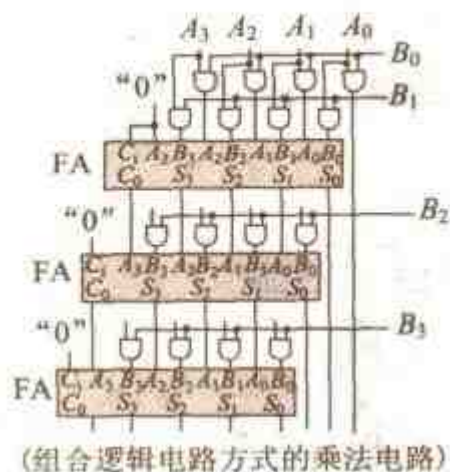
但是,运算时要注意逐位左移。这称为组合逻辑电路方式。

博士 也就是说,乘法实际上可用加法进行运算。

小明 有负数的运算如何进行呢?

博士 即使是负数,但运算方法不变。 A, B 都按正数计算之后,若 A, B 中任一个为负数,只要将计算结果前面加上负号即可。下面示出的是组合逻辑电路方式的乘法电路,若有余数,试分析电路工作情况。电路复杂,但可按笔算相同步骤进行计算。

1010 中减去 1011, 原因是解答为负数, 因此商(除法解答)为 0。



$$\begin{array}{r} 0 \\ 101 \overline{) 10101110} \\ \underline{1011} \\ 1010 - 1011 \rightarrow \text{为负数} \end{array}$$

再将除数 A 增加 1 位, 考虑如何从 10101 中减去 1011。

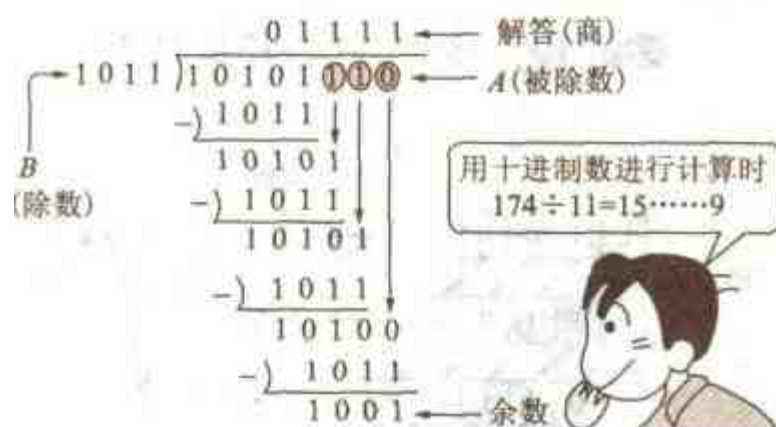
小丽 实际上只考虑数值即可。

除法电路

博士 用逻辑电路进行除法运算时, 也可以考虑与用笔算的方法一样。例如, 请做下列二进制数的除法看看。

$$10101110 \div 1011$$

小明 对于二进制数除法与十进制数除法, 计算方法也一样吧。



小丽 仔细考察一下小明同学的计算方法。

先考虑如何从 1010 中减去 1011, 这里, 要能做减法就是要判断 1010 - 1011 不能为负数。判断结果不能从

$$\begin{array}{r} 01 \\ 101 \overline{) 10101110} \\ \underline{- 1011} \\ 01010 \end{array}$$

10101-1011 为正数

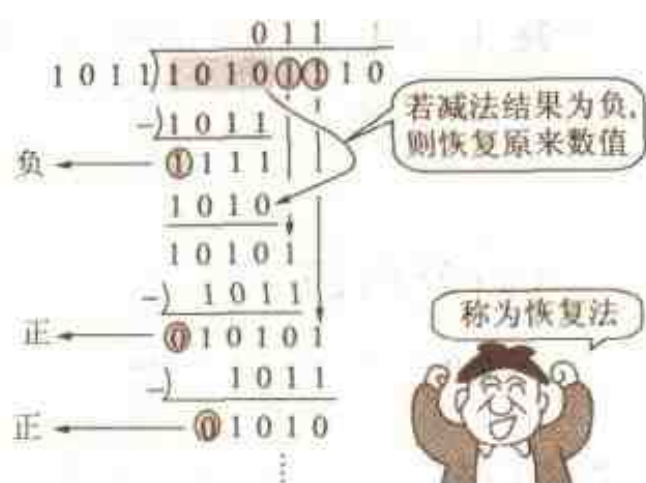


判断结果为正数, 因此, 能从 10101 中减去 1011, 所以商为 1, 接着做 10101 - 1011 的减法运算。

按照同样方法, 继续计算直到 A 的最低位为止。

博士 先是考虑如何从 1010 中减去 1011, 但逻辑电路不具备这种思考能力。实际上先做减法试试看, 根据减法结果是正还是负, 决定是做减法还是不做减法。

若减法结果为正, 则商置 1; 若为负, 则商置 0。观察减法结果的最高位, 就可以判断减法结果是正还是负, 最高位为 0, 则减法结果为正, 最高位为 1, 则结果为负。减法结果为负时有必要恢复原来数值。

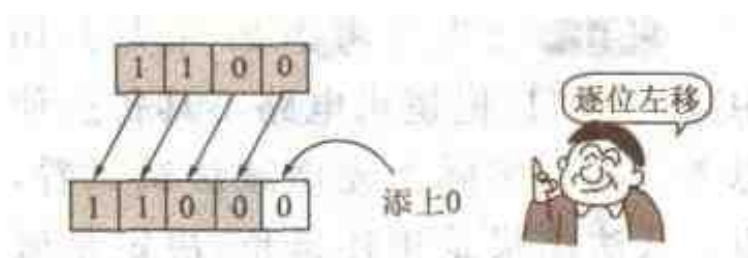


在计算过程中,若减法结果为负,则恢复原来数值,因此,这种方法称为拉回法或恢复法。

移位进行乘法运算

博士 将二进制数进行 $\times 2, \times 4, \times 8, \dots, \times 2^n$ 乘法运算,或者进行 $\div 2, \div 4, \div 8, \dots, \div 2^n$ 除法运算时,都有简单的计算方法。

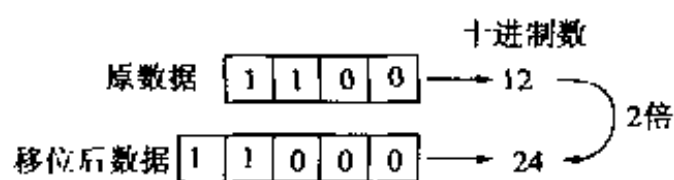
例如,考察 1100 数据实例,该数据逐位左移,这称为数据移位。



在最低位添上 0。

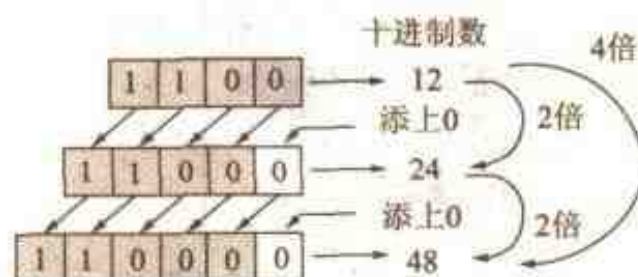
移位结果与原数据之间关系如何呢?

小明 二进制数难以理解,因此,改为十进制数看看。



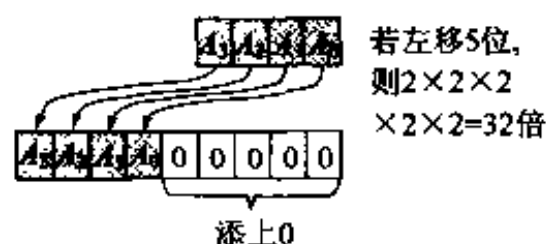
左移结果的数据是原数据的 2 倍。

小丽 再左移 1 位试试。



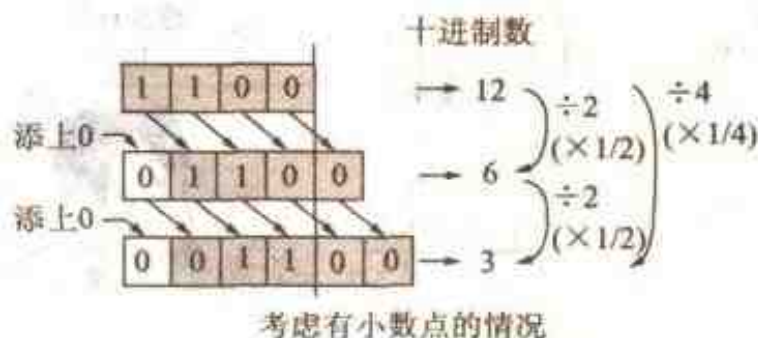
小明 二进制数左移 1 位,数据也为原数据的 2 倍吧。

博士 是这样。例如,某数的 32 倍可以分解为 $32 = 2 \times 2 \times 2 \times 2 \times 2 = 2^5$, 因此,将某数左移 5 位即可。



小丽 若将数据右移,结果如何呢?

小明 将 1100 右移试试看。

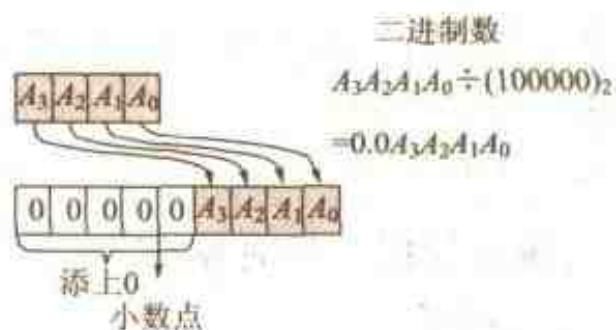


数据右移 1 位后是原数据的 $1/2$, 2 位后是原数据的 $1/4$ 。

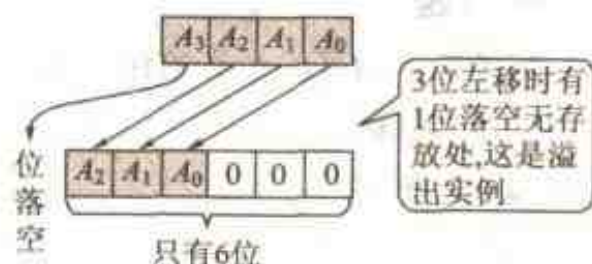
小丽 二进制数右移 1 位,数据为原数据的 $1/2$ 倍。

博士 是这样的。例如,某数

据用 32 除,即为 $32=2^5$ 后,右移 5 位即可。



但构成实际电路时,一定要注意确保移位后数据完整存放的区域。左移结果位落空称为溢出,右移结果位落空称为下溢。

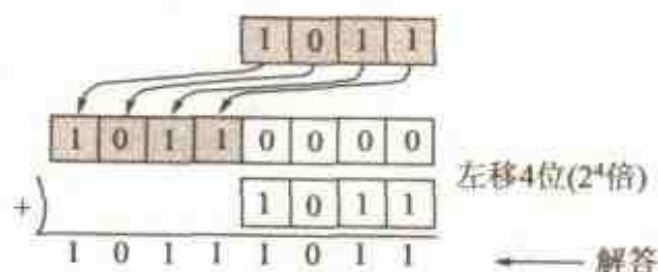


问题 1

试考虑用移位方法计算二进制数 1011×10001 。

解答

$$\begin{aligned} 1011 \times 10001 &= 1011 \times (10000 + 1) \\ &= 1011 \times 10000 + 1011 \\ &= 1011 \times 2^4 + 1011 \end{aligned}$$



也就是说,1011 左移 4 位即在前面再补上 1011 即可。

小明 若熟练地应用移位技

术,就能简单地进行乘除法运算。

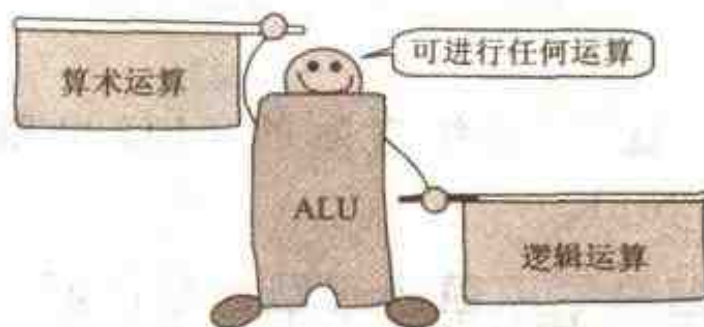
算术运算和逻辑运算

博士 本章学习的算术运算与第 1 章学习的逻辑运算不同,请注意这一点。

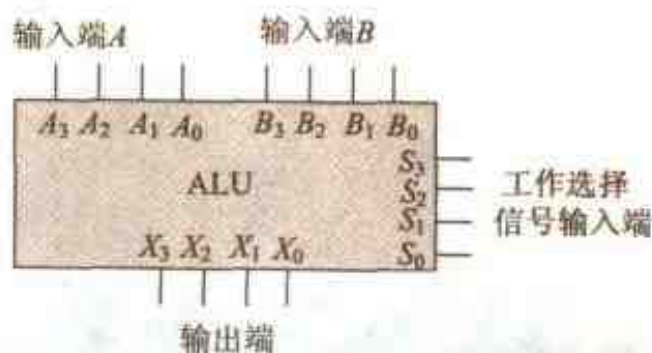
例如,1011 与 1101 进行逻辑运算的逻辑积是每位相与,结果为 1001。

算术逻辑运算单元(ALU)

博士 本章学习了进行算术运算的加法电路、减法电路、乘法电路和除法电路。另外,第 1 章还学习了逻辑和、逻辑积等的逻辑运算。



实际上这些运算电路都是单个结构,要根据运算种类不同进行切换,工作效率不高。因此,现在介绍一种算术逻辑运算单元(ALU)。ALU 是 Arithmetic Logic Unit 的缩写。这是一种进行算术运算和逻辑运算这两种运算的集成电路。

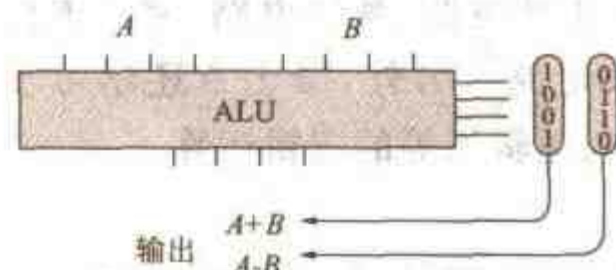


// 第3章 运算电路

小丽 若1片集成电路能进行各种运算,则要求进行多种运算时这种电路非常方便。

博士 ALU有2组输入端与1组输出端,并具有工作选择信号输入端。根据工作选择信号输入端的输入信号选择运算的种类。

例如,工作选择信号输入端输入1001时,选择 $A+B$ 运算,输入0110时,选择 $A-B$ 运算。



这里,介绍实际的ALU电路74LS181。



$A_0 \sim A_3$ } 输入数据
 $B_0 \sim B_3$ }

$X_3 \sim X_0$: 输出数据

M : 方式“1”→逻辑运算,“0”→算术运算

$S_3 \sim S_0$: 工作选择

$A=B$: 输入数据相等时输出“1”

C_n, C_{n+4} : 进位

G, P : 多个ALU连接时使用

ALU是根据工作选择信号输入端的输入信号,进行各种运算的万能集成电路。

练习题

问题1 试考虑下列算术运算的计算方法。

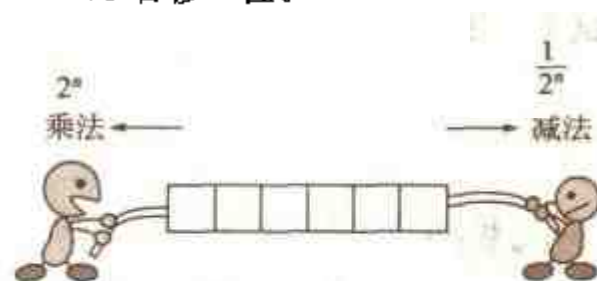
① 1000101×1000000

② $1001101 \div 100000$

解答

① 1000101 左移6位。

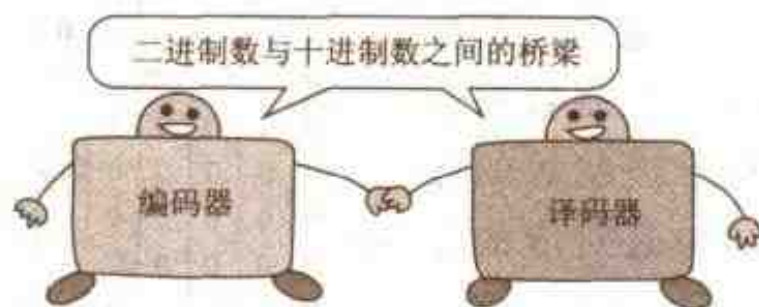
② 1001101 右移5位。



4

编码器与译码器

学习十进制数变换为二进制数的电路



编码器

博士 将若干个二进制数码 0 和 1, 按一定规律进行编排, 组成不同的代码, 并且赋予每组代码以特定的含义, 叫做编码。实现编码功能的数字电路称之为编码器。将每一组输入二进制代码翻译成为一个特定的输出信号, 用来表示该组代码原来所代表的信息的过程称为译码。实现译码功能的数字电路称之为译码器。



小明 编码器和译码器工作过程正好相反。

博士 是这样。然而, 数字电

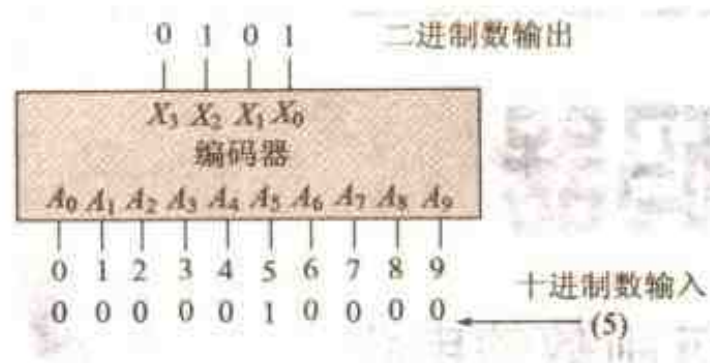
路中, 这种代码不仅是信息, 还包括数字电路处理的代码(二进制数、十六进制数、BCD 等)。

小丽 例如, 十进制数变换为二进制数的电路称为编码器, 反之, 二进制数变换为十进制数的电路称为译码器。



博士 是这样。先考察一下十进制数变换为二进制数的编码器。

十进制数输入端输入的数为十位, 与这十位各输入端对应的是从 0 到 9。例如, 若十进制数的 5, 则在 A_5 端输入 1 电平信号, 其余端输入 0 电平信号。



十进制数的 0 到 9 对应二进制数的 0000 到 1001, 这时, 二进制数输出端需要 4 位。实例中, 十进制数的输入端输入 5 时, 输出端与之对应的二进制数应为 0101。

小明 该译码器的真值表如下。

A_0	A_1	A_2	A_3	A_4	A_5	A_6	A_7	A_8	A_9	X_3	X_2	X_1	X_0
1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	1	0	0	1

(十进制数→二进制数编码器的真值表)

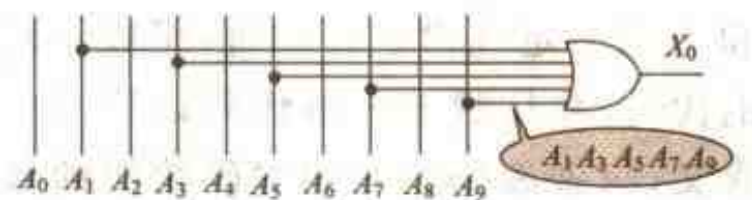
博士 试根据真值表画出逻辑电路。当然, 要根据已学习过的真值表导出加法标准式的逻辑表达式, 也可以返回到逻辑表达式设计电路。然而, 这里简单说明设计编码器电路的步骤。

编码器的设计方法

① 输出 X_0 为 1 电平时对应的输入为 A_1, A_3, A_5, A_7, A_9 。

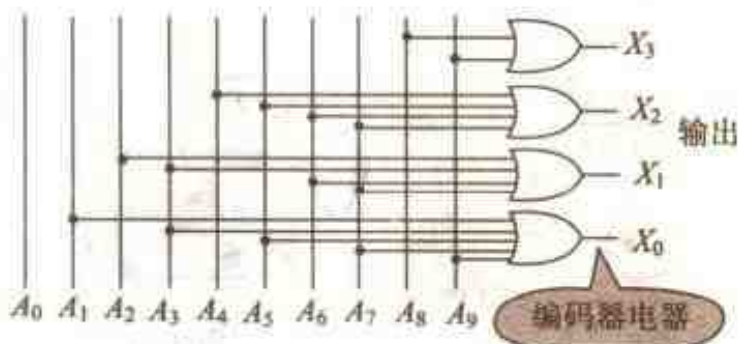
A_0	A_1	A_2	A_3	A_4	A_5	A_6	A_7	A_8	A_9	X_3	X_2	X_1	X_0
1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	1	0	0	1

将这些对应的输入接到或门电路的输入端。



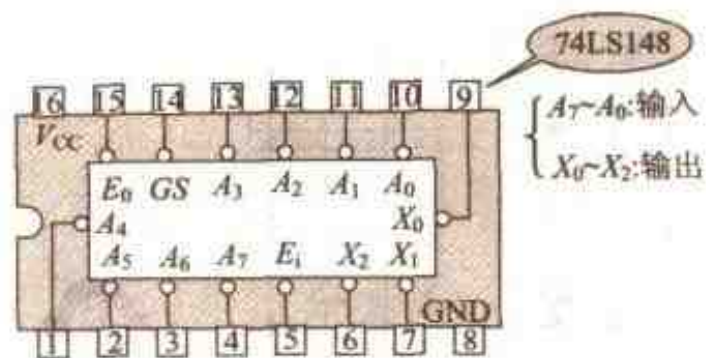
② 其他输出端 X_1, X_2, X_3 也按同样方法接线。

因此, 设计的十进制数→二进制数的逻辑电路如下。



编码器集成电路

博士 看看实际的编码器集成电路 74LS148。



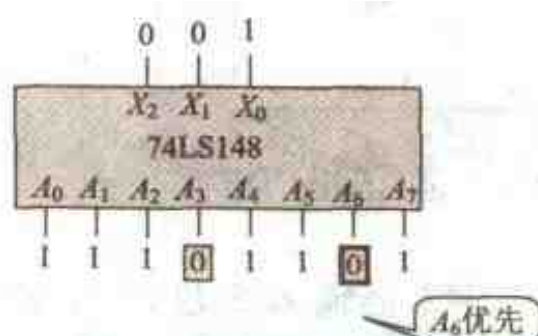
74LS148 是将十进制数从 0 到 7 变成二进制数从 000 到 111 的编码集成电路。

E_1	A_0	A_1	A_2	A_3	A_4	A_5	A_6	A_7	X_2	X_1	X_0	$\nabla: 0,1$ 均可
1	✓	✓	✓	✓	✓	✓	✓	✓	1	1	1	
0	1	1	1	1	1	1	1	1	1	1	1	
0	✓	✓	✓	✓	✓	✓	✓	0	0	0	0	
0	✓	✓	✓	✓	✓	✓	0	1	0	0	1	
0	✓	✓	✓	✓	✓	0	1	1	0	1	0	
0	✓	✓	✓	✓	0	1	1	1	0	1	1	
0	✓	✓	✓	0	1	1	1	1	1	0	0	
0	✓	✓	0	1	1	1	1	1	1	0	1	
0	✓	0	1	1	1	1	1	1	1	1	0	
0	0	1	1	1	1	1	1	1	1	1	1	

采用负逻辑

小明 编码器输入端同时输入二个以上的 1 电平信号时, 电路将如何工作呢?

博士 例如, 考虑 A_6 和 A_3 同时输入 1 电平信号的情况, 由于该集成电路是负逻辑工作, 因此, A_6 和 A_3 变成同时输入 0 电平信号。这时, 高位 A_6 输入优先, 而 A_3 输入信号无效。即在输出端呈现负逻辑 001 (正逻辑 110)。74LS148 称为优先编码器, 具有高位输入优先功能。

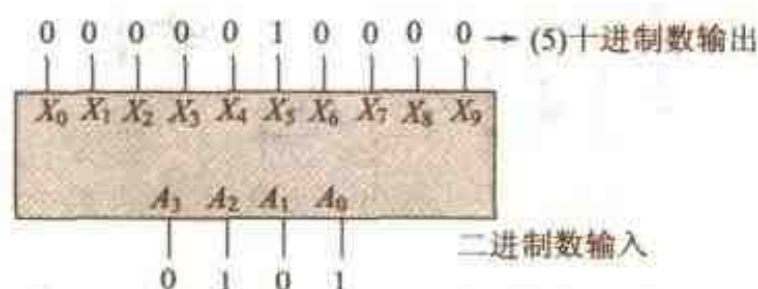


多个集成电路连接成多输入编码器时, 使用 E_0 , E_1 和 GS 端子。

译码器

博士 现在看看编码器的逆过程的二进制数 \rightarrow 十进制数的译码器。

输入二进制数相应的十进制数输出端仅输出 1 电平信号即可。例如, 输入二进制数 0101 时, 则仅输出端 X_5 输出 1 电平信号。



小丽 先列出真值表。由真值表看到, 它的输入输出与编码器真值表正好相反。

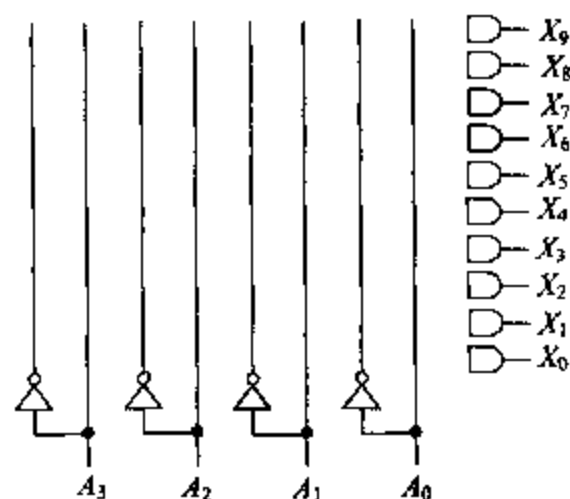
A_3	A_2	A_1	A_0	X_0	X_1	X_2	X_3	X_4	X_5	X_6	X_7	X_8	X_9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1

(二进制数 \rightarrow 十进制数译码器)

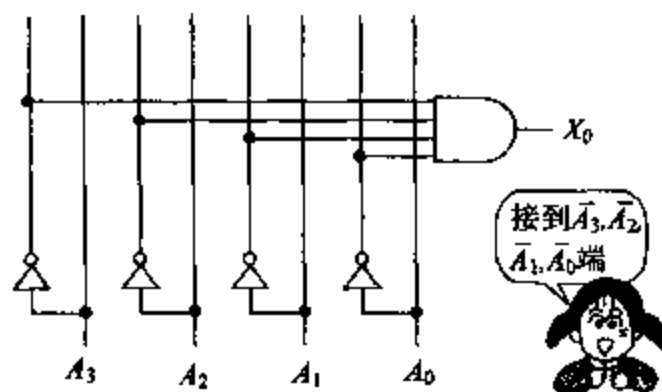
博士 根据真值表设计译码器电路的方法。

译码器电路的设计方法

(1) 先画出与输入反相的信号线，然后并排画出与门电路，其与门电路的个数等于输出数据的位数。

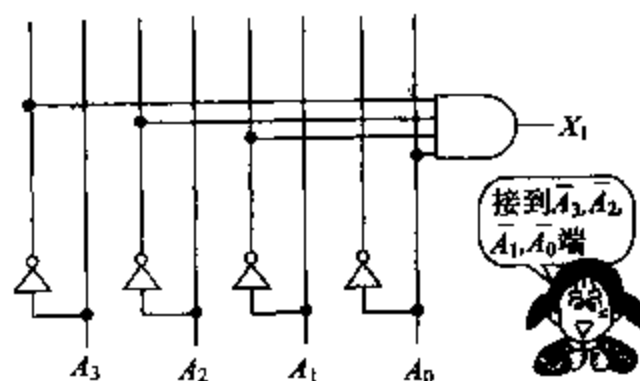


(2) 译码器输入为 0000 时，只有输出端 X_0 输出不是 1 电平信号，因此， X_0 输出是输入端 A_3, A_2, A_1, A_0 的反相相与的结果。



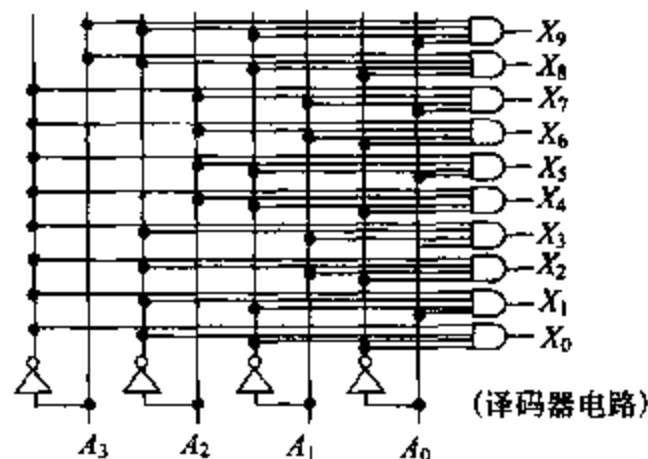
如果这样连接， X_0 输出 1 电平信号，仅限于 A_3, A_2, A_1, A_0 输入都是 0 电平信号。

(3) 译码器输入 0001 时，只有输出端 X_1 输出 1 电平信号，因此， X_1 是 A_3, A_2, A_1 的反相与 A_0 相与的结果。



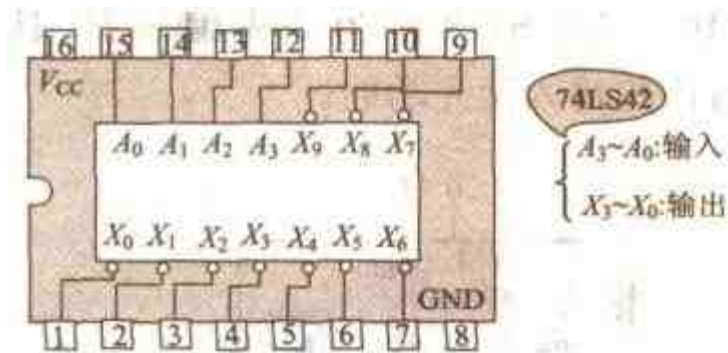
如果这样连接，限于 A_3, A_2, A_1, A_0 各自输入信号为 0001 时， X_1 输出 1 电平信号。

(4) 可类似考虑其他端子的接线。设计的二进制数 \rightarrow 十进制数译码器电路如下图所示。



译码器集成电路

博士 现考察一下译码器集成电路 74LS42。



74LS42 是输入二进制数 0000 到

1001 对应输出十进制数 0 到 9 的译码器集成电路, 注意电路采用负逻辑。



BCD 码

博士 二十进制编码简称 BCD 码。十进制数与 BCD 码对应表如下所示。

小丽 对应十进制数到 9 以下的 BCD 码与普通二进制数一样, 但以后就不同了。

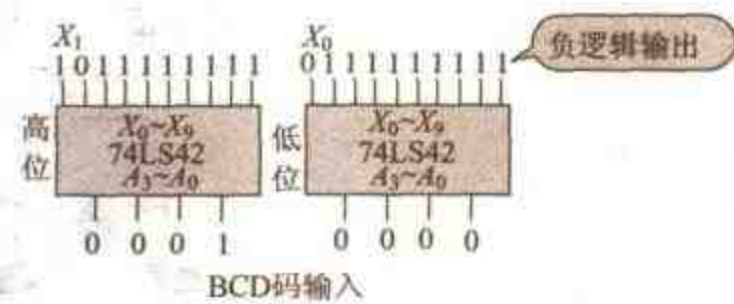
十进制数	BCD	
0	0000	0000
1	0000	0001
2	0000	0010
3	0000	0011
4	0000	0100
5	0000	0101
6	0000	0110
7	0000	0111

十进制数	BCD	
8	0000	1000
9	0000	1001
10	0001	0000
11	0001	0001
12	0001	0010
13	0001	0011
14	0001	0100
⋮		

(十进制数-BCD 码对应表)

博士 考察一下用二个译码器集成电路 74LS42 构成 10(十进制数)以上的输出电路。

1 片 74LS42 不能输入二进制数的 1010, 其中 1010 对应于十进制数的 10。因此输入对应十进制数的 10 时, 要用两片 74LS42, 其中高位 74LS42 输入 0001, 低位 74LS42 输入 0000。



小明 也就是用 BCD 码显示。

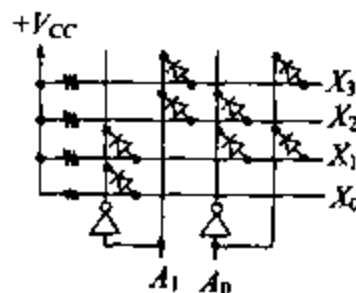
博士 是这样。这里 74LS42 称为 BCD-十进制译码器。但对于十进制数 9 以下的值, 普通的二进制数与 BCD 码完全相同, 因此, 不必要特别将其区分开。

练习题

问题 1 试用二极管构成二进制数(2 位)→十进制数(4 位)的译码器电路。

A_1	A_0	X_0	X_1	X_2	X_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

解答



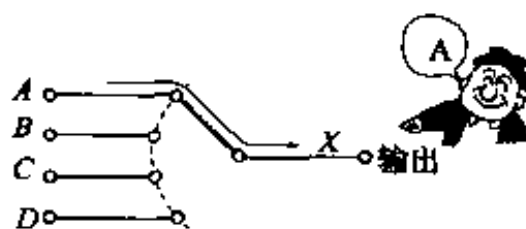
5 多路复用器和反多路复用器

学习选择和分配数据的电路



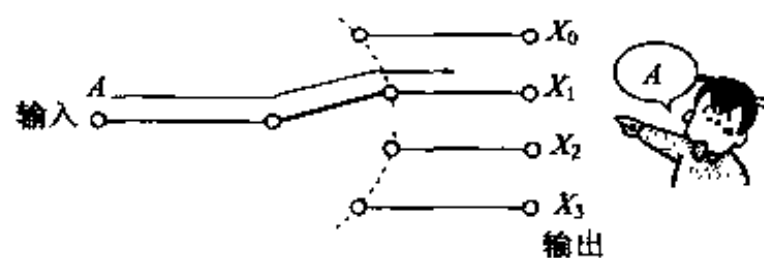
多路复用器和反多路复用器

博士 多路复用器也称为数据选择器，它是从多个数据中选择一个数据的电路。



(多路复用器的示意图)

而反多路复用器也称为数据分配器，它是把一个数据分配给由多条数据线中任一条输出的电路。

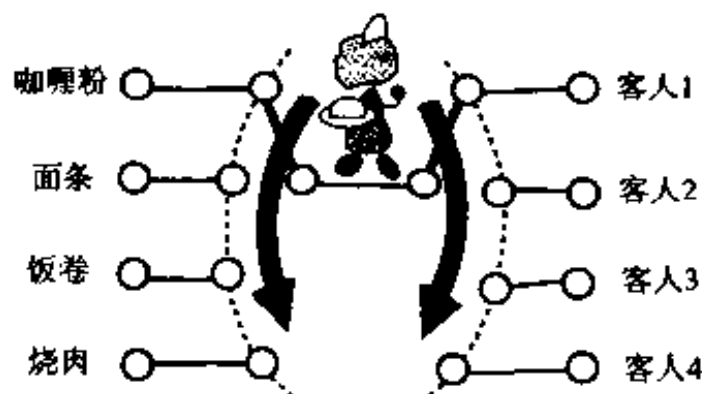


(反多路复用器的示意图)

小明 对于多路复用器和反多路复用器的工作情况，看一下饭店上菜实例。

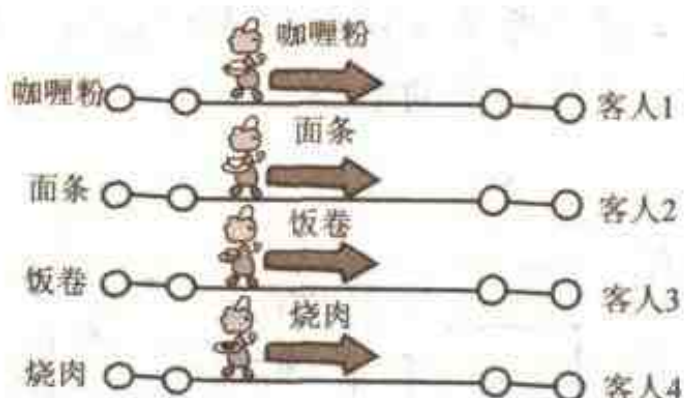


小丽 只有一位女服务员，不能将做好的多种饭菜同时送到客人手中，因此，要按一定的顺序送到。



博士 正如例中那样,一位女服务员(信号线)按照一定顺序将做好的饭菜(输入数据)送到客人手中(输出端),这种方法称为时分方式。

小明 若要将做好的多种饭菜(数据)同时送到各客人手中(输出端),则需要配备的女服务员(信号线)数目与要上菜(数据)的数目相等。



多路复用器

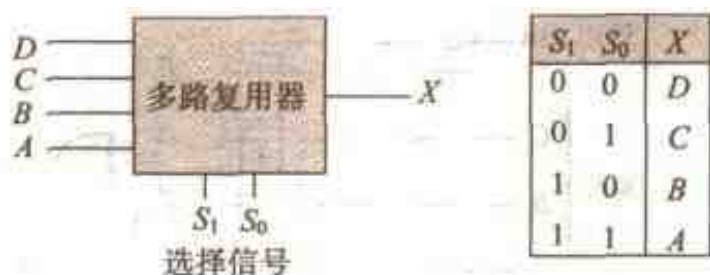
博士 现在学习实际的多路复用器电路。试考察从4位输入中选择任意1位的电路。



小丽 若用旋转开关,转动旋钮就能简单地选择数据。

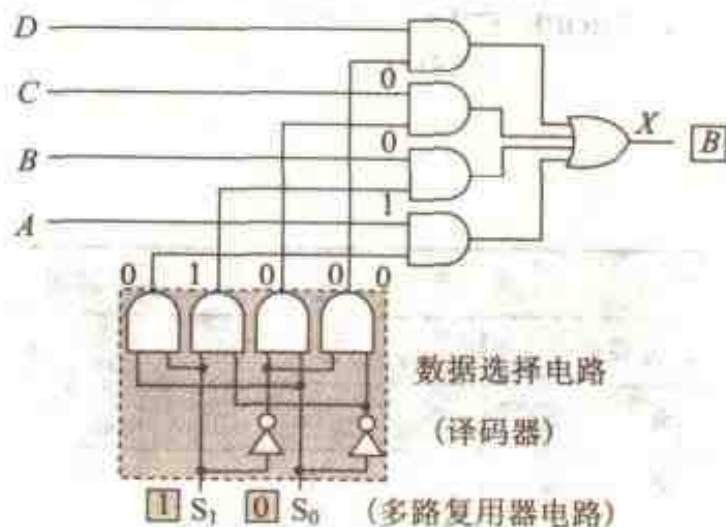
博士 很笨重! 这里不用旋转开关,用数字集成电路构成多路复用器。

在数字电路中,用选择信号替代旋转开关中旋钮选择输入数据。



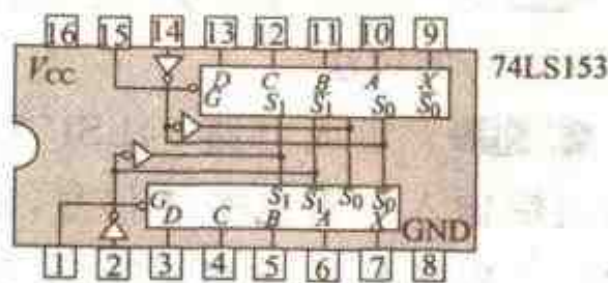
小明 改变选择信号可在输出端得到任意的输入数据吧。

博士 是这样。这种多路复用器电路如下所示。



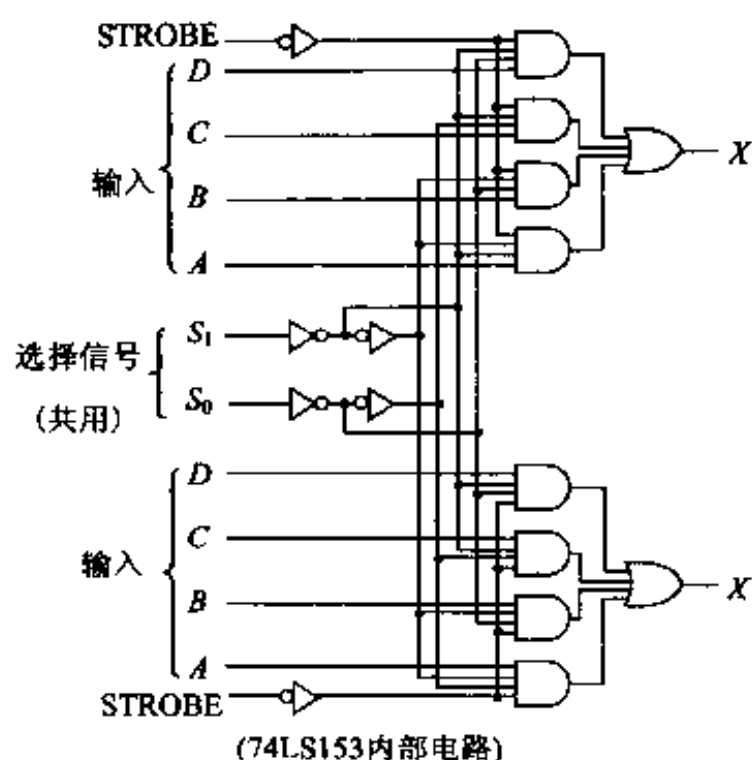
小丽 数据选择电路中使用已经学习过的译码器电路。

博士 考察一下实际的多路复用器集成电路 74LS153。



集成电路 74LS153 中具有两个从4位输入数据中选择1位数据功能的选择器,因此,称之为双路数据选择器。

选择信号与选择输入端之间关系如下表。



选择信号		输入		输出
S_1	S_0	选通		X
S_1	S_0	G		X
✓	✓	1		0
0	0	0		D
0	1	0		C
1	0	0		B
1	1	0		A

✓: 0, 1 均可

小明 请说说选通端 (STROBE) 的用法。

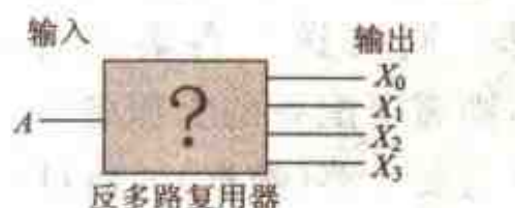
博士 集成电路 74LS153 中, 若选通端输入逻辑电平 1 信号, 则与其余端子数据无关, 输出端置 0。请用上述电路图验证一下。

小丽 也就是说, 失去多路复用器的功能。

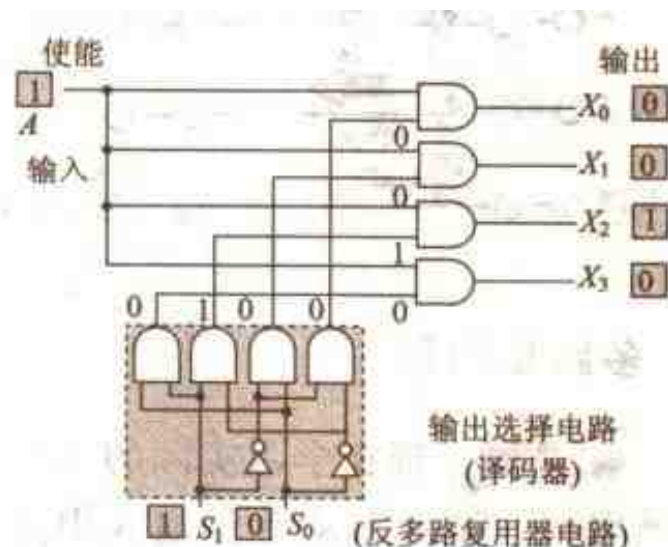
博士 是这样。作为多路复用器使用时, 要在选通端输入逻辑电平 0 信号。选通端也称为使能端。

反多路复用器

博士 现在学习反多路复用器电路。



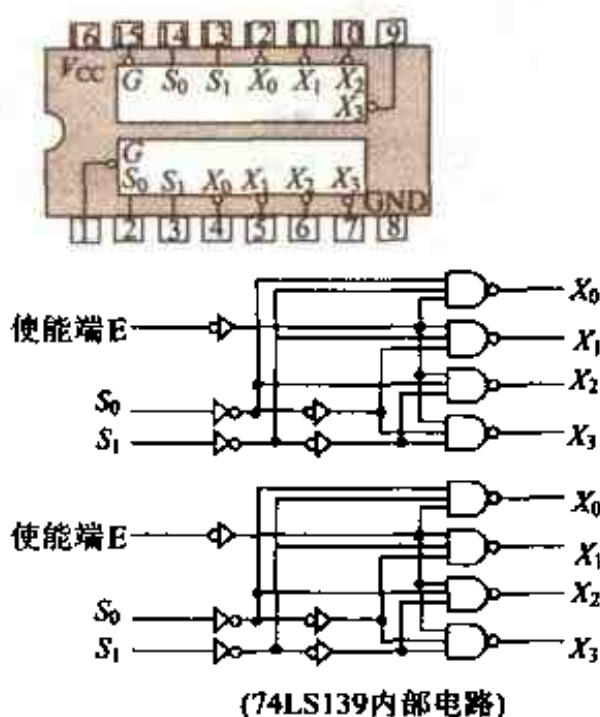
试考察从 4 位数据中任意输出端获取 1 位数据的电路。



使能端子置逻辑电平 1。因而, 根据选择信号的不同, 选择输出逻辑电平 1 的输出端。选择信号与选择输出端之间关系如表所示:

S_1	S_0	X_0	X_1	X_2	X_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

现考察一下实际反多路复用器集成电路 74LS139。



74LS139 电路采用负逻辑,因此,使能端置逻辑电平 0,真值表如下。

输入			输出			
选择信号	使能		X_0	X_1	X_2	X_3
S_1	S_0	G				
✓	✓	1	1	1	1	1
0	0	0	0	1	1	1
0	1	0	1	0	1	1
1	0	0	1	1	0	1
1	1	0	1	1	1	0

✓:0,1 均可

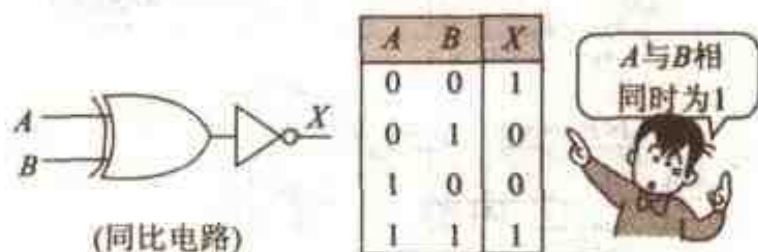
比较器电路

博士 比较器是比较二个数据大小的电路。

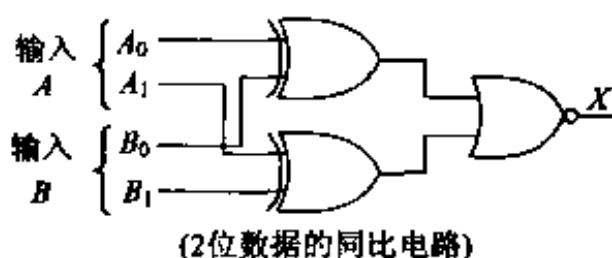
(1) 同比电路

博士 比较二个数据是否相等。

小明 同比电路可利用异或门电路。



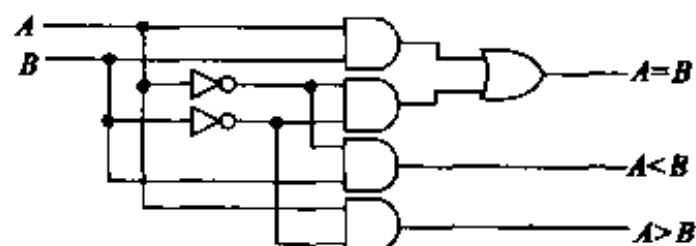
博士 下面示出 2 位数据的同比电路,请验证工作情况。



(2) 大小比较电路

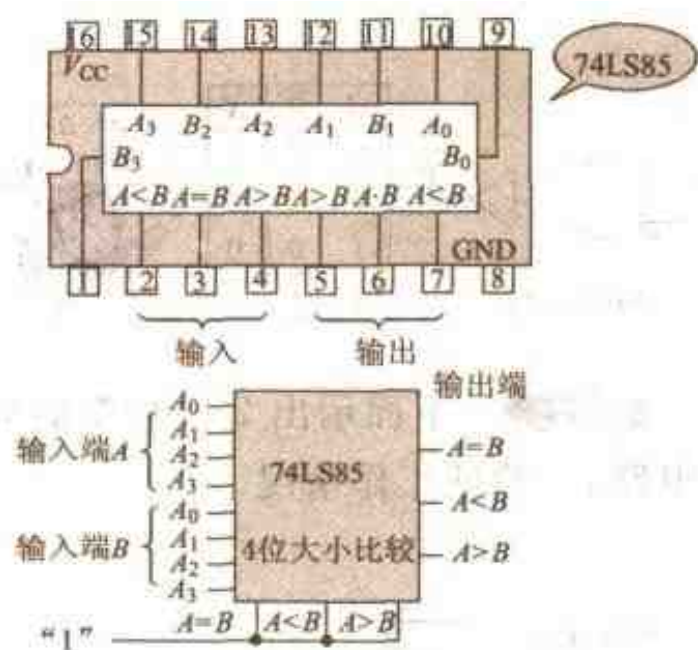
博士 这是比较二个数据大小的电路,例如,1 位数据大小比较电路的真值表如下所示。

输入		输出			
A	B	$A=B$	$A<B$	$A>B$	
0	0	1	0	0	
0	1	0	1	0	
1	0	0	0	1	
1	1	0	0	0	



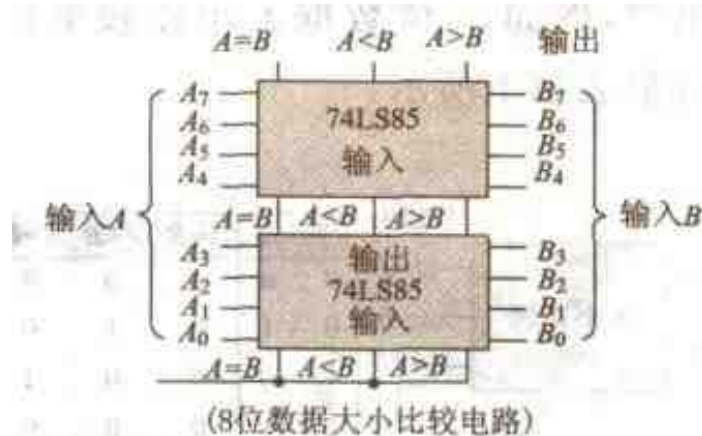
现介绍用于 4 位数据大小比较的集成电路 74LS85。

第3章 运算电路



小丽 多于4位数据的比较采用何种集成电路呢?

博士 例如,8位数据比较集成电路有74LS82等。

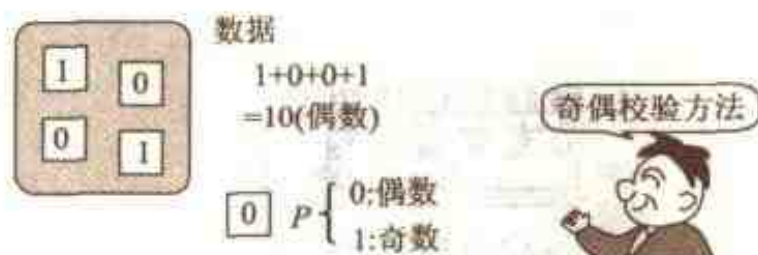


另外,也可以采用多个74LS85连接构成多于4位数据比较电路。

奇偶校验电路

博士 研究数据传输中是否有错误的方法有奇偶校验法。

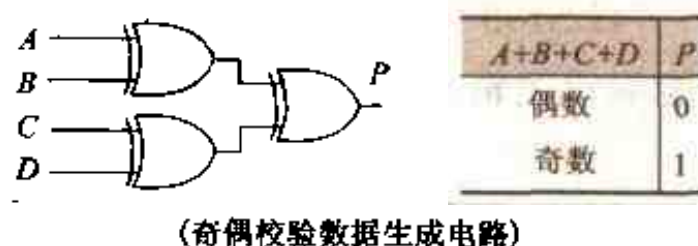
例如,有4位数据传输到某地。这时,计算数据的和,根据计算结果是奇数还是偶数确定为0还是1作为校验数据,它与原数据一起进行传输。



在数据接收方,仍然要计算数据和,计算结果是偶数还是奇数与发送的校验数据进行比较。

小明 为了进行奇偶校验还需要另外1根信号线吧。

博士 当然。4位奇偶校验数据生成电路如下。

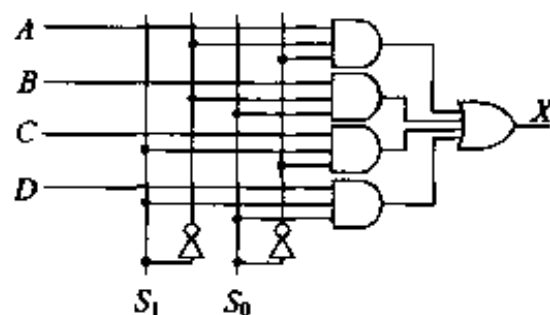


练习题

问题1 下述电路为何种工作状态。

解答

该电路是4输入1输出的多路复用器。



S_1	S_0	X
0	0	A
0	1	B
1	0	C
1	1	D

6 实践

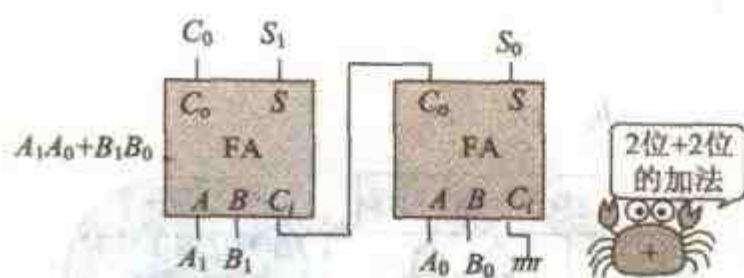
用实验验证运算电路的工作状态



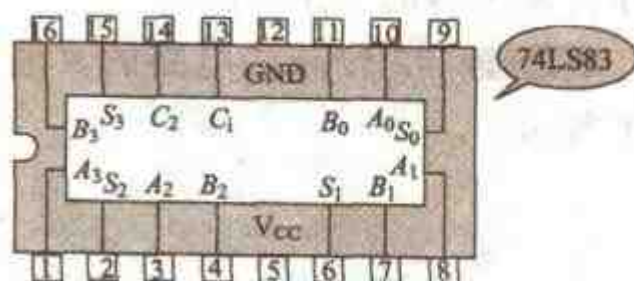
加法电路

博士 制作全加器电路,并用实验验证其工作状态。

小明 全加器电路框图如下所示。



小丽 74LS83 是 4 位全加器集成电路。



博士 这里,制作二个 2 位数据的加法电路。

博士 2 位加法电路的真值表如下。

A_1A_0	B_1B_0	$S_2S_1S_0$
00	00	000
00	01	001
00	10	010
00	11	011
01	00	001
01	01	010
01	10	011
01	11	100

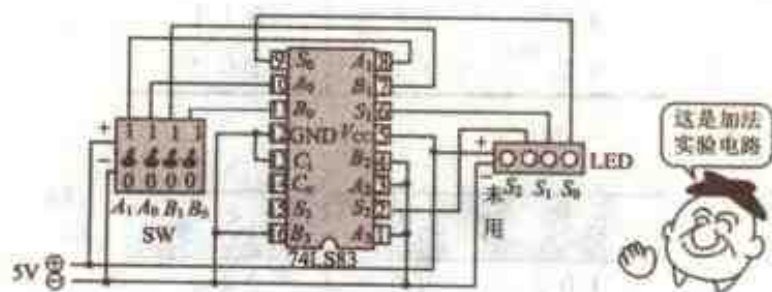
A_1A_0	B_1B_0	$S_2S_1S_0$
10	00	010
10	01	011
10	10	100
10	11	101
11	00	011
11	01	100
11	10	101
11	11	110

第3章 运算电路

博士 这里,利用第1章制作好的4位信号输入用开关电路与输出显示LED电路。电路制作好以后,通过实验,将其结果添入真值表的空格中。

$A_1 A_0$	$B_1 B_0$	$S_2 S_1 S_0$
0 0	0 0	
0 0	0 1	
0 0	1 0	
0 0	1 1	
0 1	0 0	
0 1	0 1	
0 1	1 0	
0 1	1 1	

$A_1 A_0$	$B_1 B_0$	$S_2 S_1 S_0$
1 0	0 0	
1 0	0 1	
1 0	1 0	
1 0	1 1	
1 1	0 0	
1 1	0 1	
1 1	1 0	
1 1	1 1	

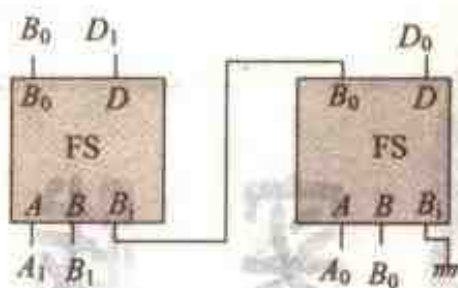


请验证一下是否与前面小明列的真值表一致。

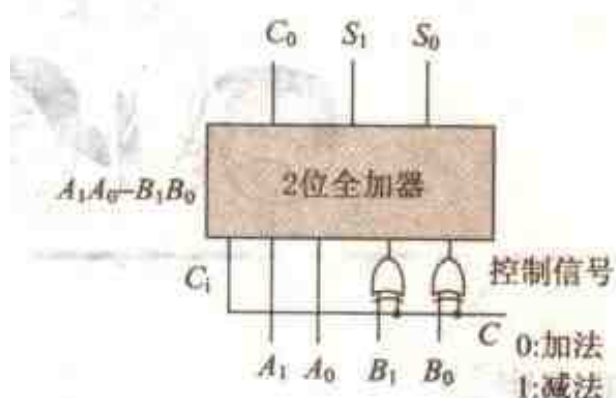
减法电路

博士 现进行减法器的实验。

小丽 减法器框图如下所示。

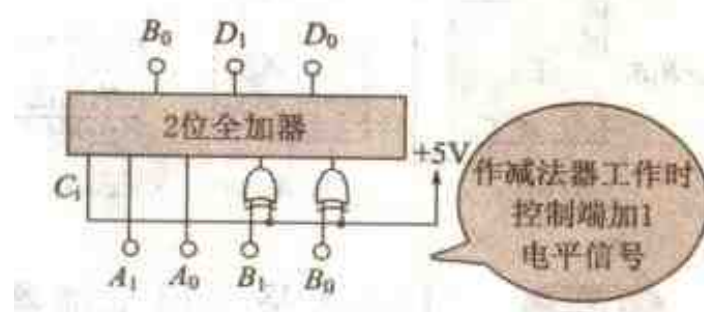


小明 若用2的补码方法,可将加法器作为减法器使用。



博士 试用74LS83制作2位减法器的电路,异或门用74LS86。

为慎重起见,试在控制端加0电平信号,看一下作为加法器的工作情况。



再在控制端加1电平信号,看一下作为减法器的工作情况。

小丽 2位减法电路的真值表如下所示。

A_1	A_0	B_1	B_0	B_0	D_1	D_0
0	0	0	0	1	0	0
0	0	0	1	0	1	1
0	0	1	0	0	1	0
0	0	1	1	0	0	1
0	1	0	0	1	0	1
0	1	0	1	1	0	0
0	1	1	0	0	1	1
0	1	1	1	0	1	0

A_1	A_0	B_1	B_0	B_0	VD_1	D_0
1	0	0	0	1	1	0
1	0	0	1	1	0	1
1	0	1	0	1	0	0
1	0	1	1	0	1	1
1	1	0	0	1	1	1
1	1	0	1	1	1	0
1	1	1	0	1	0	1
1	1	1	1	1	0	0

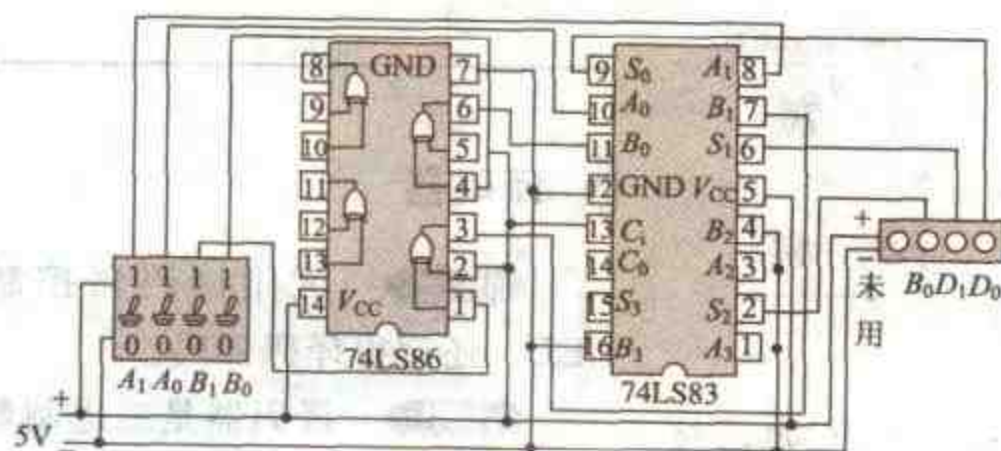
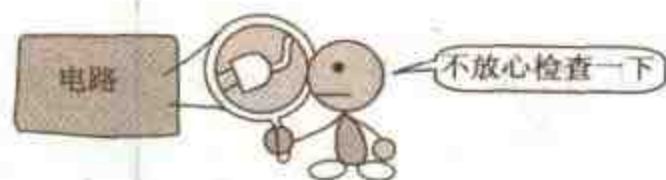
A_1	A_0	B_1	B_0	B_0	D_1	D_0
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			

A_1	A_0	B_1	B_0	B_0	D_1	D_0
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

博士 请根据实验将结果填入下列真值表的空格中。

这与小丽列的真值表一致吗？

若不是正确的逻辑工作状态时，则检查一下电路的接线及电源的极性是否正确。若接线没有问题，但不能正常工作时，请检查一下焊接情况。对于初学者制作的电路，很多情况下是焊接不良使电路误动作。



这是减法器
实验电路



七段 LED

博士 知道七段 LED 器件吗？

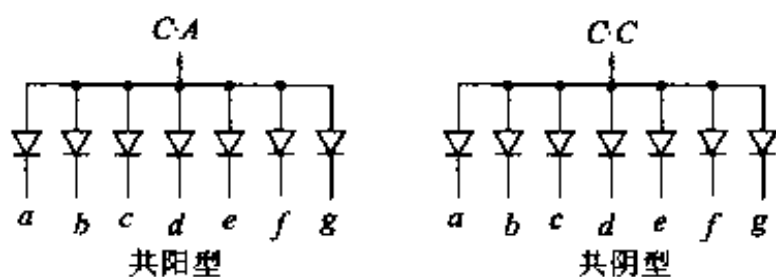
东芝七段LED

字符大小	红色		绿色	
	正极	负极	正极	负极
大	TLR306	TLR308	—	—
中	TLR353	TLR352	TLG313A	TLG352i
小	TLR313	TLR312	TLG313A	TLG312A

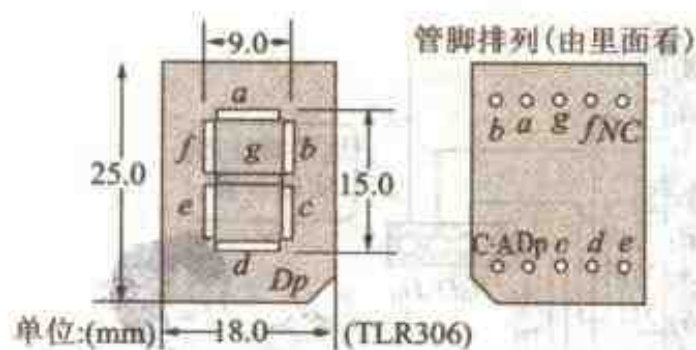
0	1	2	3	4	5	6	7	8	9
8	8	8	8	8	8	8	8	8	8

小丽 知道，它是由七个 LED 排列成数字 8，将其组合成能显示数字 0 到 9 的器件。

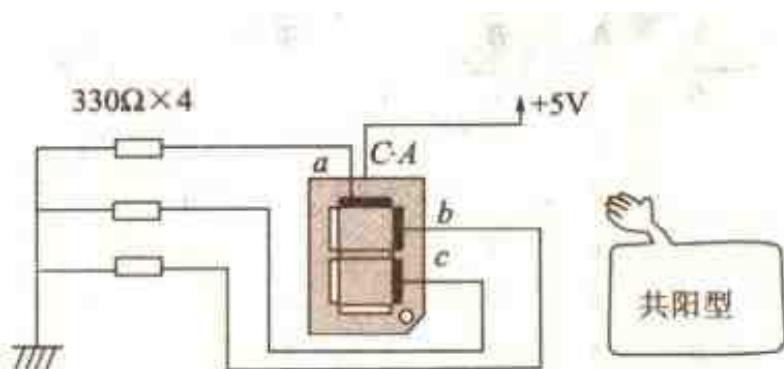
博士 是这样。按管脚接线不同分有共阴和共阳两种类型。



这里使用容易买到的东芝 TLR306 等 LED。



例如，显示数字 7 时应该如何接线呢？



小明 显示数字 7 时，abc 三段发光即可。另外，对于共阳 LED 在公共端要接入 +5V 电源。

小丽 为何在各字段接入电阻呢？

小丽 这些电阻用于限制各字段中电流，各字段电阻值约 300Ω ，限制其电流约为 8mA。

那么，为要显示数字 0 到 9，选择哪些字段发光即可呢？

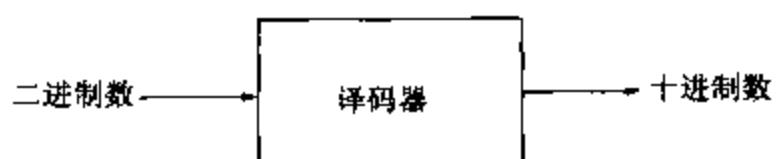
请完成下表。

显示	字段						
	a	b	c	d	e	f	g
0							
1							
2							
3							
4							
5							
6							
7	1	1	1	0	0	0	0
8							
9							

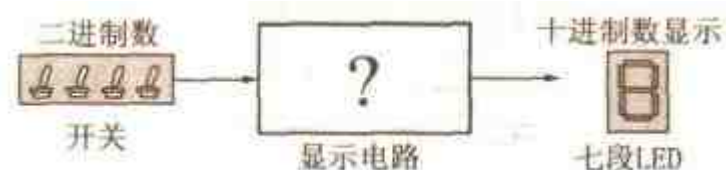
译码器

博士 试用译码器控制七段 LED。还记得译码器吗？

小明 译码器是二进制数变换为十进制数的电路。



博士 是这样。试考察用LED显示对应输入二进制数的十进制数的电路。



请设计实现下列真值表的译码器电路。

A	B	C	D	a	b	c	d	e	f	g	显示
0	0	0	0	1	1	1	1	1	0	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	0	0	1	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	0	0	1	1	1	9

(加法标准式)

$$\bar{a} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BCD + \bar{A}BC\bar{D}$$

$$\bar{b} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D}$$

$$\bar{c} = \bar{A}BC\bar{D}$$

$$\bar{d} = \bar{A}BCD + \bar{A}BC\bar{D} + \bar{A}BCD + \bar{A}BC\bar{D}$$

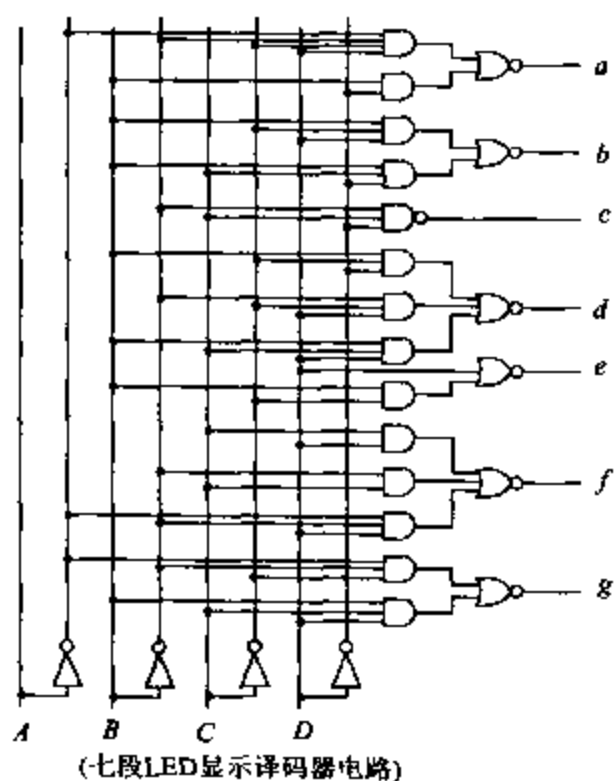
$$\bar{e} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}BC\bar{D} + \bar{A}BC\bar{D}$$

$$+ \bar{A}BCD + \bar{A}BC\bar{D}$$

$$\bar{f} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}BC\bar{D} + \bar{A}BC\bar{D}$$

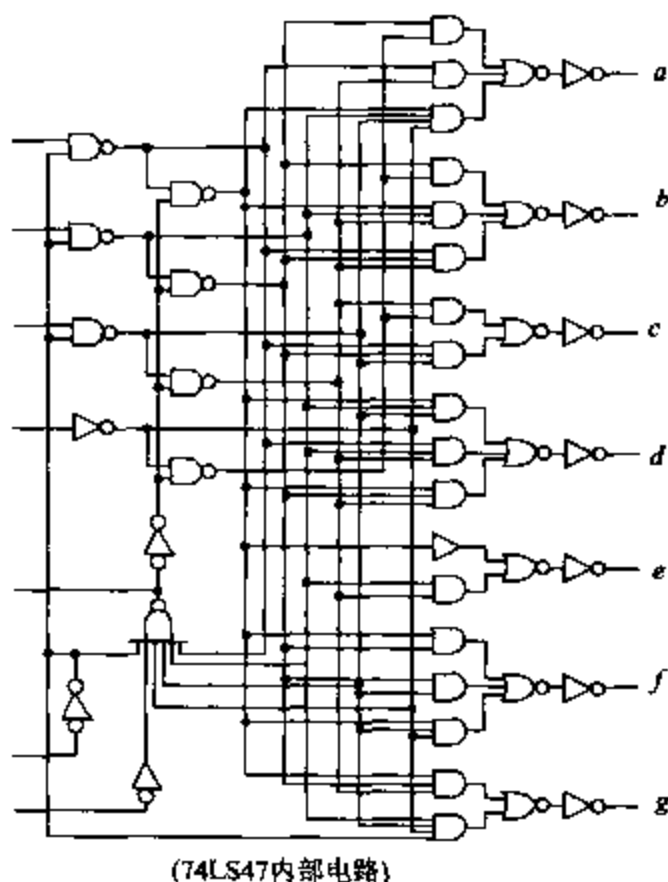
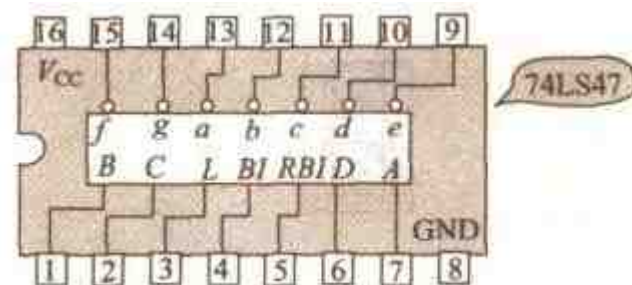
$$\bar{g} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}BC\bar{D}$$

小丽 使用学习过的译码器设计方法,设计的电路如下。

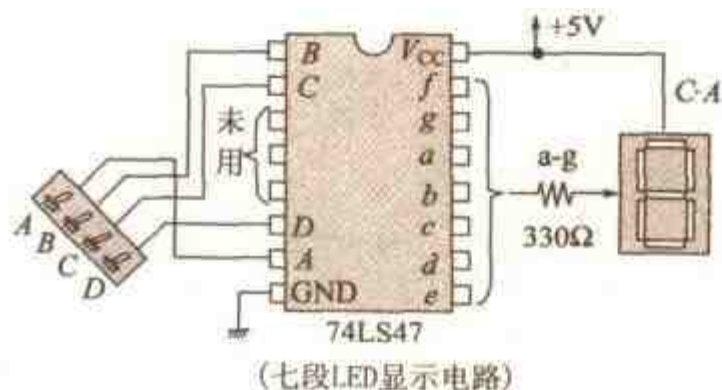


博士 实际制作稍微复杂的电路吧。

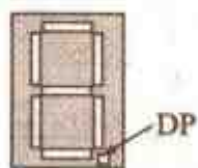
与上面设计的译码器工作状态相同的集成电路有 74LS47。



小丽 若使用 74LS47 就能简单地驱动七段LED。



博士 那么,试使用信号输入开关电路,制作上述的显示电路。七段LED中还没有表示小数点的DP部分。

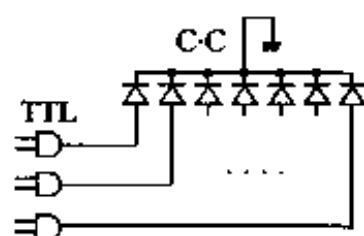


练习题

问题 1 共阴极七段LED如下那样接法行吗?

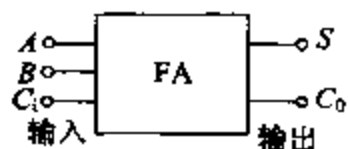
解答

TTL的吐出电流只有4mA,因此,这种接法不能驱动LED。



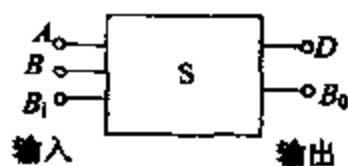
Q 挑战题

1. 试完成下列全加器的真值表。(参见 p. 85)



A	B	C _i	S	C _o
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

2. 试说明串行加法方式的优缺点。(参见 p. 87)
 3. 试说明并行加法方式的优缺点。(参见 p. 87)
 4. 试用半加器构成全加器。(参见 p. 88)
 5. 试说明半减器和全减器有何不同。(参见 p. 90)
 6. 试完成下列全减器的真值表。(参见 p. 92)



A	B	B _i	D	B _o
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

7. 试说明 1 的补码和 2 的补码。(参见 p. 89)
 8. 试说明减法用加法的计算方法。(参见 p. 89)
 9. 试说明乘法的方式(组合电路方式)。(参见 p. 94)
 10. 试说明除法的方式(恢复法)。(参见 p. 95)
 11. 试说明用移位进行乘除的方法。(参见 p. 96)
 12. 何谓 ALU。(参见 p. 92)
 13. 试归纳编码器电路的设计方法。(参见 p. 100)
 14. 试归纳译码器电路的设计方法。(参见 p. 102)
 15. 何谓 BCD 码。(参见 p. 103)
 16. 试设计多路复用器电路,能从 4 位数据中选择任意 1 位数据。(参见 p. 105)
 17. 试考察两个 1 位数据大小的比较电路。(参见 p. 107)
 18. 试说明反多路复用器的工作原理。(参见 p. 106)
 19. 试说明奇偶校验方式。(参见 p. 108)
 20. 七段 LED 是何种器件。(参见 p. 112)

第4章

脉冲电路



博士



小明



小丽

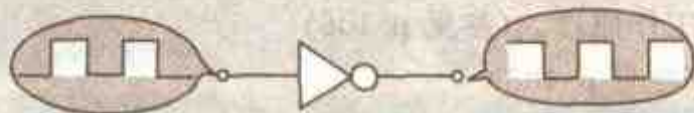
本章学习目的

数字电路是处理0与1信号的电路,例如,非门电路的输入逻辑电平0时,则输出逻辑电平1。那么,非门电路的输入信号随时间发生变化时,输出将如何呢?当然,得到对应于输入信号逻辑否定的输出。此实例中,随时间变化的信号称为脉冲信号,在数字电路中,经常用脉冲信号使电路工作。后述几章学习的触发器、移位寄存器、计数器等的工作原理也可加深对脉冲信号的理解。

本章学习脉冲信号产生的方法。产生脉冲信号的电路称为振荡器。其中,数字电路中经常使用产生方波的电路有多谐振荡器。先学习晶体管多谐振荡器,然后学习对脉冲信号进行整形的方法。

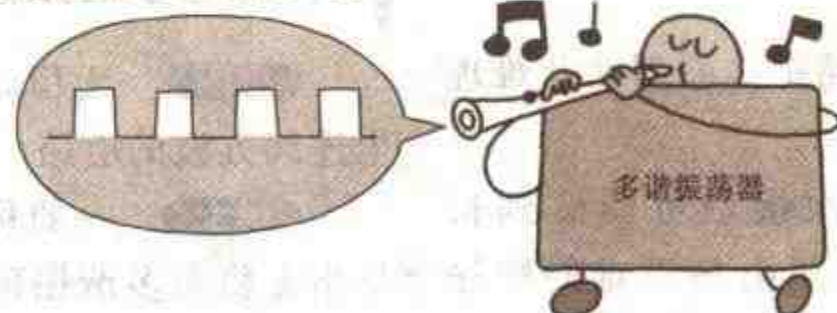
后半章学习施密特触发电路,它常用作脉冲整形电路,还用于防止噪声引起数字电路的误动作。

本章要加深对脉冲信号的理解。



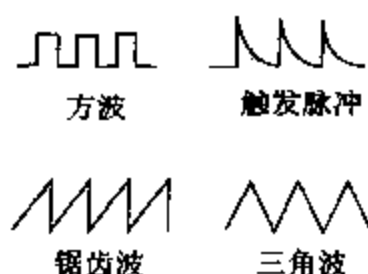
1 多谐振荡器(1)

学习方波产生电路



多谐振荡器

博士 脉冲信号有各种形式，但数字电路常用方波。



产生方波的电路是多谐振荡器，多谐振荡器有以下三种。

(1) 无稳态多谐振荡器

这是连续产生方波的电路。



(2) 单稳态多谐振荡器

这是不能连续产生方波，当输入触发信号时才产生 1 个脉冲的电路。

输入施加的脉冲称为触发脉冲，只有对输出方波进行计数才需要触发脉冲。



(3) 双稳态多谐振荡器

这是输入施加触发脉冲时，输出由 0 变为 1，或由 1 变为 0 的电路，也称为触发器。有关触发器的内容将在第 5 章中学习。



// 第4章 脉冲电路

现分析用晶体管构成的各种多谐振荡器的工作原理。



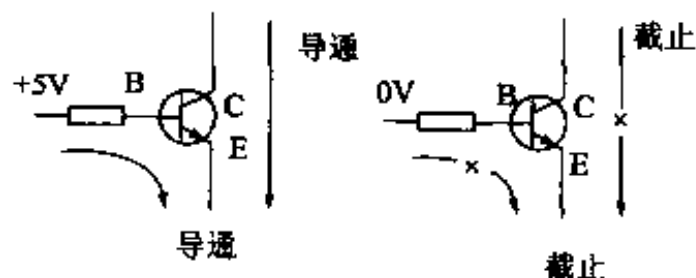
小明 电路工作原理如此难理解,很麻烦。

博士 初次接触可能感到很难,但我认为若按照由易到难的顺序学习,电路工作原理就不难理解。

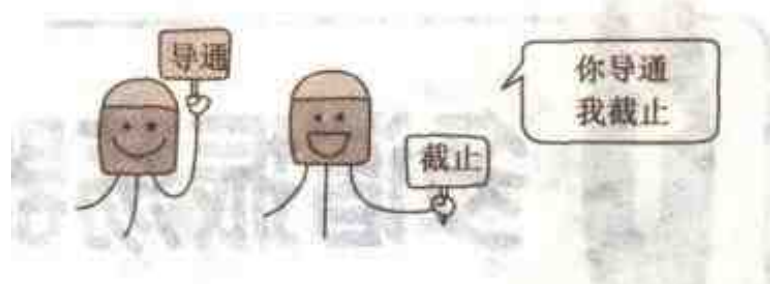
小丽 请简单地说说。

博士 明白了。从晶体管开关的作用说起。

小丽 晶体管开关电路在第2章实践一节中已经学习过。对于NPN晶体管,若基极加正向电压,则基极-发射极间有电流流通,由此集电极-发射极间也会有电流流通,相当于开关接通。然而,基极不加正电压时,集电极-发射极间为截止状态,相当于开关断开。



博士 是这样。多谐振荡器中二个晶体管用作开关,一个晶体管导通时,另一个晶体管截止。两个晶体管不能同时处于相同工作状态。



无稳态多谐振荡器

小丽 无稳态多谐振荡器是产生连续方波的电路。

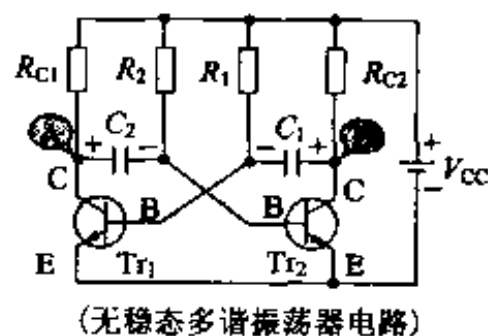
博士 一般称为多谐振荡器多是指无稳态多谐振荡器。现分析无稳态多谐振荡器的工作原理。

无稳态多谐振荡器工作原理

若加 V_{CC} 电压,电路中晶体管都可能导通,这里假定 T_{r1} 先导通。

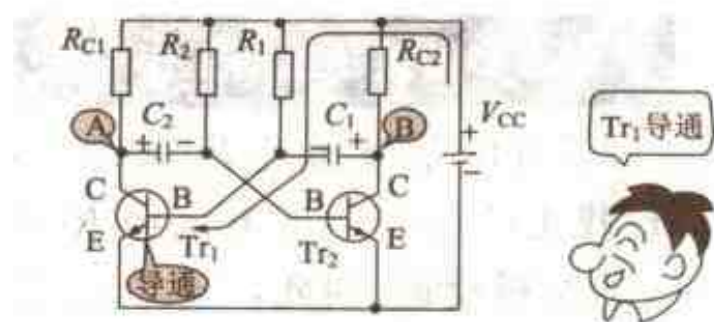
小明 到底哪个晶体管先导通由何种因素决定呢?

博士 即使是同型号晶体管,实际上性能也不会完全一样,有些差别,这样,灵敏度高的晶体管优先导通。

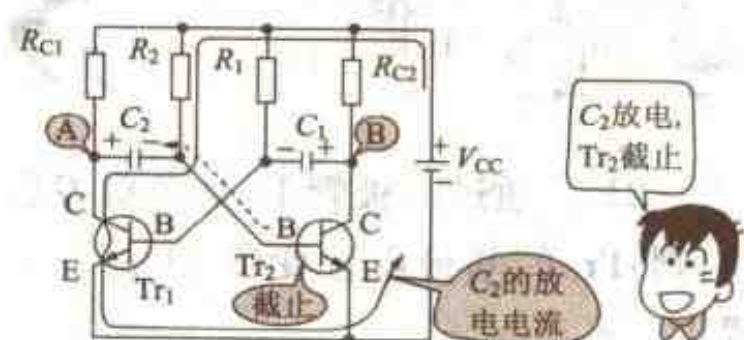


(无稳态多谐振荡器电路)

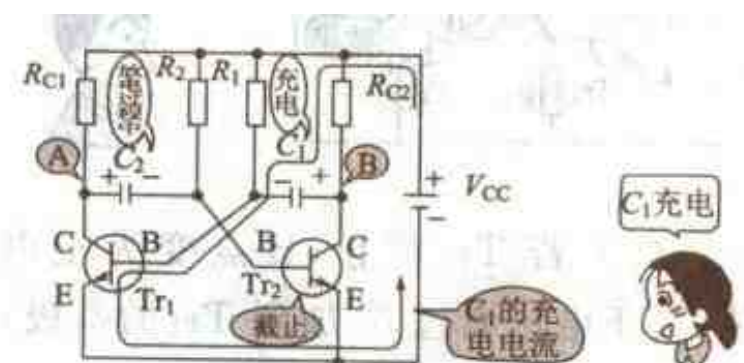
(1) V_{CC} 提供的电流经 R_1 通过 T_{r1} 基极流通,则 T_{r1} 导通。



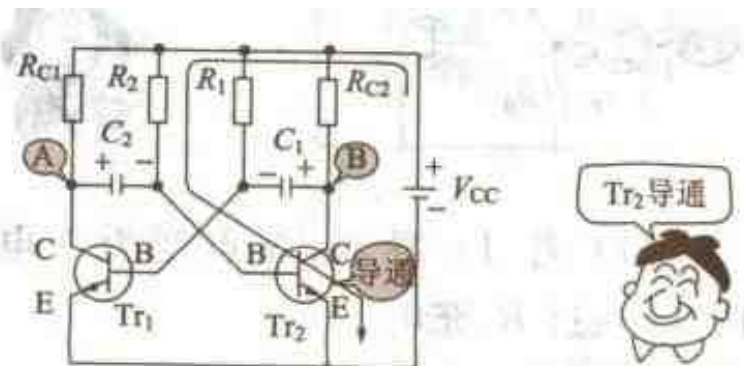
(2) 由于 Tr_1 导通, A 点等于地电位, C_2 中电荷通过 R_2 放电。由于 Tr_2 的基极接到 C_2 的负端, 则 Tr_2 截止。



(3) 由于 Tr_2 导通, B 点为正电位, C_1 为充电状态。

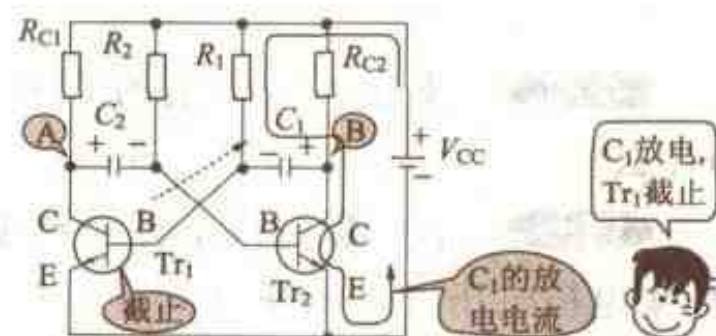


(4) 若 C_2 放电结束, V_{CC} 提供的电流经 R_2 通过 Tr_2 的基极流通, 则 Tr_2 导通。

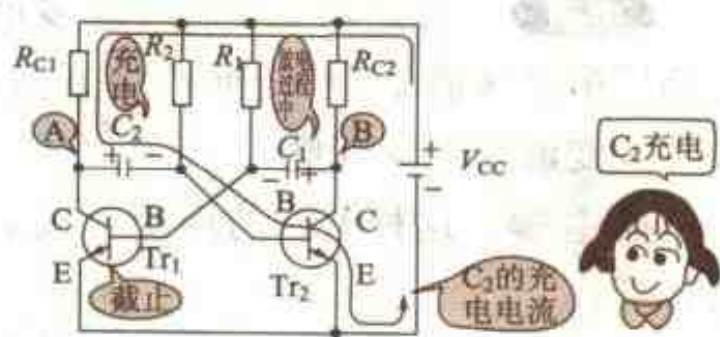


(5) 若 Tr_2 导通, B 点变为地电位, C_1 的电荷通过 R_1 开始放电。

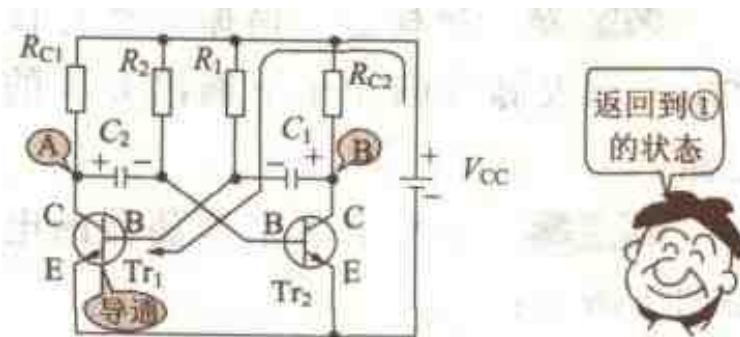
由于 Tr_1 的基极接到 C_1 负端, 则 Tr_1 截止。



(6) 由于 Tr_1 截止, A 点变为正电位, 因此, C_2 为充电状态。

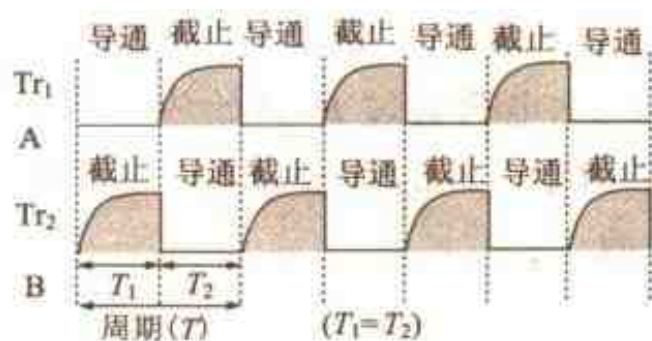


(7) 若 C_1 放电结束, V_{CC} 提供的电流经 R_1 通过 Tr_1 基极流通, 则 Tr_1 导通。



(8) 这时, 返回到 Tr_1 导通的最初状态, 以后自动从②到⑦周而复始工作。

博士 A 点与 B 点波形如下。 Tr_1 导通时 A 点的电位为 0, 截止时 A 点电位等于 V_{CC} , 注意这一点。



小丽 波形不是完全的方波，为什么？

博士 晶体管由截止转为导通时，集电极电压可以快速变到 0 电位，但导通转为截止时，由于 C_1 和 C_2 的充电电流经 R_{C1} 和 R_{C2} 流通，波形上升稍有些迟缓。

小明 由此可知，无稳态多谐振荡器中晶体管通/断转换产生方波。如何改变波形的周期呢？

博士 这种电路的周期可按下式计算：

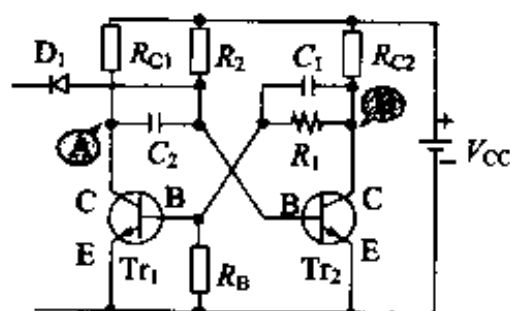
$$T = 0.7 \times (C_1 \times R_1 + C_2 \times R_2) (\text{s})$$

$$\text{而频率 } f = 1/T (\text{Hz})$$

单稳态多谐振荡器

小丽 单稳态多谐振荡器是仅在输入触发脉冲的作用下输出方波的电路。

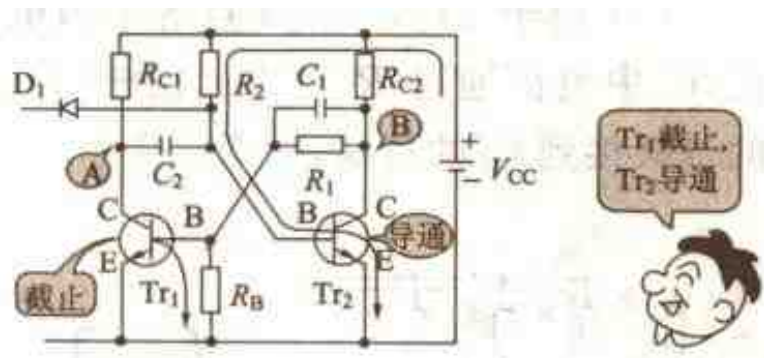
博士 单稳态多谐振荡器的电路如下所示：



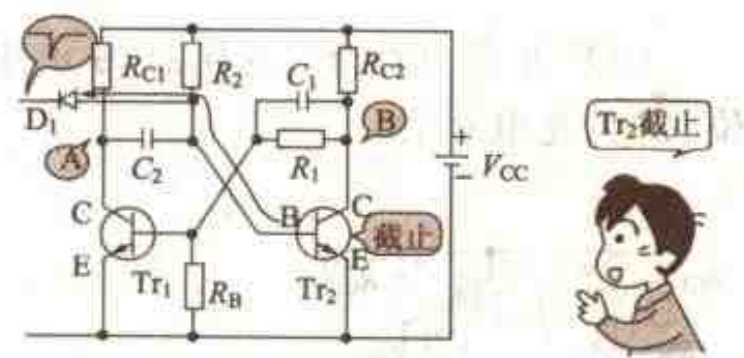
(单稳态多谐振荡器电路)

单稳态多谐振荡器的工作原理

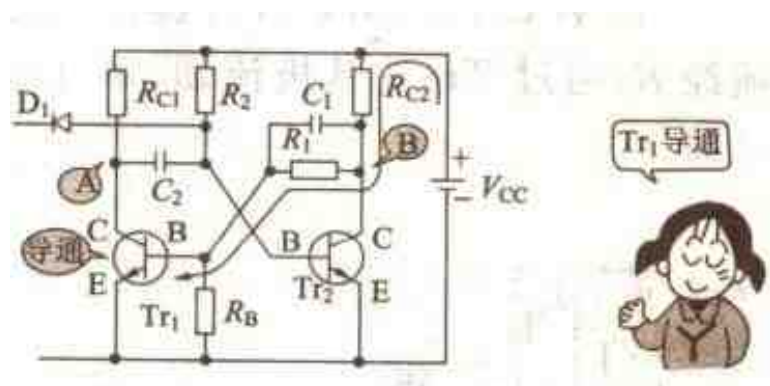
(1) Tr_1 的基极通过 R_B 接地，因此， Tr_1 截止， V_{CC} 提供的电流经 R_2 通过 Tr_2 的基极流通，因此， Tr_2 导通，这种状态为稳定状态。



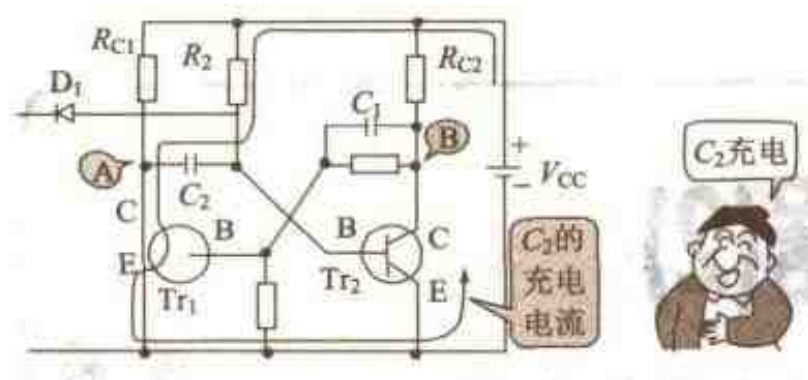
(2) 若通过二极管 D_1 加负触发脉冲，则 Tr_2 的基极电位变负，因此， Tr_2 截止。



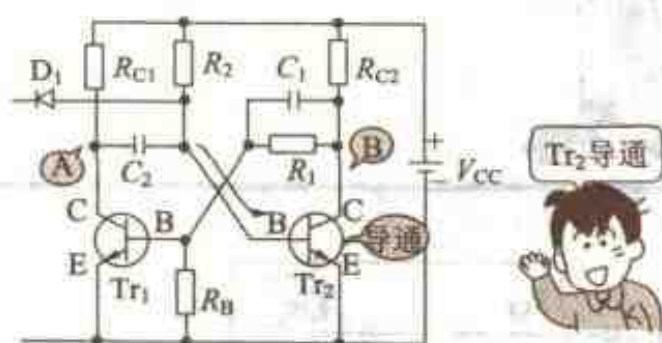
(3) 若 Tr_2 截止，B 点变为正电位，其正电位通过 R_1 加到 Tr_1 的基极，于是， Tr_1 导通。



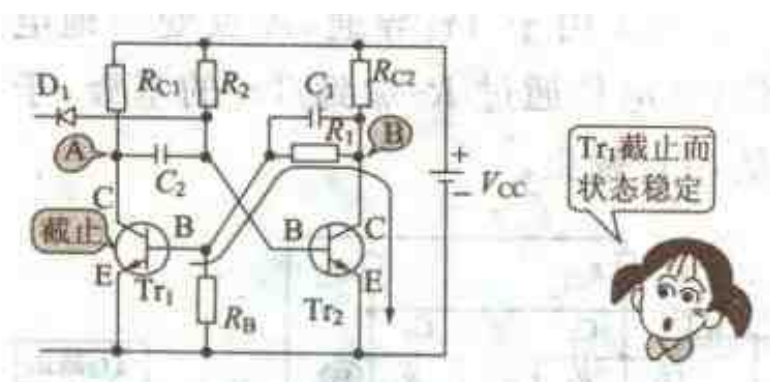
(4) 若 Tr_1 导通，A 点变为 0 电位， C_2 通过 R_2 充电。



(5) 随着 C_2 的充电时间增长,不久 Tr_2 的基极变为正电位,于是 Tr_2 导通。



(6) 若 Tr_2 导通, B 点变为地电位, Tr_1 基极也为地电位,于是, Tr_1 截止。

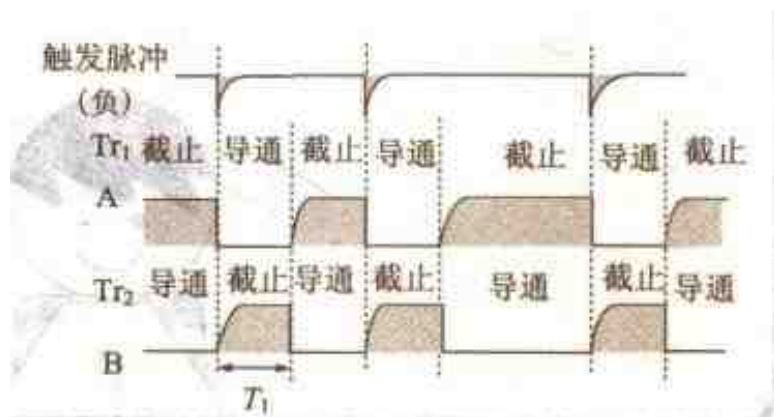


小明 这时,返回初始的稳定状态。

也就是说,对于单稳态多谐振荡器,在一个输入触发脉冲的作用下,晶

体管的导通截止状态瞬时改变,经过一定时间又返回到原来的状态,并且稳定在这种工作状态。

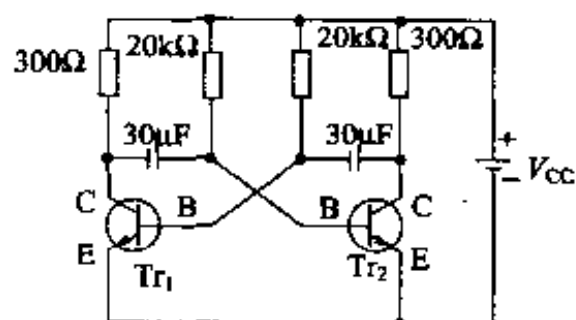
图 2-1-10 是这样考察单稳态多谐振荡器的工作波形,并确认电路的工作状态。



练习题

问题 1 下面的多谐振荡器是何种类型。

问题 2 试计算输出方波的周期与频率。



解答

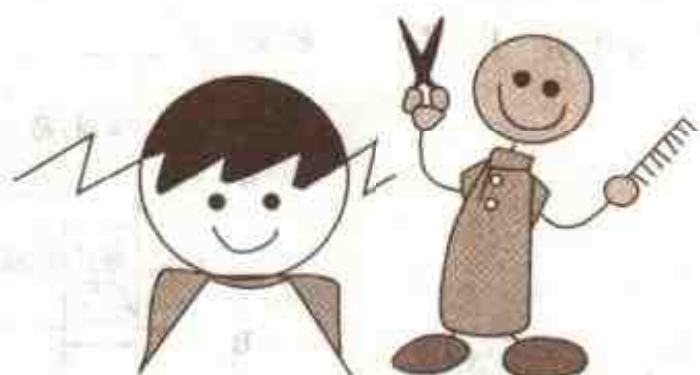
1. 多谐振荡器是无稳态多谐振荡器。

2. 周期 $T = 0.7 \times (2 \times 20) \times 10^3 \times 30 \times 10^{-6}$
 $= 0.84(s)$

频率 $f = 1/T \approx 1.19(Hz)$

2 多谐振荡器(2)

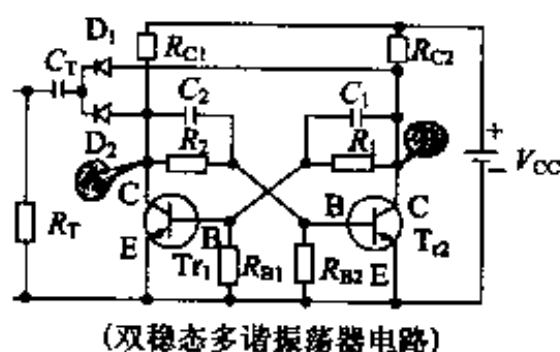
学习用集成电路构成的多谐振荡器



双稳态多谐振荡器

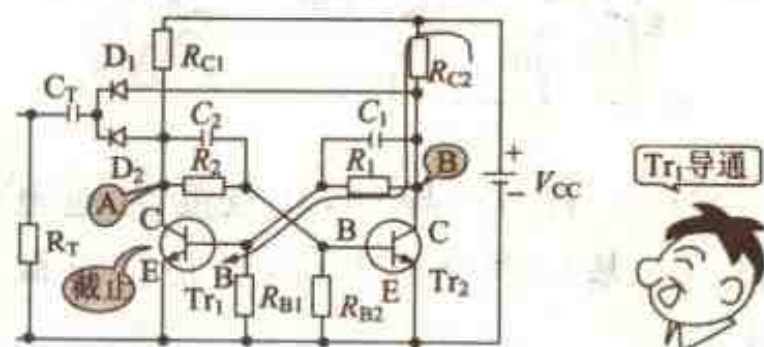
小窗 双稳态多谐振荡器有两个稳定状态,在外加触发脉冲的作用下,从一个稳定状态反转到另一个稳定状态。

博士 考察一下晶体管双稳态多谐振荡器的工作原理。

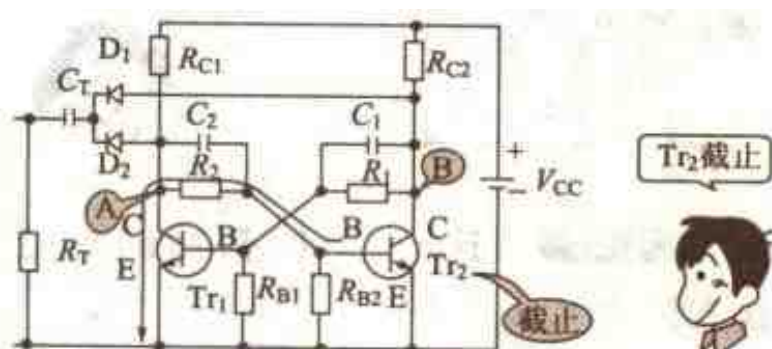


双稳态多谐振荡器的工作原理

(1) V_{cc} 电压通过 R_1 加到 Tr_1 的基极,则 Tr_1 导通。

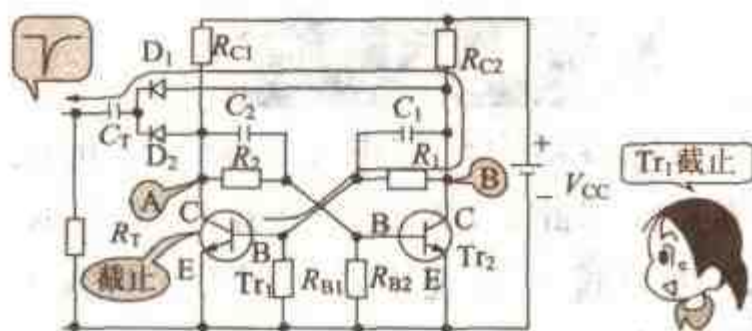


(2) 由于 Tr_1 导通, A 点变为地电位,该电位通过 R_2 加到 Tr_2 的基极,于是, Tr_2 截止。

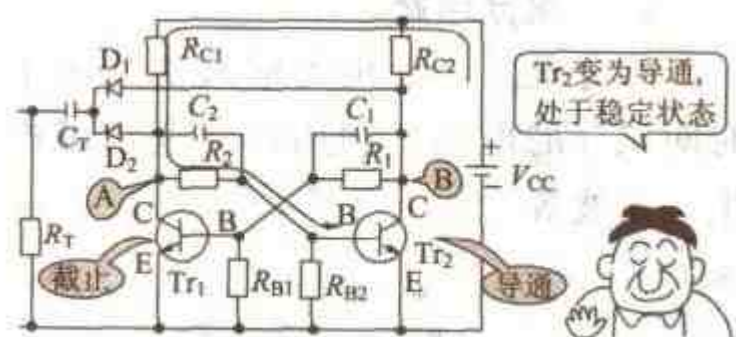


这是第 1 个稳定状态。

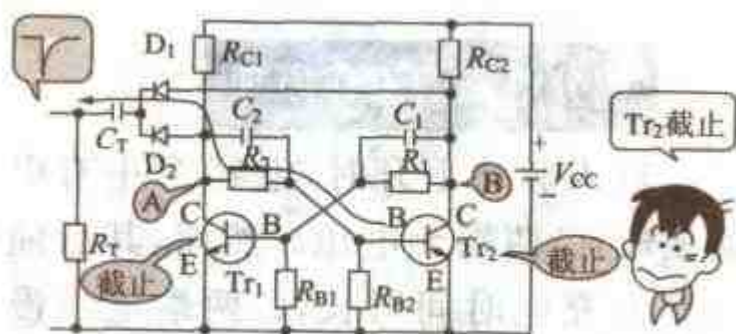
(3) 若通过二极管加负触发脉冲,则通过 D_1 和 R_1 的负电位加到 Tr_1 的基极,于是, Tr_1 截止。



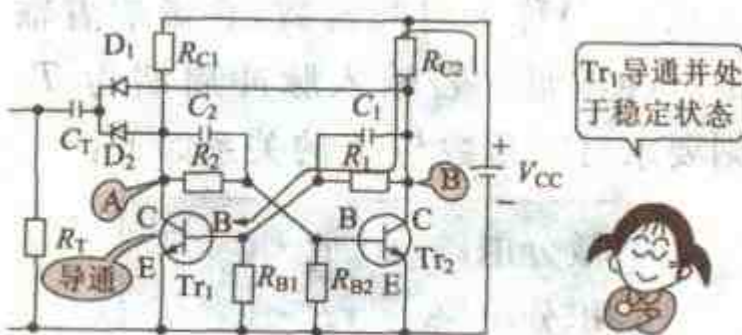
(4) 若 Tr_1 截止, 则 A 点变为正电位, 该电位通过 R_2 加到 Tr_2 的基极, 于是, Tr_2 导通。这是第 2 个稳定状态。



(5) 若再输入负触发脉冲, 通过 D_2 和 R_2 的负电位加到 Tr_2 的基极, 于是, Tr_2 截止。



(6) 若 Tr_2 截止, 则 B 点变为正电位, 通过 R_1 加到 Tr_1 的基极, 于是, Tr_1 导通。



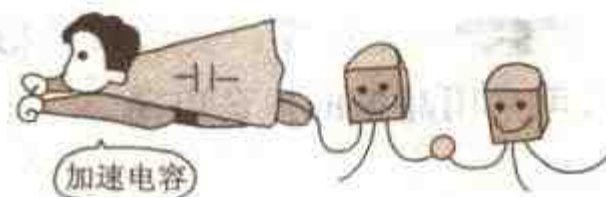
这时返回初始的稳定状态。

双稳态多谐振荡器的输出波形如下示。



小明 每输入一个触发脉冲, 稳定状态改变一次。

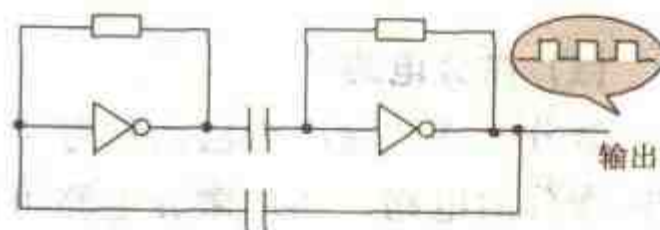
小丽 C_1 和 C_2 是加速晶体管导通截止的加速电容。



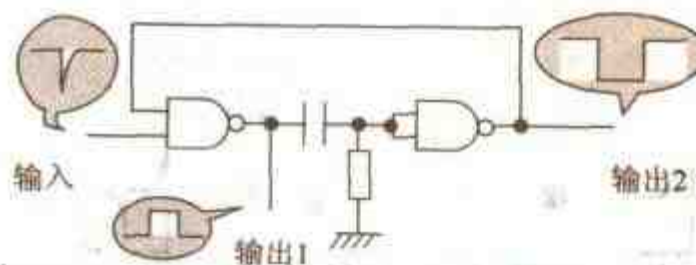
集成门电路构成的多谐振荡器

小丽 迄今为止学习了晶体管多谐振荡器, 但多谐振荡器也可以用集成门电路构成。

双稳态多谐振荡器作为触发器电路将在第 5 章学习。



集成电路构成的无稳态多谐振荡器



集成电路构成的单稳态多谐振荡器

第4章 脉冲电路

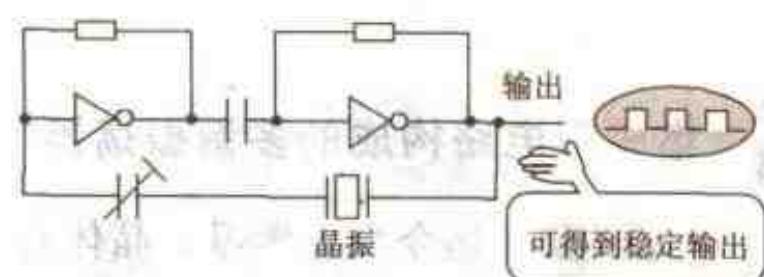
小明 用多谐振荡器电路可简单产生方波吧。

博士 然而,多谐振荡器是一种容易受环境温度变化、工作电压变化影响的电路。

小丽 也就是说,振荡频率稳定度不太高。



博士 是这样。要求较高稳定度时,可采用晶振的振荡电路。

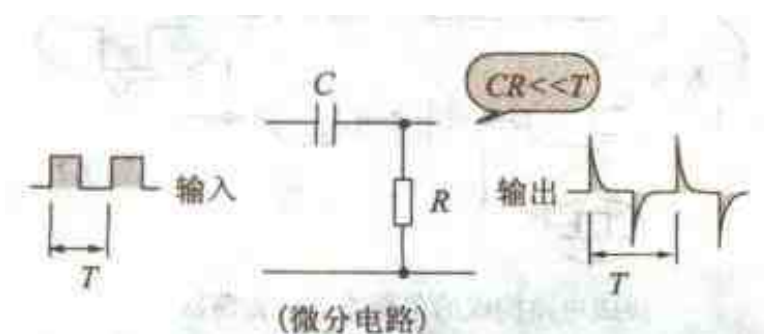


微分电路与积分电路

博士 现学习有关方波操作电路。

(1) 微分电路

微分电路是输出为输入信号关于时间微分的电路。利用微分电路可产生触发脉冲等。



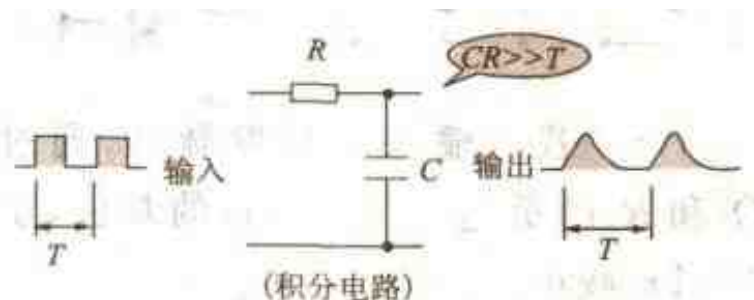
微分电路的工作原理

电容器中仅加电压的瞬间有电流流通。因此,输入脉冲上升时,在电阻 R 两端瞬间呈现电压。其后,电容 C 进行充电, R 两端电压急速降为 0。

再有,输入脉冲下降时,由于 C 放电, R 两端呈现反向电压。 C 的放电瞬间结束, R 两端电压恢复到 0V。

(2) 积分电路

积分电路是输出为输入信号关于时间积分的电路。利用积分电路可产生三角波等。



积分电路的工作原理

输入脉冲上升时,电容 C 中有电流流通, C 两端无电压。然而,其后随着 C 的充电时间增长, C 两端电压慢慢上升。再有,脉冲下降时, C 处于放电状态, C 两端电压慢慢下降,一直下降到 0V。

微分电路和积分电路中, R 与 C 之积(RC)称为时间常数,它影响着输出脉冲波形。若输入脉冲周期为 T ,则要求时间常数与 T 的关系如下:

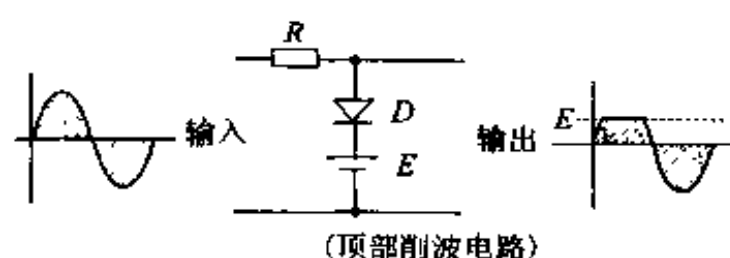
微分电路	$R \cdot C \ll T$
积分电路	$R \cdot C \gg T$

削波电路

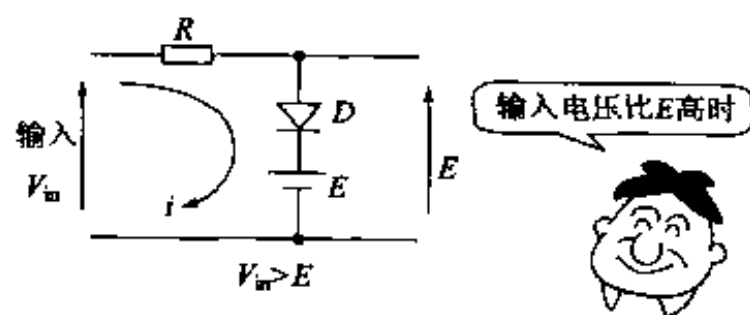
博士 以某一定电平作为基准,除掉输入波形的上面部分或下面部分的电路称为削波电路。

(1) 顶部削波电路

除掉输入电压波形中基准电压以上部分。

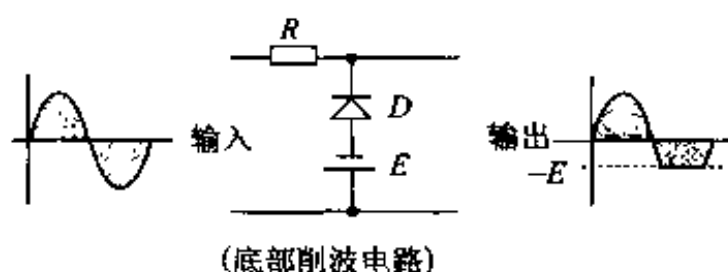


输入波形的电压在基准电压以下时,二极管 D 截止,无电流流通,则输出电压等于输入电压。输入波形的电压高于基准电压时,二极管 D 导通,有正向电流流通。输出电压等于基准电压 E,准确的是基准电压加二极管的正向压降。



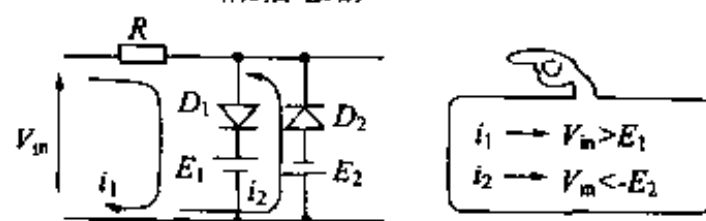
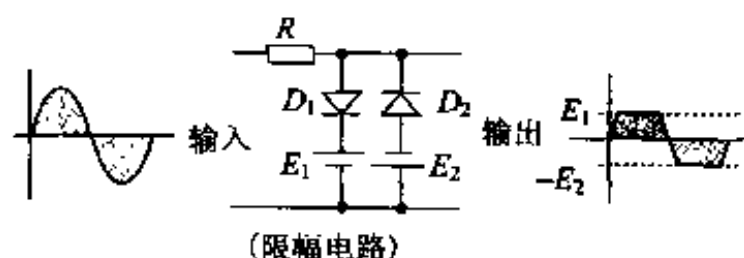
(2) 底部削波电路

除掉输入电压波形中基准电压以下部分。工作原理与顶部削波电路一样。



限幅电路

将顶部削波电路与底部削波电路进行组合,根据基准电压除掉输入波形的基准电压以上部分或以下部分。

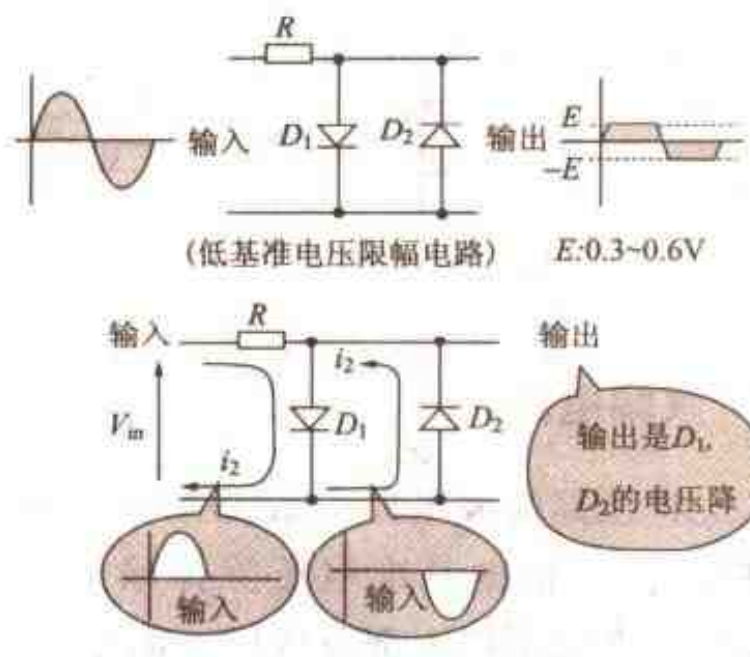


低基准电压限幅电路

这是基准电压非常低,仅取出输入波形很小部分的电路。

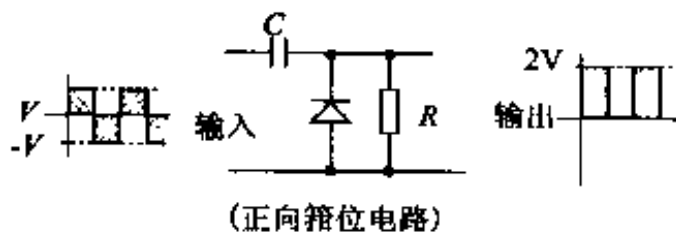
小明 若对二极管加正向电压,则二极管导通。然而,二极管导通需要一定大小电压,称之为正向导通电压,锗二极管约为 0.3V,硅二极管约为 0.6V。

这种限幅电路就是利用加的电压低于二极管正向导通电压时二极管截止的原理。

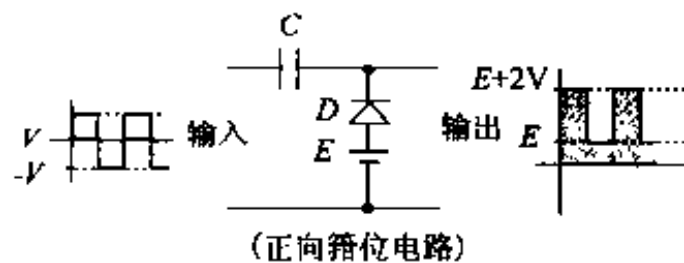


箝位电路

博士 输入波形的周期与振幅不变,以某基准电平为标准移动输入波形的顶部或底部,这种电路称为箝位电路。



若箝位电路中加入基准电压,输出电压仅按高的基准电压移动。



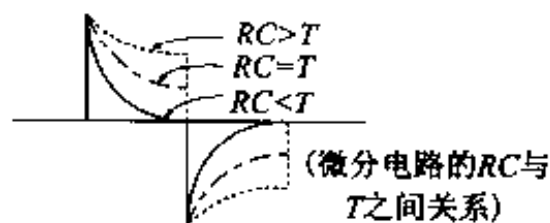
练习题

问题 1 微分电路和积分电路中,时间常数 (RC) 与周期要符合何种关系。

解答

微分电路 $RC \ll T$

积分电路 $RC \gg T$



3

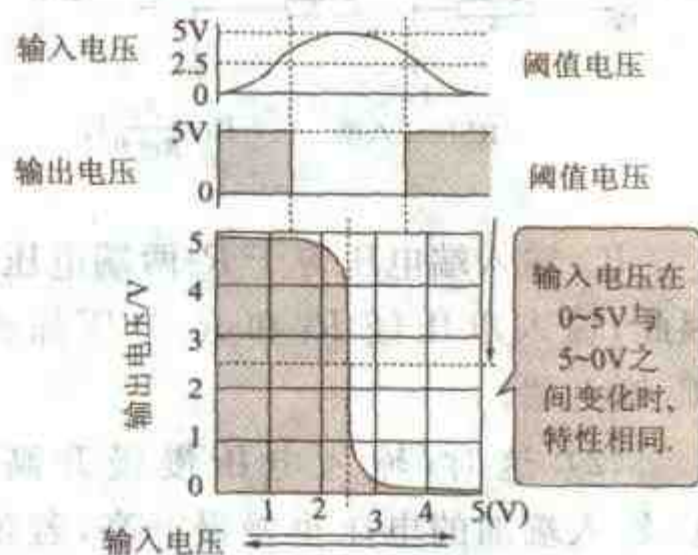
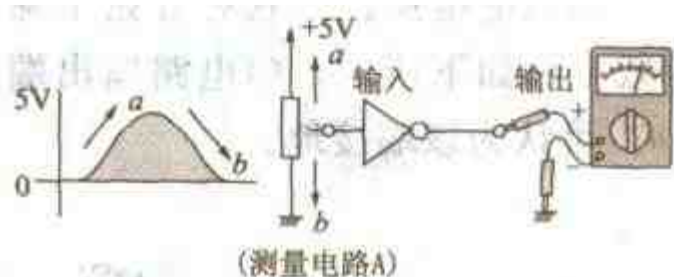
施密特触发器

主要学习施密特触发器的工作原理与应用



施密特触发器

博士 非门电路输入电压变化时测量输出电压的变化。



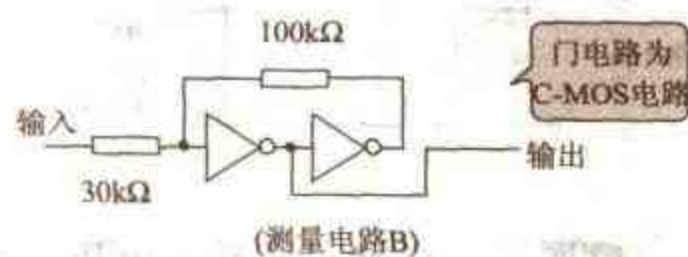
小明 将输入电压慢慢调高, 调到约 3V 时输出电压反相。而这个

集成电路的阈值电压约 2.5V, 由此可知, 该集成电路是 C-MOS 型。

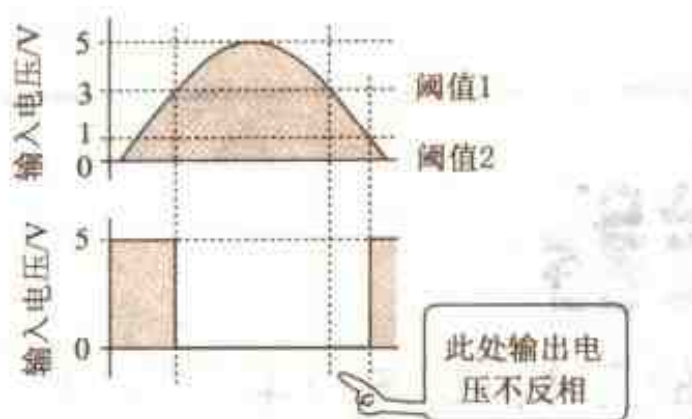
小丽 继续调高输入电压, 调到 5V 后再慢慢使其下降, 仍然是下降到约 3V 时输出电压反相。

小丽 关于这方面内容在第 2 章已经学习过。

博士 是这样。这里注意到, 输入电压升高与下降时阈值电压相同。那么, 采用同样的方法对于下述电路加输入电压, 考察这时的情况。



小明 观察一下实验结果。若将输入电压慢慢调高, 调到约 3V 时输出电压反相。

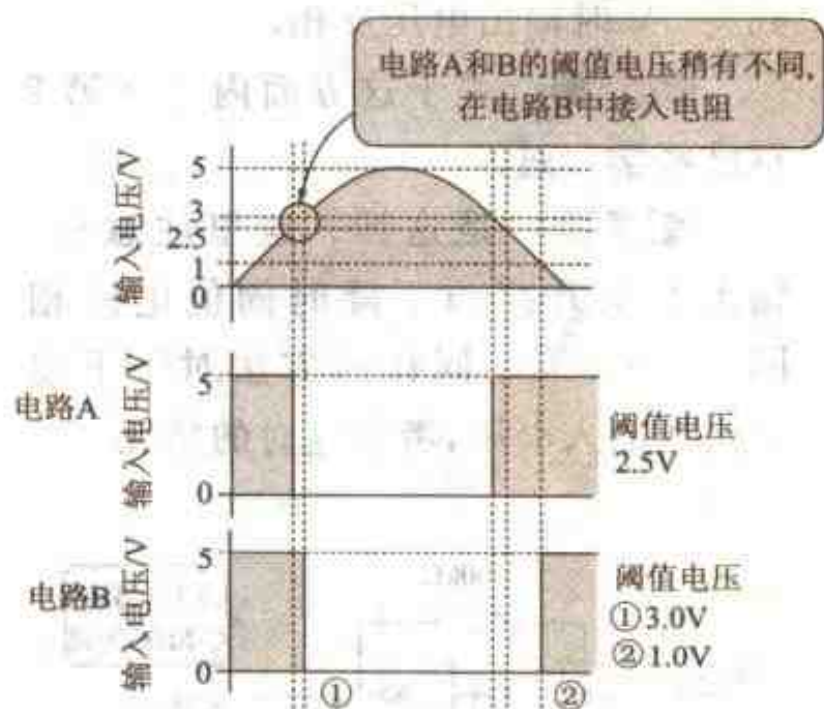


小丽 这种状况与上述测量电路相同。

小明 继续将输入电压调高到5V后,再使其慢慢下降。

输入电压下降到低于3V 输出电压还不反相。输入电压继续下降到约1V时,输出电压才反相。

博士 试将这两个电路输出的结果进行比较。



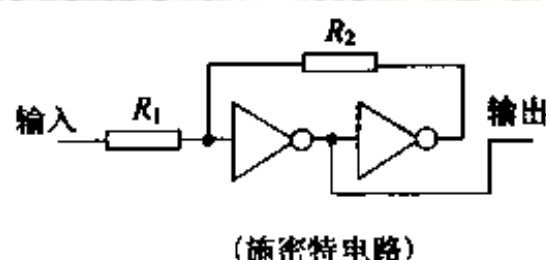
小丽 电路B中输入电压升高和下降时阈值电压不同。

博士 是这样。具有这种特性的电路称为施密特电路。

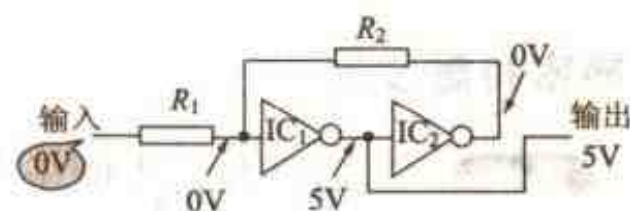
小明 为什么会呈现这样的特性呢?

博士 这就要考察一下施密特电路的工作原理。

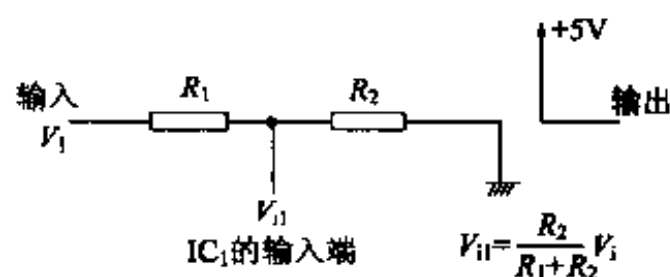
施密特电路的工作原理



(1) 输入电压为0V时,电路如下所示:

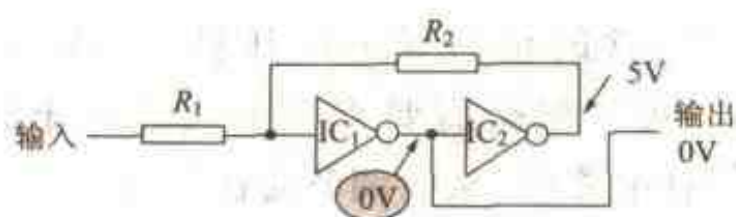


输入电压从这种状态开始下降的等效电路如下所示。门电路输出端为0时,可认为该端接地。

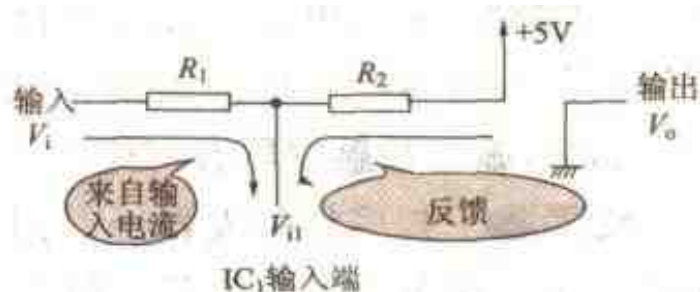


IC₁ 输入端电压等于 R₂ 两端电压,因此,输入电压经 R₁ 和 R₂ 分压加到 IC₁ 输入端。

(2) 这时,输入电压慢慢升高。IC₁ 输入端加的电压也慢慢升高,若超过 IC₁ 的阈值电压,则 IC₁ 的输出由 5V 变为 0V。

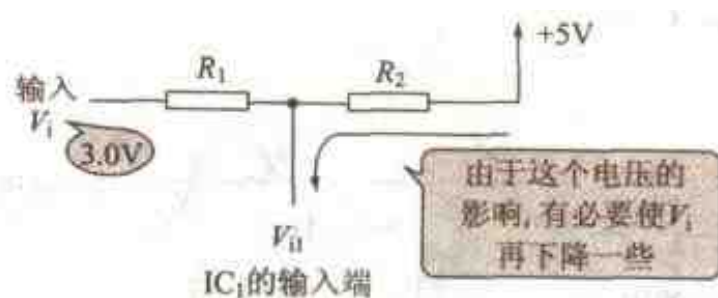


这时的等效电路如下所示。



IC₂输出端 5V 电压通过 R₂ 反馈到 IC₁ 的输入端。也就是说, IC₁ 输入端电压仅升高这反馈电压。

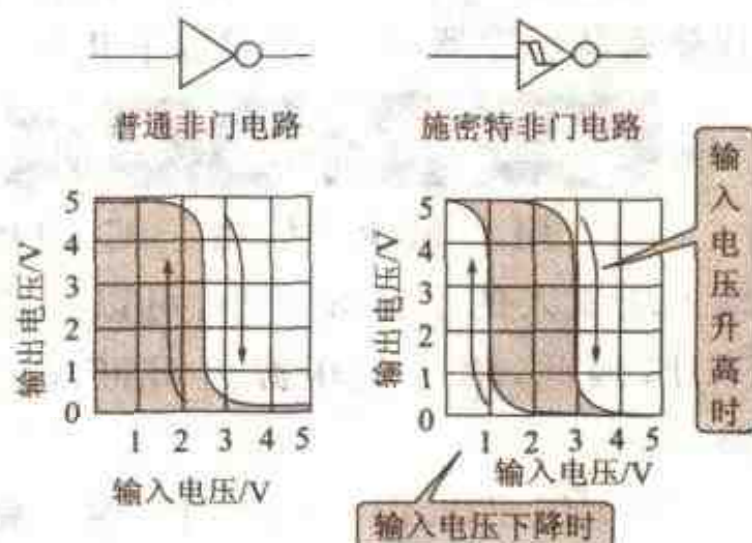
(3) 这时, 输入电压慢慢下降。由于 IC₁ 的输入端增加了反馈电压, 因此, 要将 IC₁ 的输入端电压控制在其阈值以下, 就得消除该反馈电压, 输入电压要下降得多一些电路才反转。



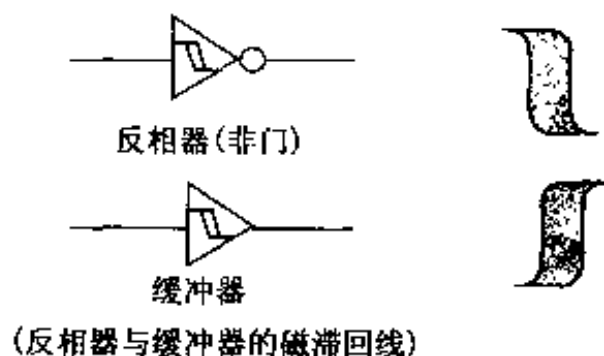
为此, IC₁ 输出电压由 0 电平变为 1 电平, 有必要使 V_i 电压低于 3V。



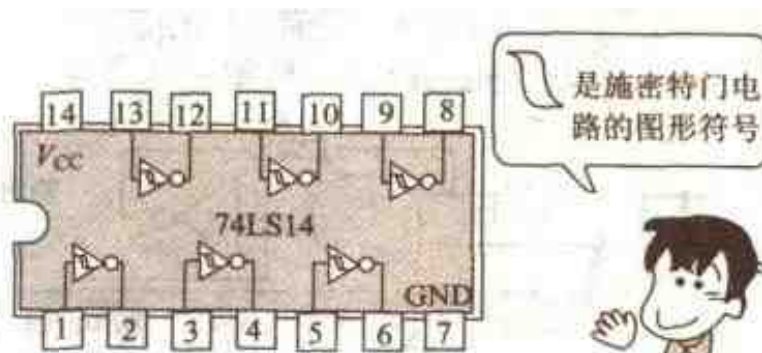
小丽 现将普通非门电路和施密特非门电路的输入输出特性归纳整理如下。



博士 施密特电路具有的这种特性称为滞回(回差)特性。另外, 由于输入输出特性曲线是环状的, 因此, 也称为磁滞回线。



市场上出售具有施密特触发特性的集成门电路。



// 第4章 脉冲电路

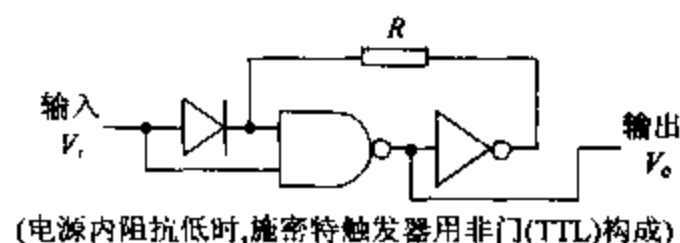
小明 施密特触发器是在普通门电路的图形符号中画上磁滞回线来表示。

博士 另外,用普通门电路组成施密特触发器时,要注意以下几点。

组成施密特触发器的注意事项

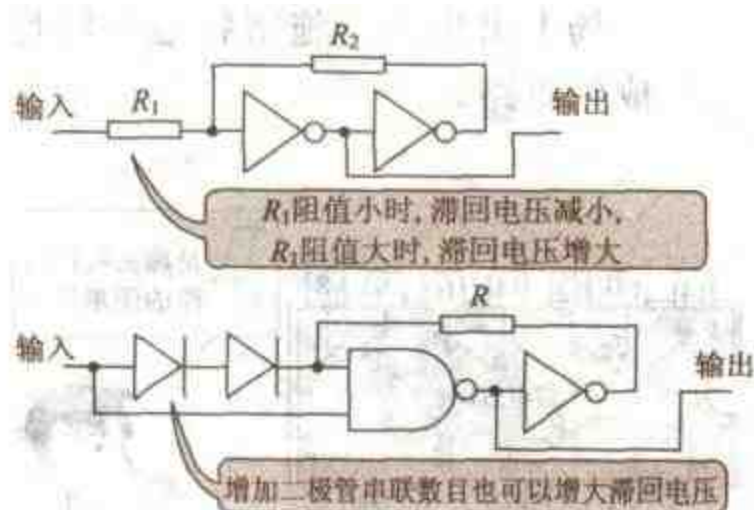
(1) 用 C-MOS 时,由于 C-MOS 输入端流入的电流非常小,可以忽略不计,因此,输入电压源内阻可以忽略。

(2) 用 TTL 时,由于 TTL 输入端流入的电流不能忽略,因此,输入电压源内阻低时,有必要采用下述电路。



该电路利用二极管的正向电压降获得滞回电压。

小丽 施密特触发器的滞回特性可以调节吗?



博士 改变 IC_1 输入端的反馈电压大小,就可以调节滞回特性。硅

二极管的正向导通电压约 $0.6V$,因此,可以根据需要将多个二极管串联接在电路中,从而调节滞回特性。

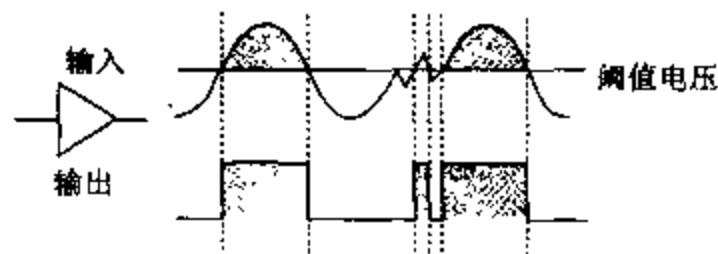
施密特触发器的应用

小丽 输入电压升高与下降时阈值电压不同的电路称为施密特触发器。那么,施密特触发器有何应用呢?

博士 施密特触发器经常用于除去噪声。例如,试考察下述信号中含有噪声的实例。



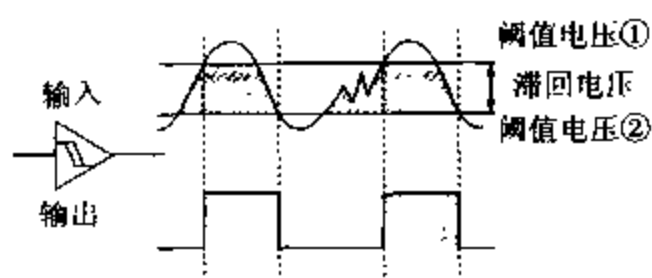
小明 若将含有噪声的信号输入到普通缓冲器,则输出波形变成下述形式。



小丽 只是二个脉冲,由于噪声的影响增加为三个脉冲。

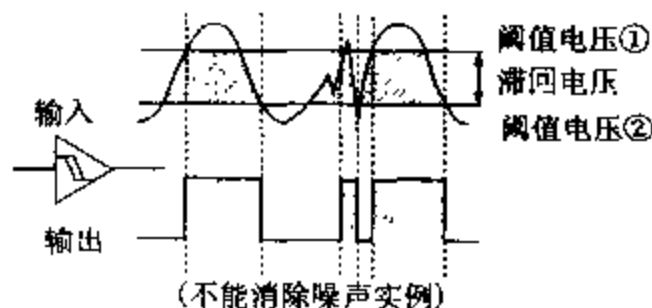
小明 在数字电路中,脉冲数目增多就会引起电路误动作。那么,有什么好的解决方法呢?

博士 将与上述相同的信号加到施密特触发器试试看。



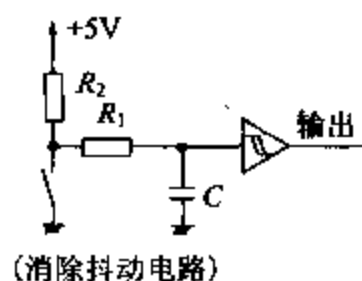
小丽 施密特触发器的滞回特性消除了噪声的影响,输出信号与输入信号一样只有二个脉冲。也就是说,吸收了噪声影响增加的脉冲。

博士 是这样。然而,施密特触发器不是万能的。有些噪声利用施密特触发器也不能消除。因此,施密特触发器有效吸收的噪声只限于滞回电压之差中。



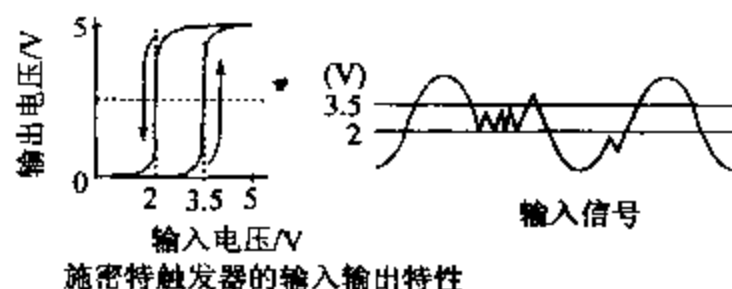
小明 在第2章中已经学习过,用机械开关发生抖动现象。若利用施密特触发器,能消除抖动的影响吗?

博士 很好,还记得这个问题。施密特触发器用于防止开关抖动实例如下所示。

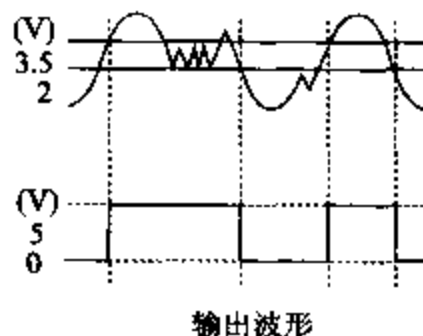


练习题

问题1 在下述施密特触发器中输入信号时,输出波形将如何呢?

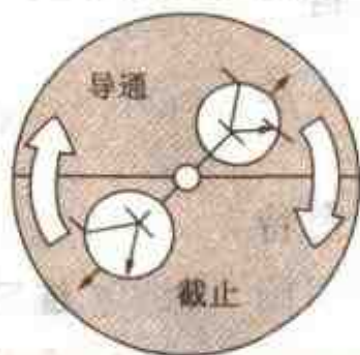


解答



4 实践

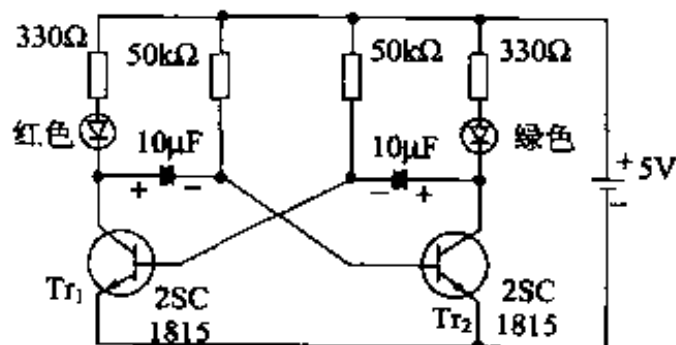
用实验验证多谐振荡器的工作原理



无稳态多谐振荡器制作

制作

博士 制作无稳态多谐振荡器,并做几个实验。

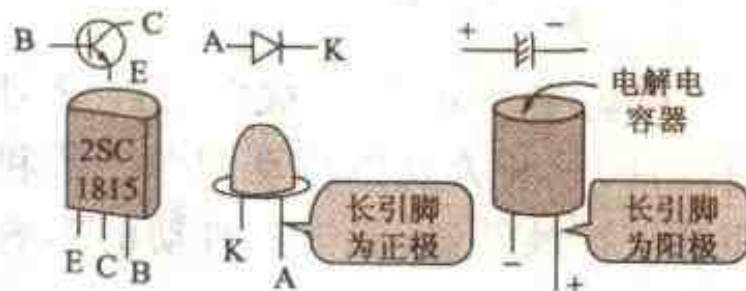


小明 需要的元器件列于下表中:

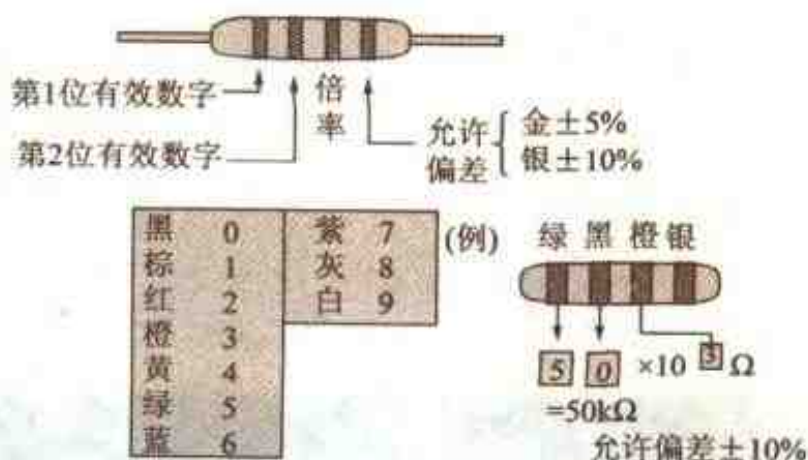
无稳态多谐振荡器的元器件表			
晶体管	2SC1815	2个	
LED	红色	1个	
	绿色	1个	
电解电容器	10μF	2个	
电阻	50kΩ	2个	
	330Ω	2个	

博士 直流电源使用第1章制作的电源,晶体管选用2SC类型,电阻和电容的值与表中有些差别也没有太大的关系。

请注意晶体管、LED和电解电容器等的极性。



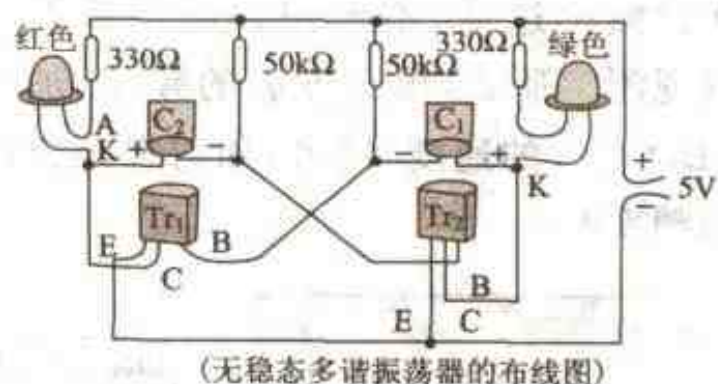
电阻的色环如下所示,请确认。



小丽 选用什么样的印刷电路板呢?

博士 我认为选用小型万能实验板较方便。孔直径为 2.54mm 即可。印刷电路板有酚醛纸型和环氧玻璃型,其中环氧玻璃印刷电路板有强度高的优点,但价格贵。我们选用酚醛纸印刷电路板就可以了。那么,现在开始制作吧。

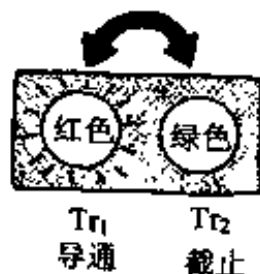
小明 按照电路图将元器件配置好,焊接起来就非常方便。



博士 按照第 1 章传授的焊接秘诀进行焊接,焊接好以后,再检查一下接线是否正确、焊接是否良好。

测量实验

博士 确认接线无误,接上电源。



若红绿色LED交替发光,表明电路工作正常

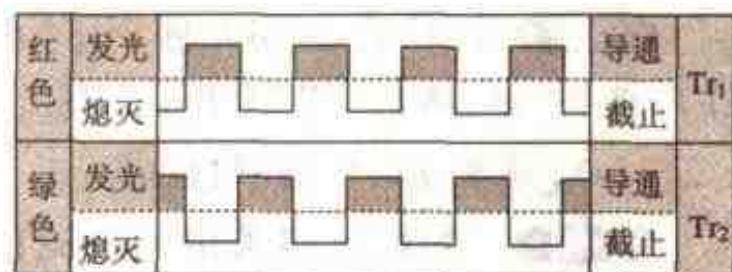


小明 成功啦!红绿色 LED 交替发光。

博士 电路这样动作就表明电

路工作正常。

在电路中, Tr_1 导通时,红色 LED 发光; Tr_2 导通时,绿色 LED 发光。LED 亮灭状态用方波表示如下所示。



根据电路图可计算出方波的周期与频率。

小明 无稳态多谐振荡器产生的方波周期 T 可计算如下,即 $T = 0.7 \times (C_1 \times R + C_2 \times R_2)$ (s)。制作的电路中 C_1 和 C_2 都选用 $10\mu F$, R_1 和 R_2 为 $50k\Omega$,因此,方波周期 $T = 0.7 \times (2 \times 10 \times 10^{-6} \times 50 \times 10^3) = 0.7$ (s)。

注

$$1(\mu F) = 10^{-6}(F)$$

$$1(k\Omega) = 10^3(\Omega)$$

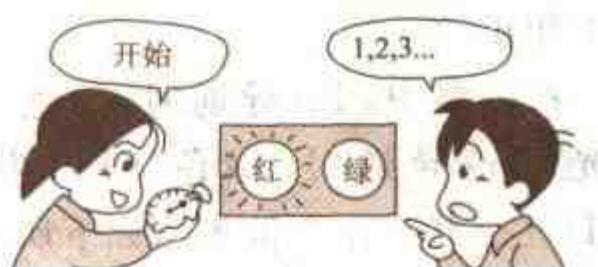
小丽 因为频率 $f = 1/T$ (Hz), 所以 $f = 1.4$ (Hz)。

博士 现根据制作的电路,实际测量周期和频率。

测量时,用手表观察一下在 60 秒时间内 LED 亮几次即可。制作的电路中因是 $R_1 C_1 = R_2 C_2$, 所以,测量红、绿 LED 中任何一个均可。

小明 红色 LED 在 60 秒时间内亮 85 次。

博士 那么,周期是几秒呢?



小丽 因为在 60 秒时间内 LED 亮 85 次, 所以, 周期 $T=60/85 \approx 0.706(\text{s})$, 频率 $f=1.416(\text{Hz})$ 。

小明 根据电路求出的理论值和实际测量的值不一致。

	理论值	实测值
周期 T	0.7s	0.706s
频率 f	1.4Hz	1.416Hz

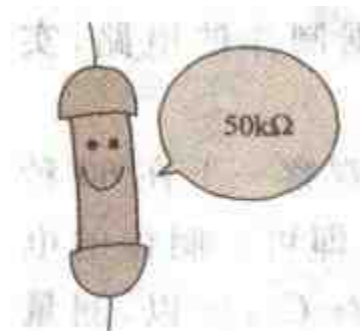
不一致...



博士 实测值必定有误差, 在这次的实验中理论值与实测值之差还是非常小。因此, 若将误差考虑在内, 理论值与实测值就非常一致。

博士 引起误差原因有哪些呢?

博士 这个问题提的好。进行任何实验都会存在误差, 但考虑引起误差的原因也非常重要。这个实验的误差原因主要有以下几点。



若误差为 $\pm 5\%$, 则实际电阻值在 $47.5 \sim 52.5 \text{k}\Omega$ 之间



(1) 根据电路图周期按 $T=0.7 \times (C_1 \times R_1 + C_2 \times R_2)(\text{s})$ 计算。这里, 电阻用 $50 \text{k}\Omega$, 电容用 $10 \mu\text{F}$, 但电阻和电

容必定有误差, 普通电阻的误差为 $5 \sim 10\%$, 电容的误差超过 $5\% \sim 10\%$ 。

(2) 还要考虑实测 LED 点亮次数的误差。例如, 开始计数的时间与经过 60 秒时瞬间 LED 点亮计数时, 在时间上没有考虑到微秒。

(3) 还要考虑测量仪器的误差。这个实验使用手表测量 60 秒的时间。

观测波形

博士 再观测一下方波波形。观测波形一般用示波器, 但对于这个实验频率过低, 不使用普通示波器进行观测。那么, 提高方波的频率(加快 LED 亮灭的速度)即可, 如何提高方波的频率呢?

为了提高频率

$$f = \frac{1}{T}$$

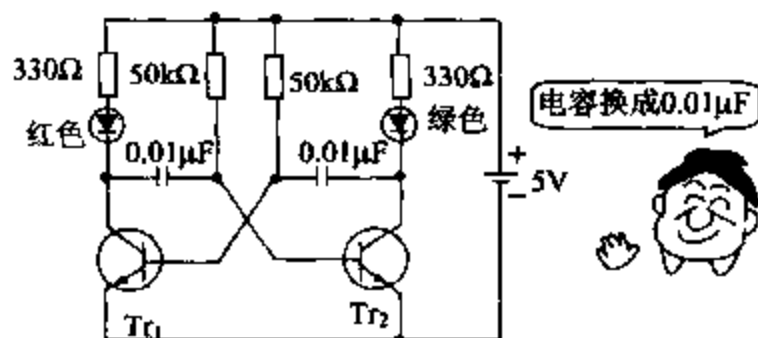
减小 T

$$T = 0.7 \times (2 \times C_1 \times R_1)$$

即减小 C_1 或 R_1 之值均可



小明 因为, 频率是周期的倒数, 所以, 为了提高频率, 就意味着减小周期。根据周期的表达式可知, 减小 R 或 C 的值就可减小周期。



博士 是这样。减小电容值时, C_1 和 C_2 要换成 $0.01 \mu\text{F}$ 。

小丽 更换电容以后,接上电源,两个LED均亮。



小明 什么元器件坏了吧?

博士 在确定元器件是否损坏之前,先计算电路方波的周期与频率,周期为

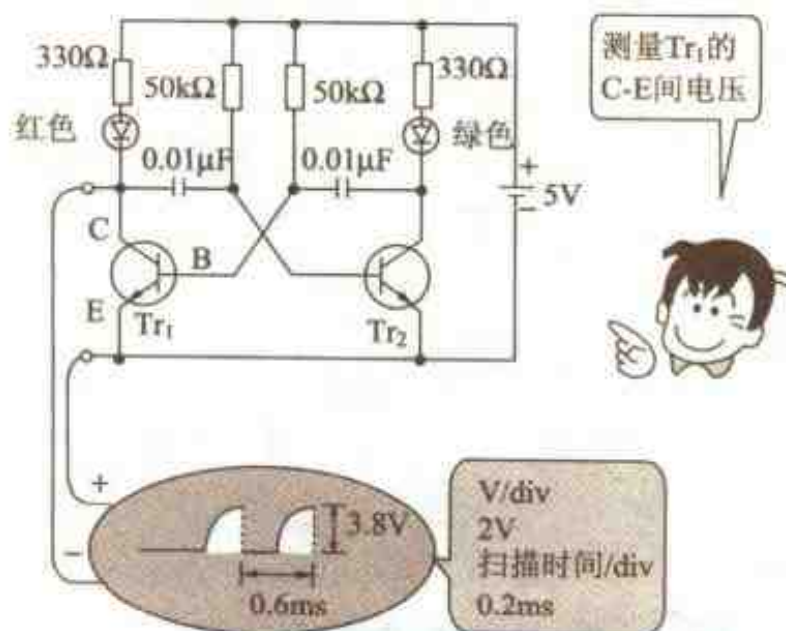
$$\begin{aligned} T &= 0.7 \times (C_1 \times R_1 + C_2 \times R_2) \\ &= 0.7 \times (2 \times 0.01 \times 10^{-6} \\ &\quad \times 50 \times 10^3) \\ &= 0.0007(\text{s}) \end{aligned}$$

频率 $f = 1/T = 142.85(\text{Hz})$ 。

小明 也就是说,LED在0.0007秒时间发亮1次。

博士 人眼看不出LED交替亮灭的情况,但LED确实高速亮灭时,可用示波器观测这种情况。

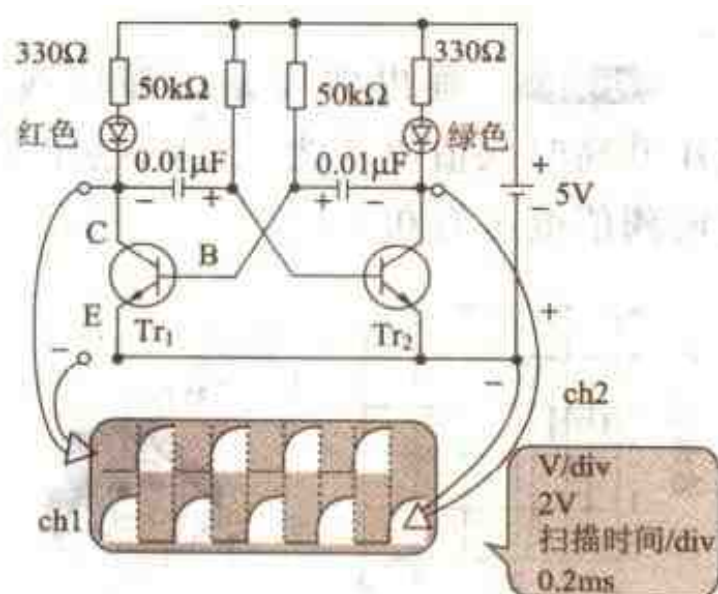
将晶体管的集电极与发射极接在示波器输入端观测电路波形。



小丽 确实观测到晶体管重复通/断情况,根据观测的波形可知周期为0.0006秒,这与前面计算结果基本一致。

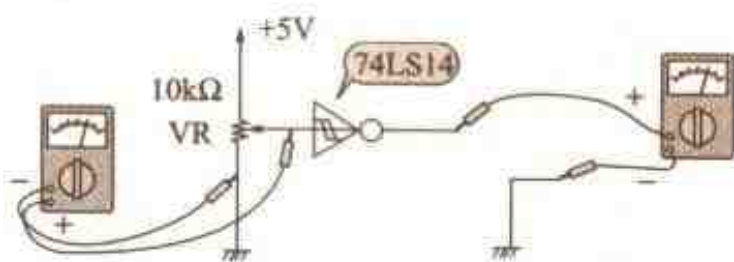
博士 用示波器通道1观测Tr1的工作状态,同时用示波器通道2观测Tr2的工作状态。

小明 由波形可知,二个晶体管重复通/断工作,但不能同时导通或截止。



施密特触发器

博士 研究一下施密特触发器的滞回特性,实验电路如下所示。



改变加在施密特触发器输入端电压,在电压升高与下降时测量输入输出电压特性,测量数据如下所示。

第4章 脉冲电路

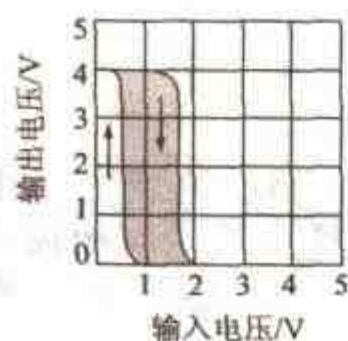
输入电压/V	输出电压/V
0	4.0
0.2	4.0
0.4	4.0
0.6	4.0
5.0	0.0
4.8	0.0
4.6	0.0
...	...

实验时要注意,在输入电压调高或调低过程中不能来回调节



旋转电位器的旋钮可方便调节输入电压

小丽 画出曲线是磁滞回线。电压升高时阈值电压为 1.4V,电压下降时阈值电压为 0.6V。



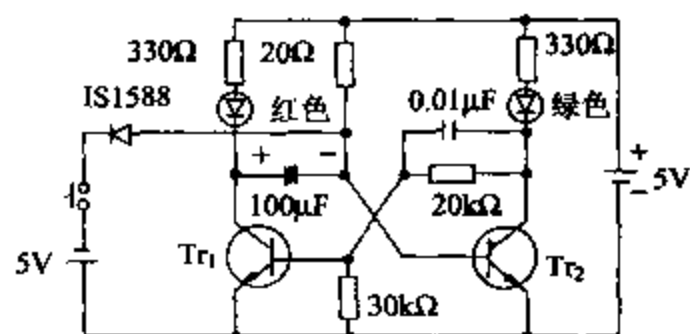
这是输入-输出电压特性曲线

博士 试将实验结果与第2章实践一节中研究的非门输入输出特性曲线进行比较。

小明 用实验验证已学过的施密特触发器,并深刻地理解其工作原理。

练习题

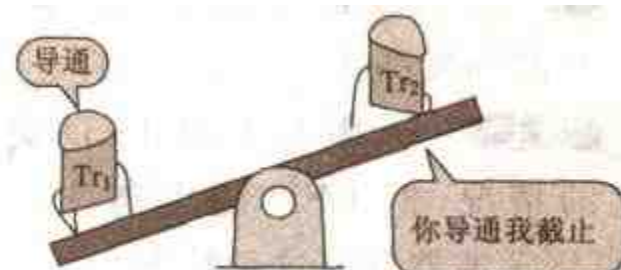
问题1 试验证一下制作的单稳态和双稳态多谐振荡器的工作原理。



(单稳态多谐振荡器)

解答

省略。工作原理参看本章内容。



Q 挑战题

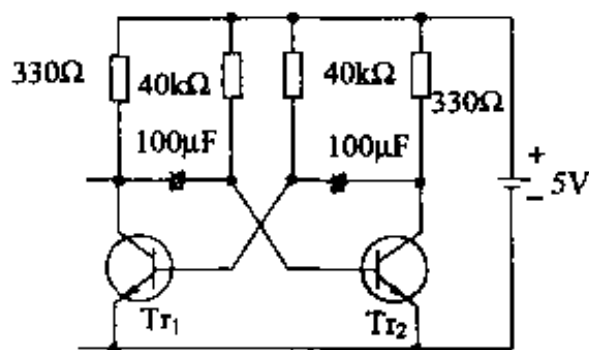
1. 下列多谐振荡器各有几个稳定状态。

(参见答案)

① 无稳态多谐振荡器 ② 单稳态多谐振荡器 ③ 双稳态多谐振荡器

2. 试计算下列多谐振荡器的周期与频率。

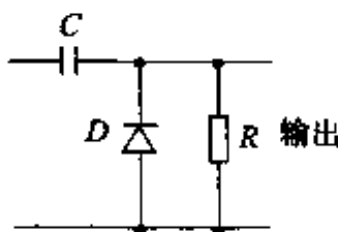
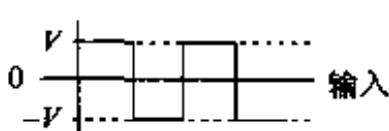
(参见答案)



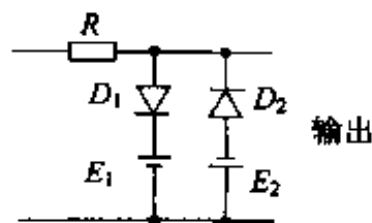
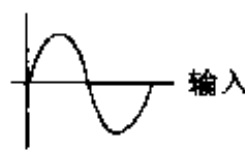
3. 下列图①~图④的电路称为何种电路。在各自电路输入信号时,试考察输出波形。

(参见 123~126)

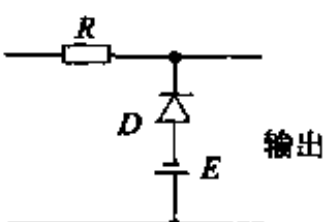
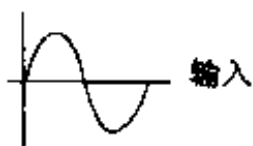
①



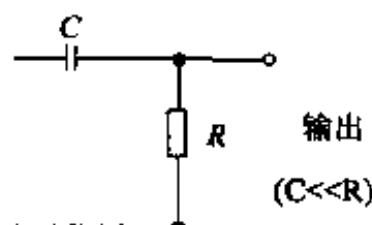
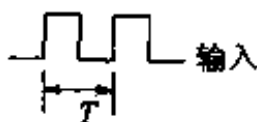
②



③

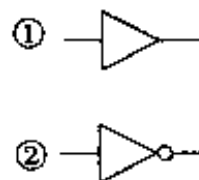
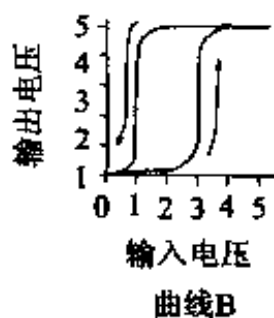
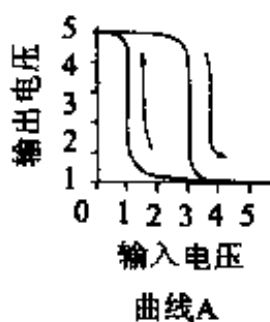


④



4. 下述曲线是哪两种施密特触发器的磁滞回线。

(参见答案)



A 答案

1. ① 0 ② 1 ③ 2

2. 周期 $T = 0.7 \times 2 \times C \times R = 0.7 \times 2 \times 100 \times 10^{-6} \times 40 \times 10^3 = 5.6 (s)$

频率 $f = \frac{1}{T} = \frac{1}{5.6} \approx 0.179 (Hz)$

4. 曲线 A——② 曲线 B——①

第 5 章

存储器电路



博士



小明



小丽

本章学习目的

迄今为止学习的数字电路中,任意时刻的输出信号仅取决于该时刻的输入信号,而与信号作用前电路原来所处的状态无关,这样的电路称为组合逻辑电路。另外,任一时刻的输出信号不仅取决于当时的输入信号,而且还取决于电路原来的状态,或者说,还与以前的输入有关,这样的电路称为时序逻辑电路。

时序逻辑电路是利用存储数据状态的存储器。本章开始学习1位数据存储器电路、触发器电路等有关内容。触发器电路有很多类型,本章简单介绍RS触发器、T触发器、D触发器和JK触发器,请深刻理解各自电路的特征。

另外,后半章主要介绍移位寄存器,存储数据的电路也称为寄存器,将多个寄存器组合使用,数据逐位左移或右移的电路就是移位寄存器。

已经学过的组合逻辑电路是这些时序逻辑电路的基本电路,时序逻辑电路没有特别难理解的地方,不用担心,从寄存器开始学习吧。

1 RS 触发器

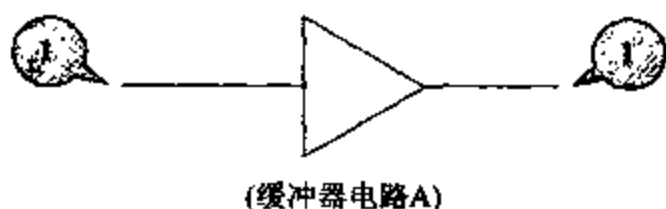
主要学习触发器典型电路RS触发器



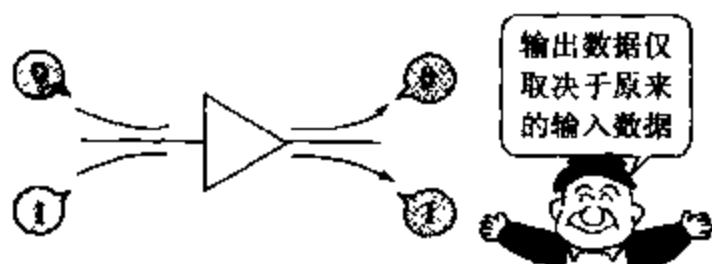
存储器电路

博士 试考虑数字电路中称为“存储”的意思。例如，下列缓冲器电路 A 中输入数据 1 的情况。

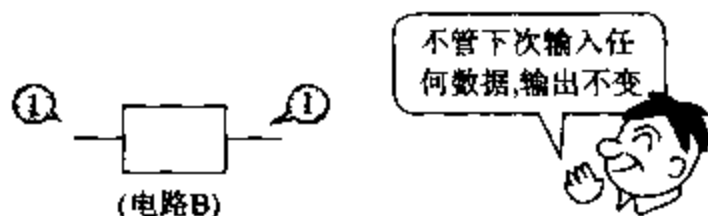
小明 这时，输出仍然是 1。



博士 是这样。若输入数据为 0，输出也变为 0，也就是说，输出数据随最初输入数据而改变。



再考虑电路 B 的情况，输入为 1，输出也为 1，不管下次输入任何数据，输出仍然是 1。



小丽 也就是说，电路 B 保存最初的输出(输入)数据。

博士 这就是存储器电路。存储 1 位数据的电路称为触发器。另外，保持给定数据的功能也称为锁存。

触发器

小明 触发的意思是什么呢？

博士 所谓触发就是扣枪机的意思。触发器具有两个稳定状态，根据所加触发信号而改变，因此，称为触发。

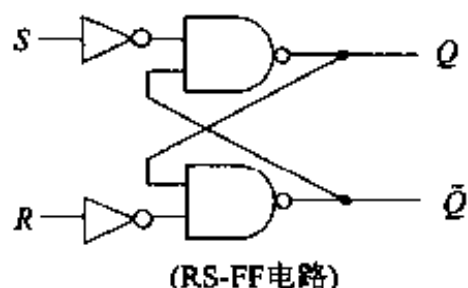
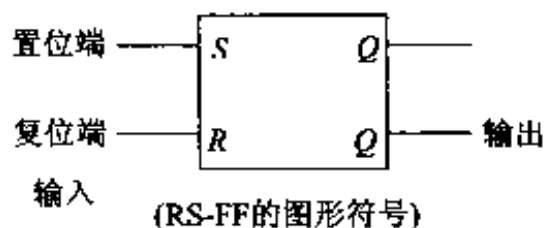


另外,触发器多简称为 FF,FF 有很多类型。先学习 FF 的典型代表 RS 触发器。

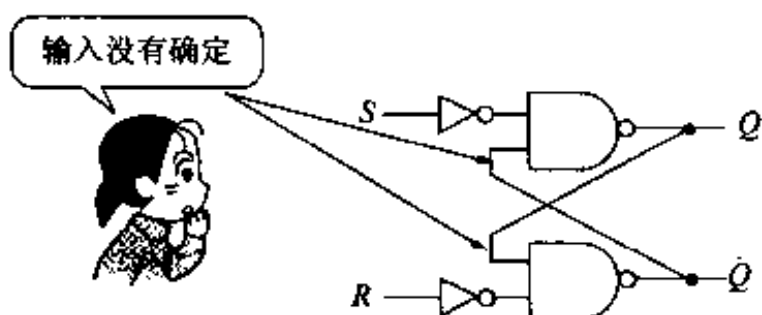
RS 触发器

博士 RS 触发器简称 RS-FF,图形符号如下所示。

再看一看实际 RS-FF 电路。



小丽 门输入没有确定,因此,不能列出电路的特性表,但是.....

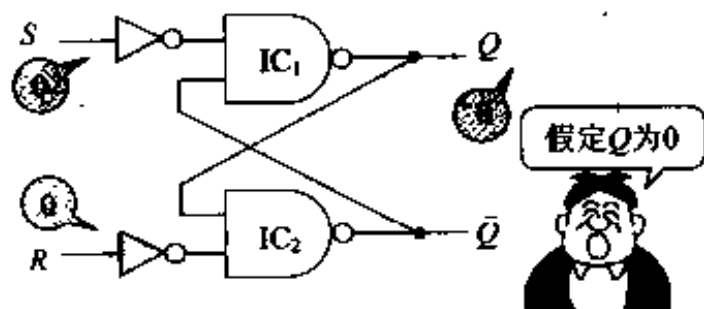


博士 那么,说明 RS-FF 的工作原理。

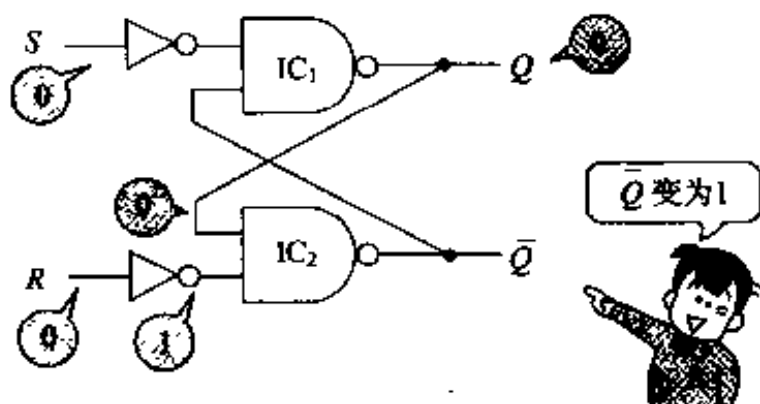
RS-FF 的工作原理

(1) $S=0, R=0$ 时

① 假定 Q 为 0。

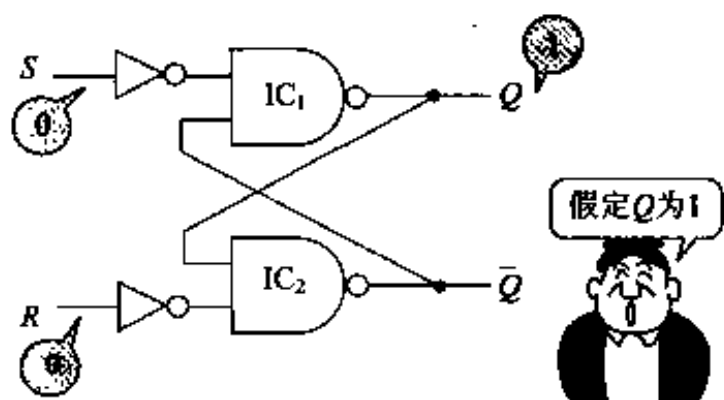


IC₁ 的输入变为 0,1,输出 Q 变为 1。

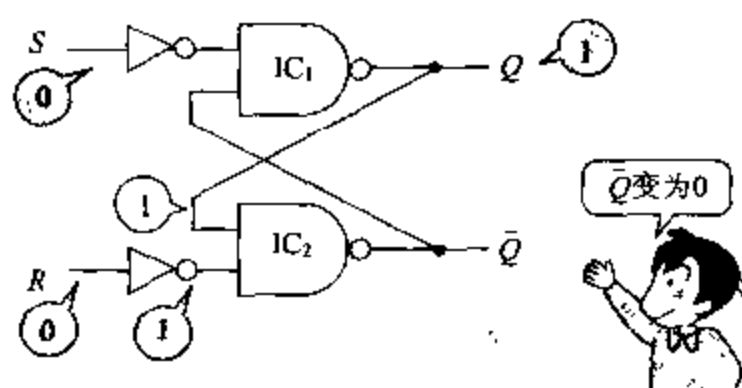


因为 \bar{Q} 为 1,所以,IC₁ 的输入变为 1,1,输出 Q 变为 0。这与最初 Q 为 0 的假定相同,即 Q 的状态不变。

② 假定 Q 为 1。



IC₂ 的输入变为 1,1,输出 \bar{Q} 变为 0。



因为, Q 变为 0, 所以, IC_1 的输入变为 1, 0, Q 变为 1。这与最初 Q 为 1 的假定相同, 即 Q 的状态不变。

结果, $S=0, R=0$ 时, 输出 Q 保持最初的状态。

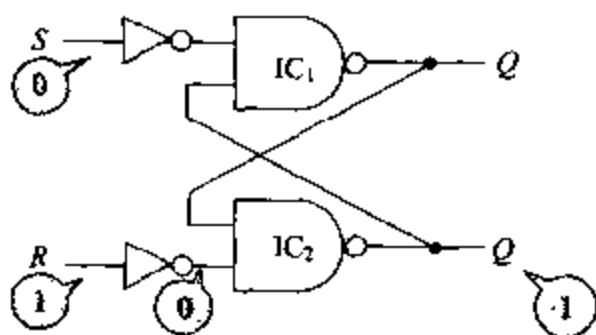
S	R	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1		
1	0		
1	1		

输出维持原来的状态

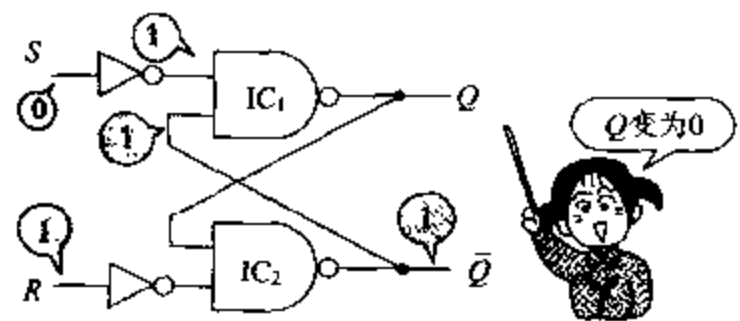
(2) $S=0, R=1$ 时

因为 R 为 1, 经过非门变为 0, 所以 IC_2 的输入为 0。

IC_2 为与非门, 对于与非门一个输入为 0, 输出必为 1。



因为, 输出 \bar{Q} 为 1, 所以, IC_1 的输入变为 1, 1, 输出 Q 变为 0。

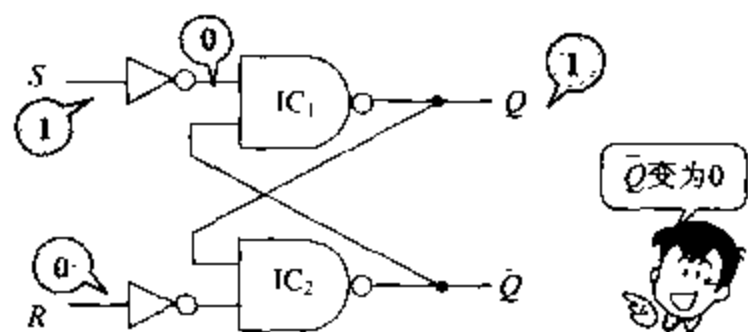


(3) $S=1, R=0$ 时

因为 S 为 1, 经过非门变为 0, 所以 IC_1 的输入为 0。

与上述道理一样, 输出 Q 变为 1。

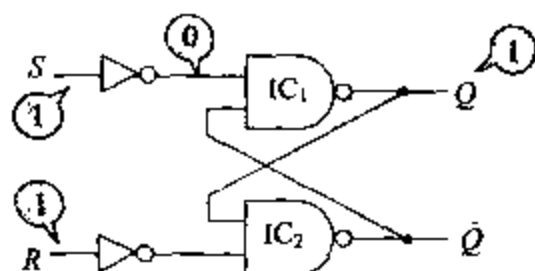
因为, 输出 Q 为 1, 所以, IC_2 的输入变为 1, 1, 输出 \bar{Q} 变为 0。



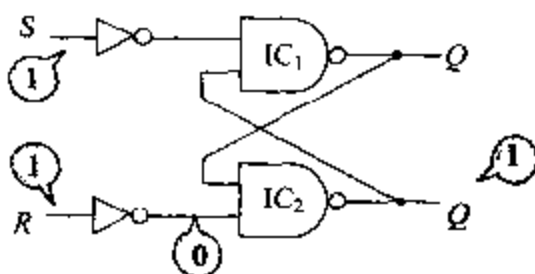
(4) $S=1, R=1$ 时

因为 S 为 1, 经过非门变为 0, 所以 IC_1 的输入为 0。

因此, 输出 Q 变为 1。



同样, R 为 1, IC_2 的输入变 0, 输出 \bar{Q} 变为 1。



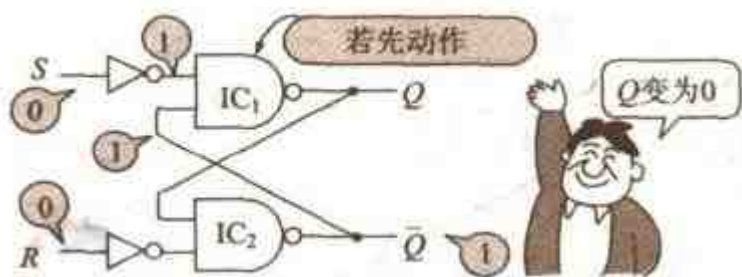
这里应注意的是, 若上述那样考虑, $S=1, R=1$ 作为输入时, 输出 $Q=1, \bar{Q}=1$ 是不稳定状态。若下次输入 $S=0, R=0$ 时, 触发器的 Q 与 \bar{Q} 变为

第5章 存储器电路

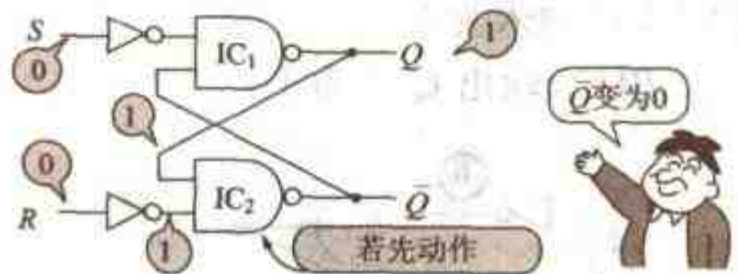
0、1 或 1、0, 则触发器状态不确定, 因此, $S=1, R=1$ 的状态是不允许的。

小明 这是什么意思?

博士 当 $Q=1, \bar{Q}=1$ 稳定时, 假定输入 $S=0, R=0$, 若 IC_1 优先动作, 则输出 $Q=0, \bar{Q}=1$ 。



然而, 若 IC_2 先动作, 输出 $Q=1, \bar{Q}=0$ 。



所以, RS-FF 的下次输出状态不确定, 因此, 禁止 $S=1, R=1$ 这种状态。最终结果获得的 RS-FF 特性表 (或称为状态真值表、状态转换真值表) 如下。

RS-FF 特性表

S	R	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	0	1
1	0	1	0
1	1	X	X

保持 (保持) 禁止 (禁止)

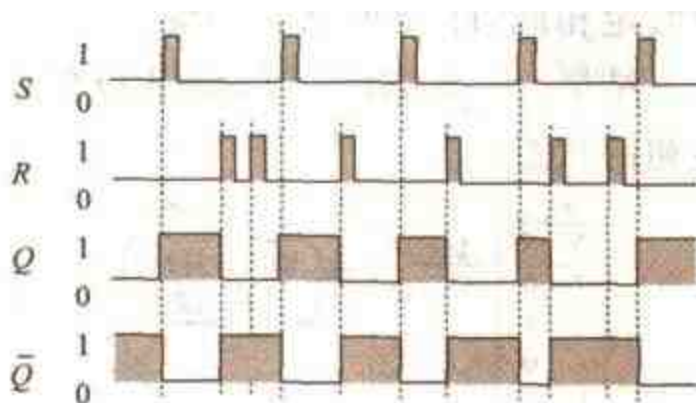
小明 对于 RS-FF, 若置位端一次输入数据 1, 复位端为 0, 其后置位端的输入即使改变, 仍保持最初输

入的数据 1。

小丽 然后, 若复位端输入数据 1, 则保持的数据 1 变为 0, 即复位。

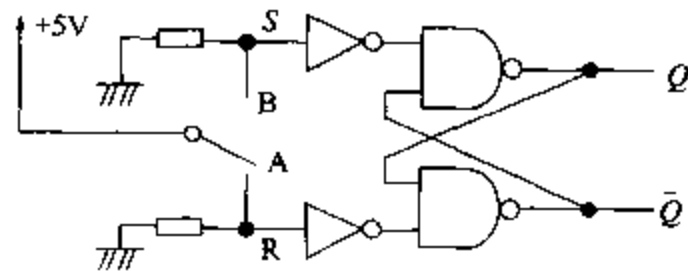
博士 是这样, 这就理解为什么 RS-FF 是 1 位数据存储器电路。

试用下列时序图确认 RS-FF 的工作状态。

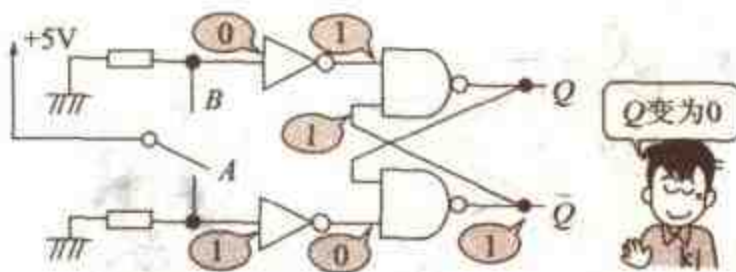


RS-FF 的应用

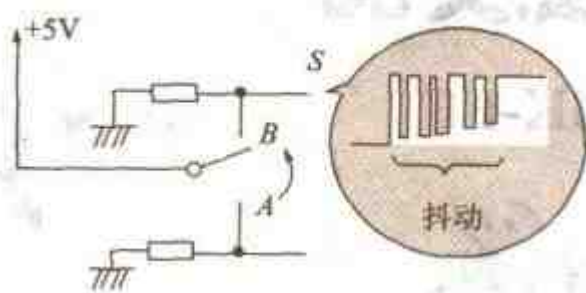
博士 RS-FF 可用于防止机械开关引起的抖动。



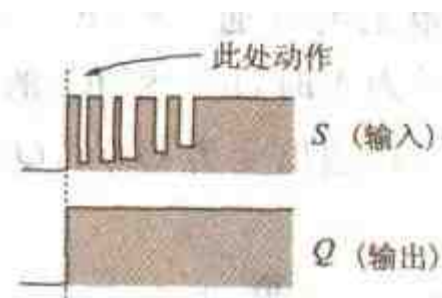
小明 对于上述电路, 开关接在 A 时, 输出 Q 稳定为 0 的状态。



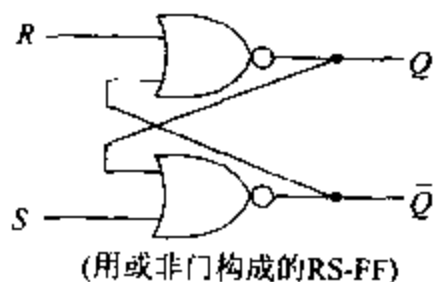
博士 若开关接到 B, 由于抖动的影响, 加在 S 端的信号的变化情况如下图所示。



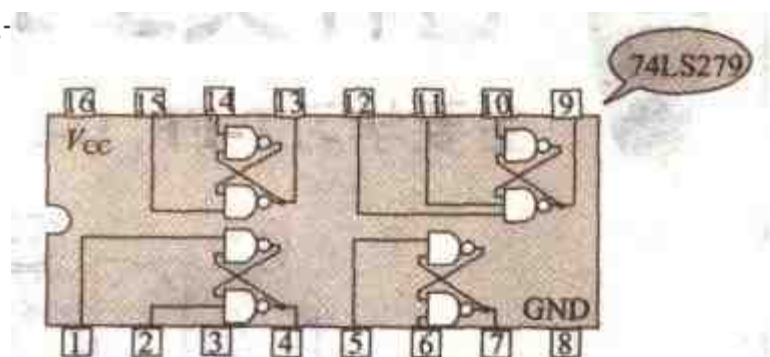
然而, 对于 RS-FF, S 端一次输入 1, 以后输入无论是 0 还是 1, 输出 Q 维持 1 的状态不变。即输出 Q 不受抖动的影响。



小丽 RS-FF 也可以用或非门构成。

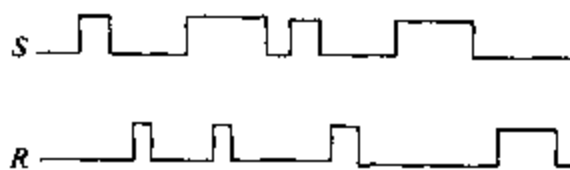


博士 RS-FF 可用与非门及或非门等简单构成, 但市场也有专用集成电路出售。

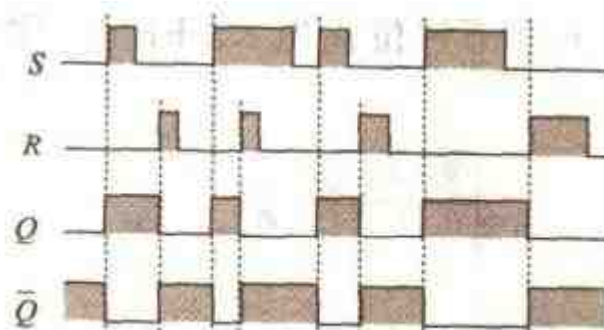


练习题

问题 1 在 RS-FF 的 S 与 R 端输入下述那样的信号时, 输出 Q 和 \bar{Q} 的波形为何种形式呢?



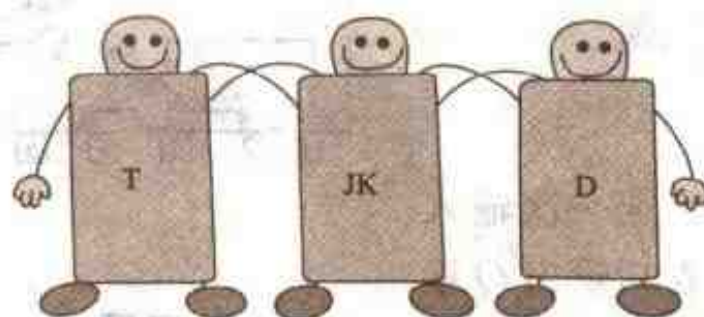
解答



2

各种类型的触发器

主要学习T-FF, D-FF和JK-FF



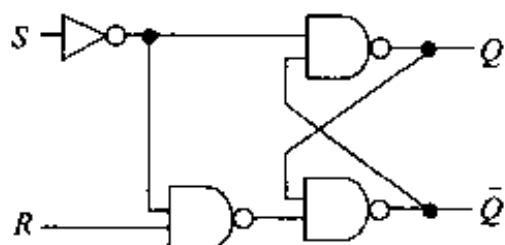
置位优先 RS-FF

博士 上节学习 RS-FF 时,输入 S 和 R 同时为 1 为禁止状态。也有不是这种情况的,即输入 $S=1, R=1$ 时, S 输入优先动作的置位优先 RS-FF。

看一下置位优先 RS-FF 电路图。

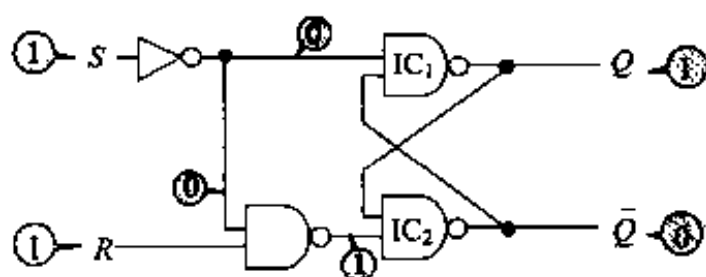
S	R	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	0	1
1	0	1	0
1	1	1	0

(置位优先RS-FF特性表)



(置位优先RS-FF电路图)

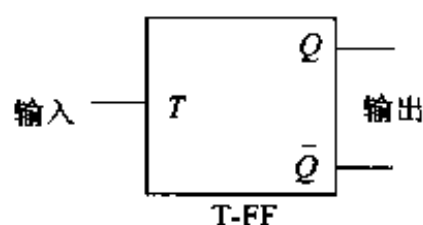
小丽 输入 S 和 R 不同时为 1 时,工作状态与普通 RS-FF 一样,但 S 和 R 同时为 1 时, IC_1 和 IC_2 的输入各自变为 0、1,输出变为 $Q=1, \bar{Q}=0$ 。



小明 也就是说,与输入 $S=1, R=0$ 时工作状态相同。

T-FF

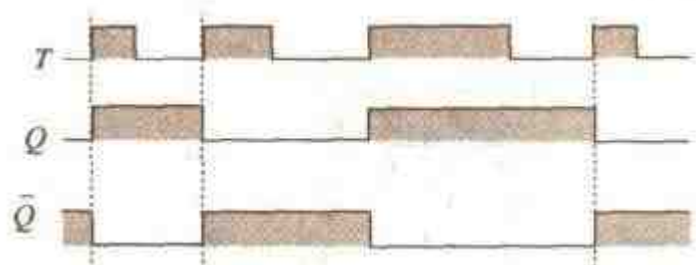
博士 T-FF 是反转触发器的简称。



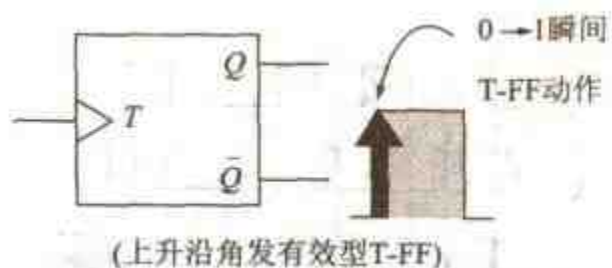
反转触发器



对于 T-FF, 每来一个输入, 输出反转一次。用下列时序图确认 T-FF 的工作状态。



小明 在这个时序图中, 输入脉冲从 0 到 1 的上升瞬间 T-FF 动作。



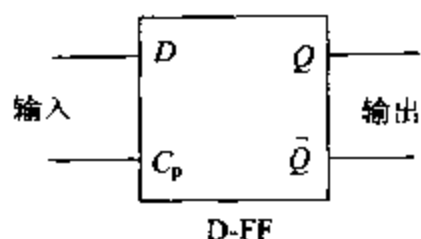
小丽 这种类型触发器称为边沿触发器, 这在第 2 章已经学习过。

博士 没有 T-FF 专用集成电路, 可使用其他类型触发器简单构成 T-FF。

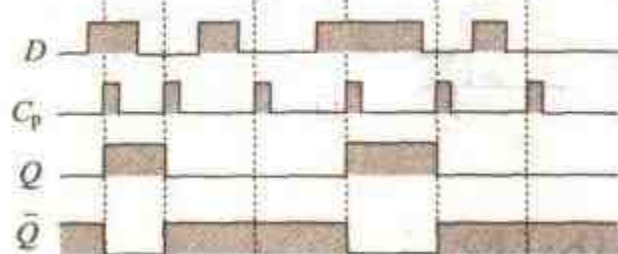
D-FF

博士 D-FF 也称为延迟触发器。

D-FF 仅限于有效时钟脉冲输入时, 它的输出 Q 状态仅仅取决于时钟脉冲来到的瞬间输入端 D 的状态。用下列时序图确认上升沿触发有效型 D-FF 工作状态。

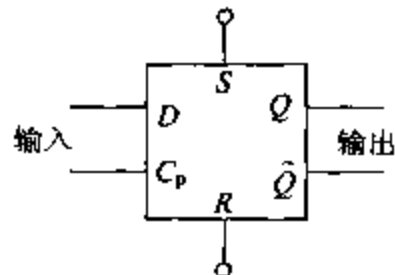


延迟触发器



小明 在时钟, 脉冲 C_P 从 0 到 1 的上升瞬间, 获取输入 D 的状态, 从而决定输出 Q 的状态。

博士 D-FF 也有带有复位端和置位端的延迟触发器。

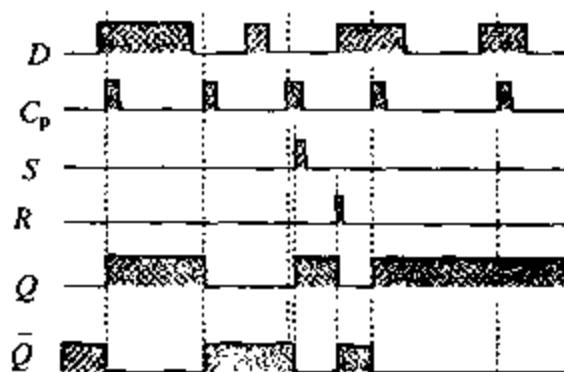


带有S-R输入端的D-FF

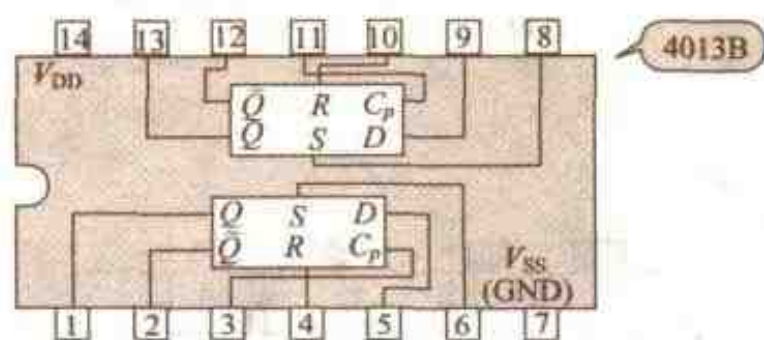


这种 D-FF 的输入 D 与 C_P 无关, 在置位端加信号输出 Q 为 1, 在复位端加信号输出 Q 为 0。

小丽 S, R 输入优先 D, C_P 。

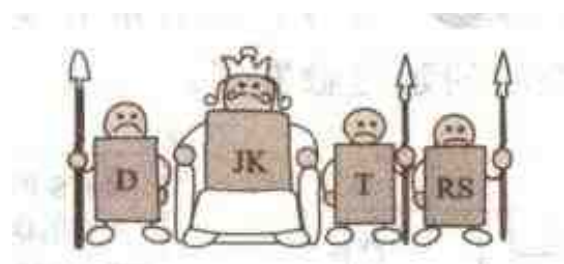


博士 带有 S, R 端的 D-FF JK-FF 将如何动作呢？
有 C-MOS 型 4013B 等。

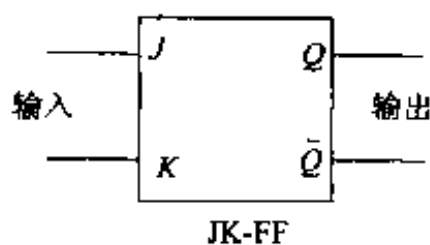


JK-FF

博士 JK-FF 是一种应用广泛的触发器，有触发器王之称。JK 是英文 King 和 Jack 的缩写。



通常的 RS-FF 使用不方便之点就是禁止输入端 R 与 S 同时输入为 1 的状态，改进这种缺点的就是 JK-FF。



小丽 那么，基本的工作状态与 RS-FF 相同吧。

博士 是这样。JK-FF 的 J 输入端相当于置位端， K 输入端相当于复位端。

小明 J 与 K 同时输入 1 时，

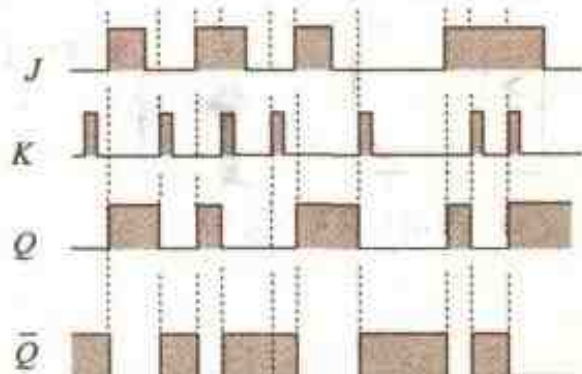
JK-FF 将如何动作呢？

博士 J 与 K 同时输入 1 时，则输出反转，即这时相当于 T-FF 工作状态。

J	K	Q	\bar{Q}	
0	0	Q	\bar{Q}	← 维持
0	1	0	1	← 复位
1	0	1	0	← 置位
1	1	\bar{Q}	Q	← 反转

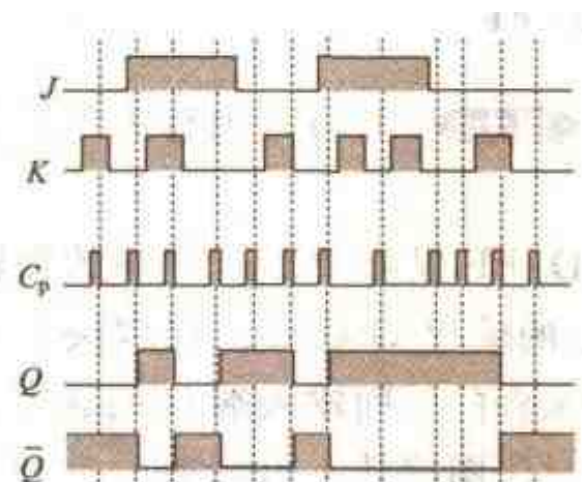
(JK-FF 的特性表)

用时序图确认 JK-FF 的工作状态。



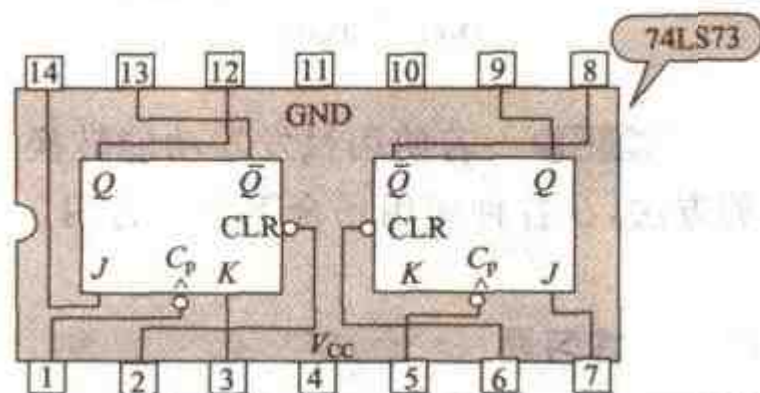
小丽 两个输入端同时为 1 也可以吧。

博士 是这样。下面确认带有时钟输入端的 JK-FF 的工作状态。

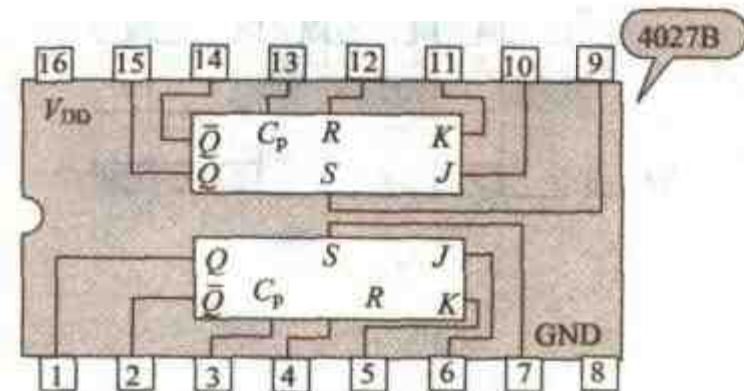
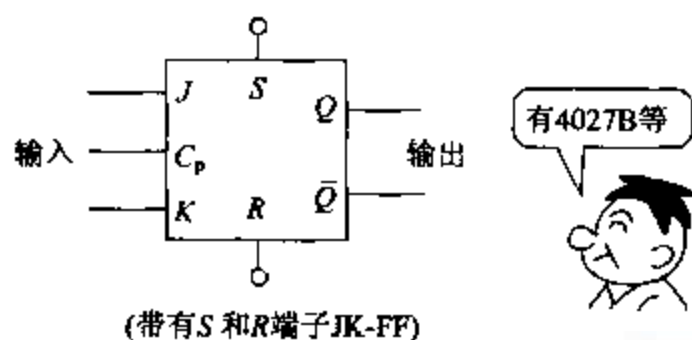


(C_p : 下降沿触发)

博士 JK-FF 集成电路有带有清零(复位)端的触发器。若清零端输入有效信号,这期间时钟输入无效,输出 Q 变为 0。若清零信号输入结束,维持到下一次工作的状态。实际的 JK-FF 集成电路有 74LS73, 现考察一下 74LS73。



另外,市场上还有带有置位(预置),复位(清零)端的 JK-FF 集成电路出售。

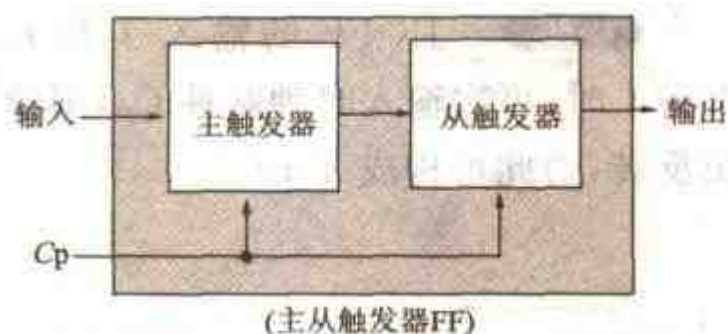


主从触发器

小明 在数据规格表中看到的

触发器集成电路还有主从触发型,这是什么意思呢?

博士 主从的术语就意味有主人和从属者组成。主从触发器集成电路是由主触发器和从触发器二级构成的。



从触发器的动作受主触发器的控制,主从触发器是在输入脉冲下降(下降沿触发)时决定新的输出状态。

触发器的功能转换

博士 一种触发器也可以由其他类型触发器构成。

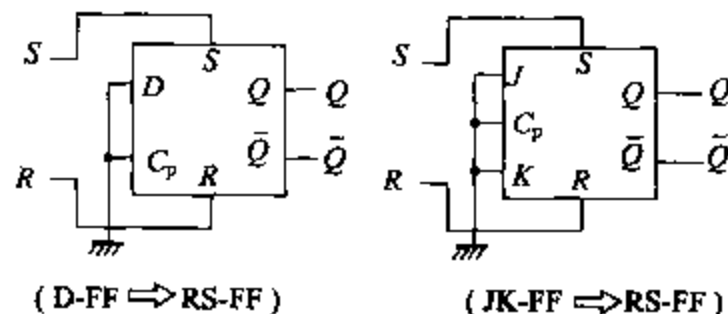
小明 例如,可用 D-FF 构成 T-FF。

博士 这里介绍几个转换实例。

(1) RS-FF 的构成

博士 用带有置位和复位端的触发器可简单构成 RS-FF。

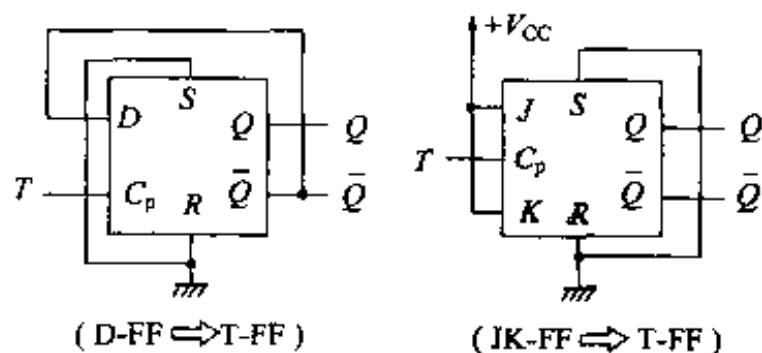
小丽 未用端子接电源或地即可。



(2) T-FF 的构成

博士 若将 D-FF 输出 \bar{Q} 反馈到输入 D , 则输出 Q 反转, \bar{Q} 变为下次输入 D , 因此, 再次输入时钟脉冲 C_p , 则输出 Q 反转, 工作状态与 T-FF 相同。

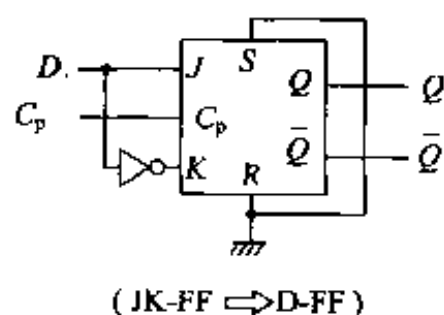
小明 JK-FF 的输入 J 和 K 都为 1 时, 再次输入时钟脉冲 C_p , 则输出反转, 由此可构成 T-FF。



(3) D-FF 的构成

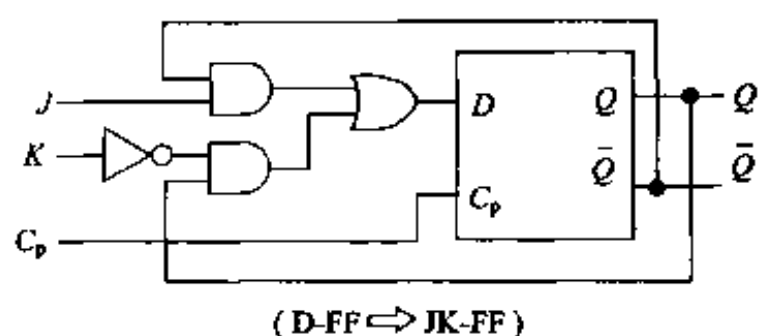
博士 用 J-FF 构成 D-FF 的实例如下。

小丽 在输入 D 端输入 0 的情况下, $J=0, K=1$, 时钟脉冲有效时, 输出 Q 变为 0。在输入 D 端输入 1 的情况下, $J=1, K=0$, 时钟脉冲有效时, 输出 Q 变为 1。



(4) JK-FF 的构成

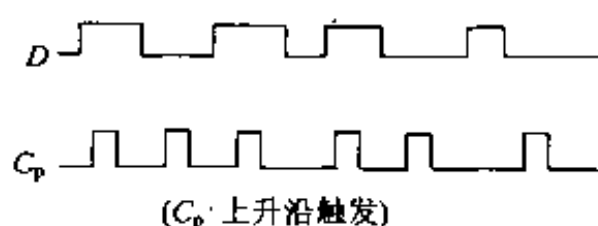
博士 用 D-FF 构成 JK-FF 的实例如下。



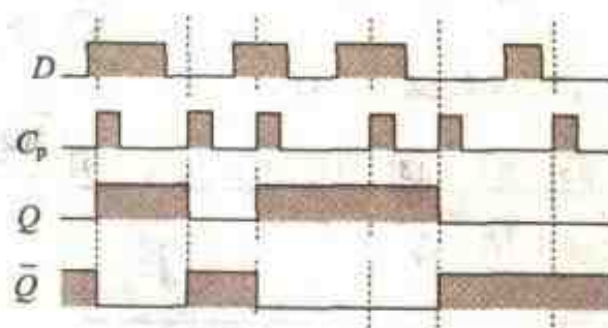
小明 若使用触发器功能转换的方法, 在各种应用场合下非常有用。

练习题

问题 1 D-FF 的输入如下所示, 输出将如何呢?



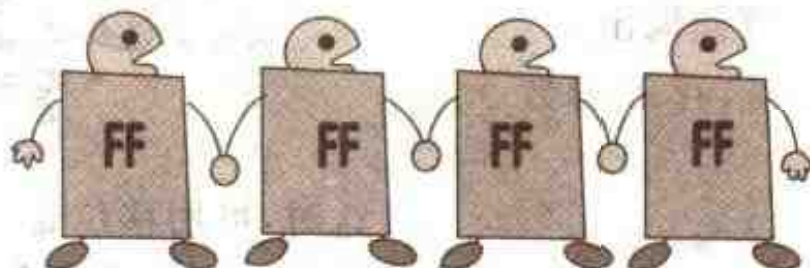
解答



3

移位寄存器

主要学习存储器电路



寄存器

博士 存储数据的电路称为存储器，暂存数据而规模小的存储器称为寄存器。

小明 寄存器像一种笔记本式账本。

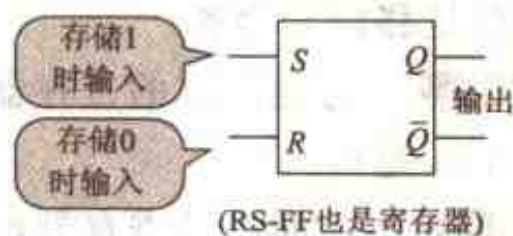


寄存器像一种笔记本式账本

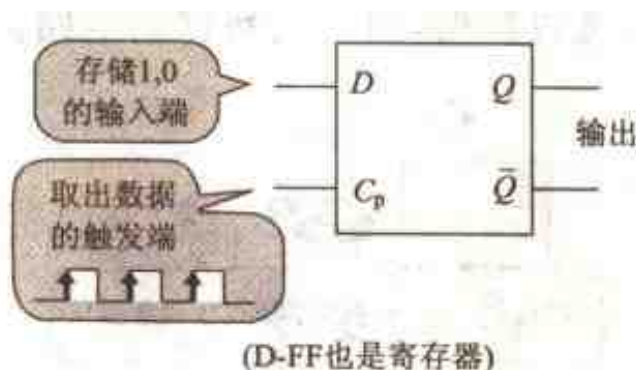
博士 在数字电路中寄存器非常重要，它多用于计算机内部电路。

博士 很多触发器作为寄存器使用吧。

博士 是这样。例如，RS-FF 的置位端可以当作存储 1 时输入端，复位端可以当作存储 0 时输入端。

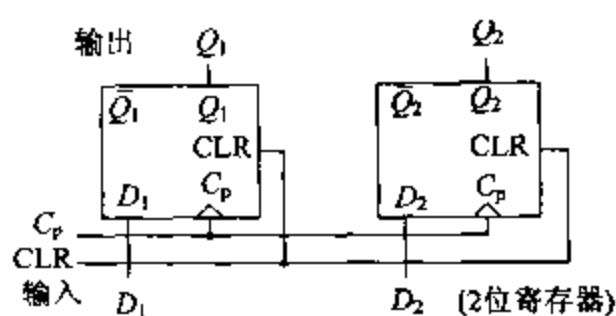


另外，D-FF 使用 D 端子输入数据 1, 0。C_P 端变成存放数据的触发端。



小明 用 1 个触发器构成 1 位的寄存器，因此，将需要数量的触发器级联就可构成多位寄存器。

博士 按照小明的说法，试将两个 D-FF 级联就可以构成 2 位寄存器。



用时钟的上升沿触发有效,存放 D_1 和 D_2 二位数据,作为存储输出。

若清零端再输入信号,存入的数据一起被清除。

移位寄存器

博士 将寄存器级联并处理数据的电路是移位寄存器。

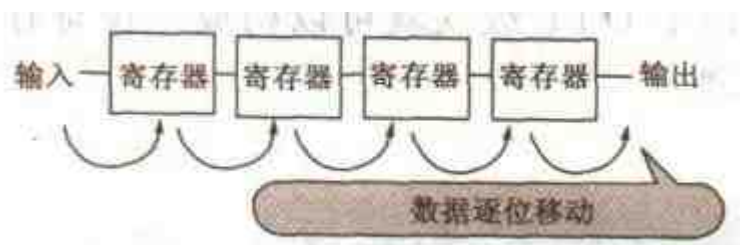
小丽 与前面讲的寄存器电路有什么不同呢?

博士 前面讲的寄存器电路是触发级联用于存储数据的电路。然而,级联的触发器彼此之间存取数据。而移位寄存器是可以从相邻级联触发器边接收数据,边移动数据的电路。



小明 移位寄存器中移位是什么意思?

博士 用移位寄存器在级联的寄存器间将数据逐位移动。

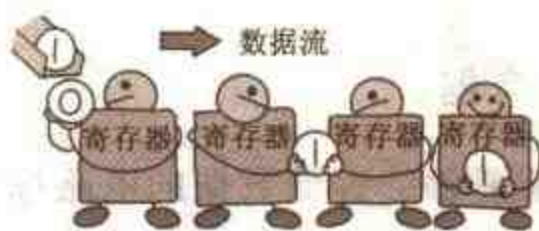


小丽 什么情况下使用移位寄存器呢?

小丽 例如,要存储逐位输入的4个数据。



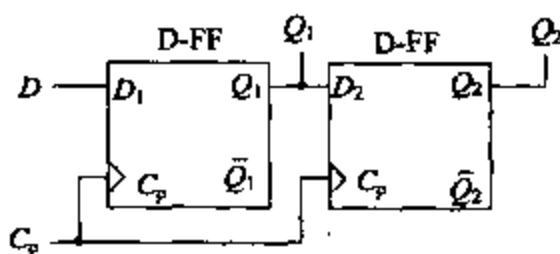
这时,可用移位寄存器,逐位移动输入的数据并存储起来。



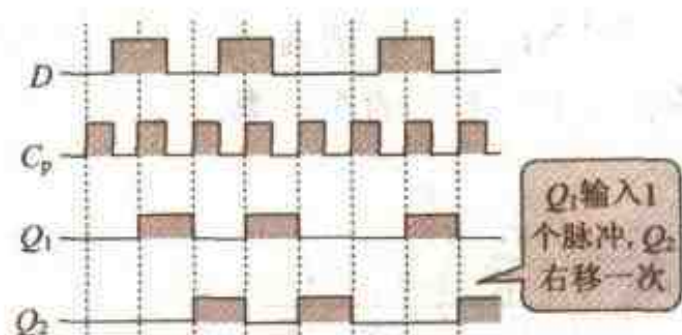
寄存器结构

小明 实际中如何进行移位呢?

博士 试考虑用两个 D-FF 连接的电路。这种接法称为级联方式。



在时钟脉冲 C_p 的上升瞬间(上升沿触发),在 D_1 中接收来自输入 D 的数据,并在 Q_1 端输出。然后,若下次输入 C_p , D_1 接收来自新的 D 的数据。同时在 D_2 中接收 Q_1 输出的以前数据,并在 Q_2 端输出。

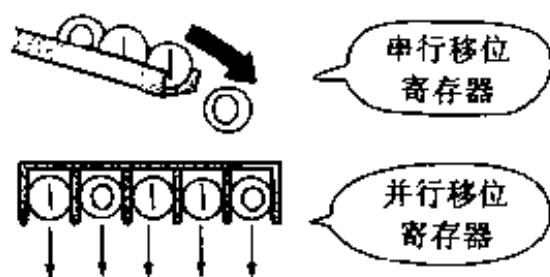


小丽 每来 1 个时钟脉冲, 数据从左寄存器向右寄存器移动 1 位。

小明 若将需要的数据数目的寄存器级联, 就可以进行多位数据移位并存储。

移位寄存器的种类

博士 数据串行排列称为串行移位寄存器, 而数据并行排列称为并行移位寄存器。



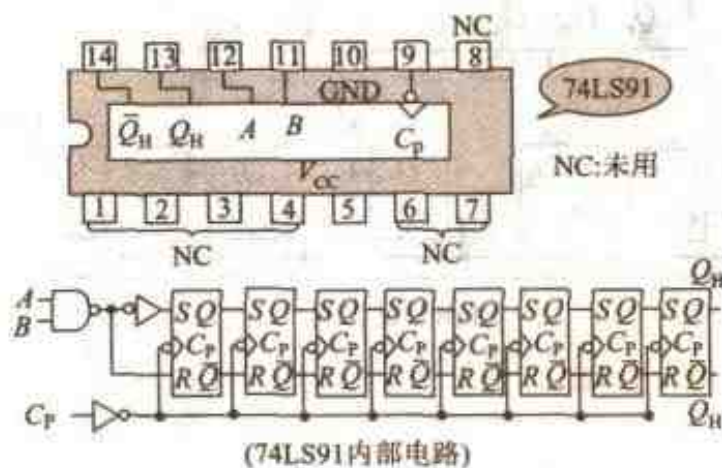
移位寄存器按输入数据串行、并行处理方式分为以下几种。

(1) 串入-串出移位寄存器

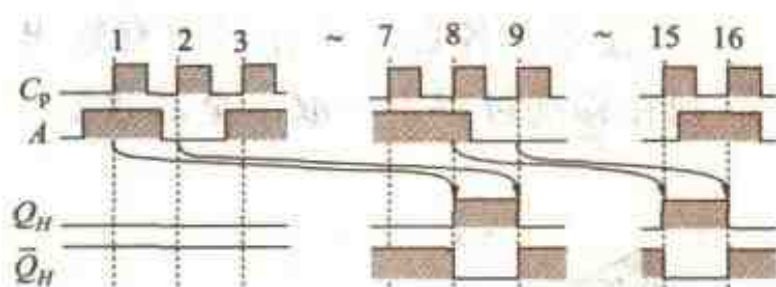
这是在时钟脉冲作用下, 串入数据逐位被寄存器接收, 并在寄存器之间进行移位, 最后串行原样取出数据的移位寄存器。



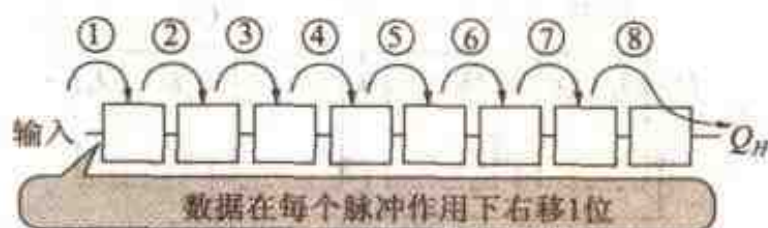
74LS91 是 8 位串入-串出移位寄存器。电路是由 8 个带有时钟输入端的 RS-FF 并排构成的。



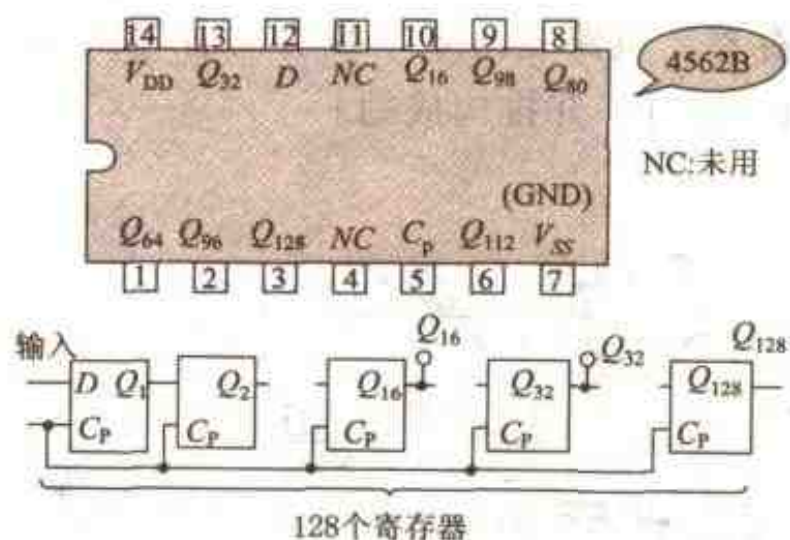
若输入 B 固定为 1, 时钟脉冲触发时, 接收输入 A 的数据。



小丽 在第 8 个时钟脉冲输入时, 开始在 Q_H 输出最初的输入数据。



博士 128 位串入-串出移位寄存器有 C-MOS 型 4562B。

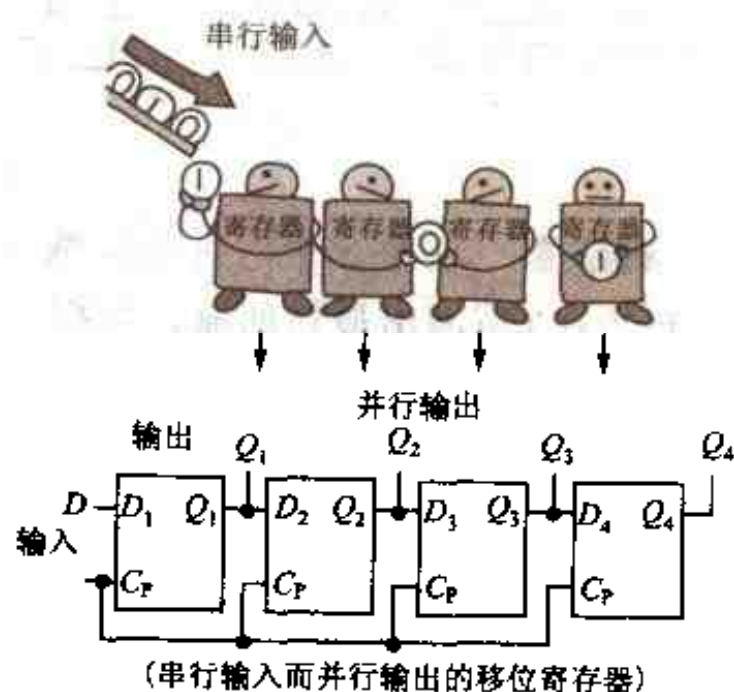


小明 有 128 个寄存器！特别大吧。

博士 这个集成电路在移动过程中可在 8 处取出移位数据。

(2) 串入-并出移位寄存器

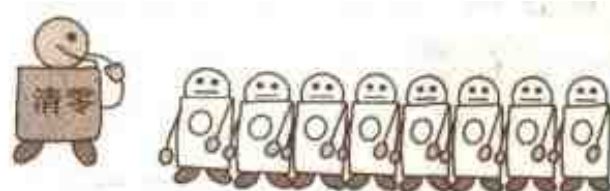
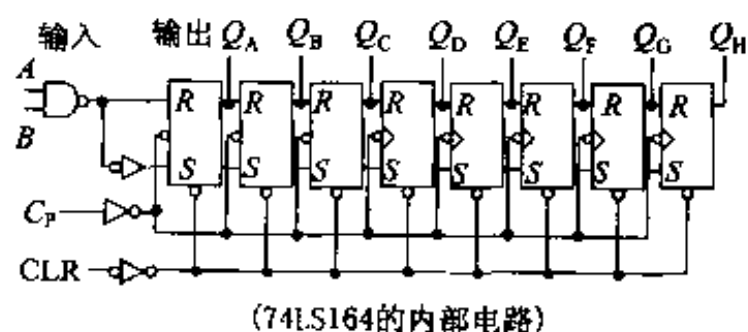
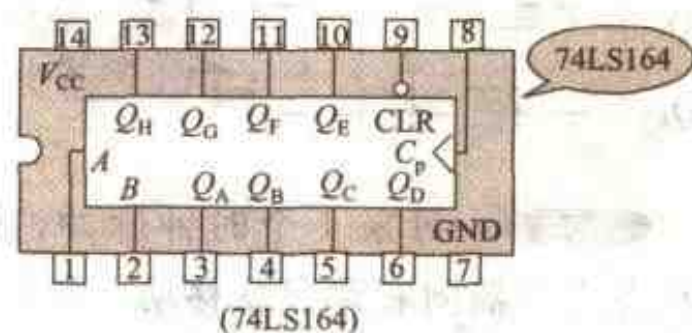
若在并排各自的寄存器中有输出端，则在移动过程中可取出全部数据。



小丽 也就是说，串行输入的数据可以并行输出。

博士 74LS164 是 8 位串行输入而并行输出的移位寄存器。

74LS164 带有清零端，因此，也可以同时清除接收的全部数据。



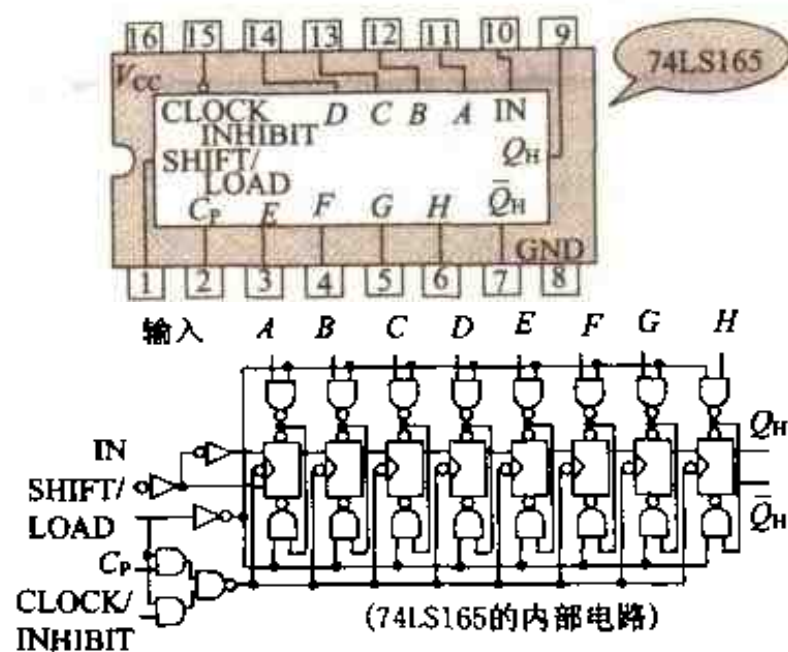
小明 若用任意输出端 $Q_A \sim Q_H$ ，也可以从这些端子串行取出数据。

(3) 并入-串出移位寄存器

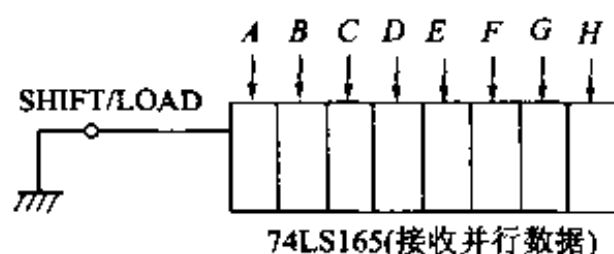
博士 这是并行接收数据，根据移位情况逐位串行输出数据的移位寄存器。



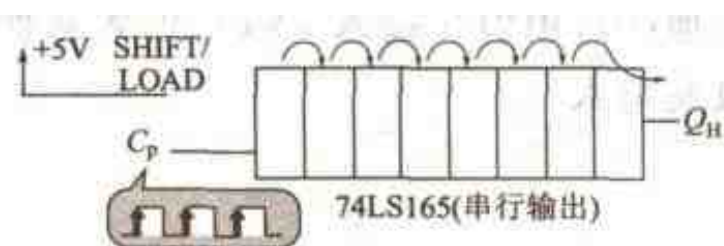
74LS165 是 8 位并入-串出的移位寄存器。



若 SHIFT/LOAD 端先为 0, 在各寄存器中可接收 8 位并行数据。



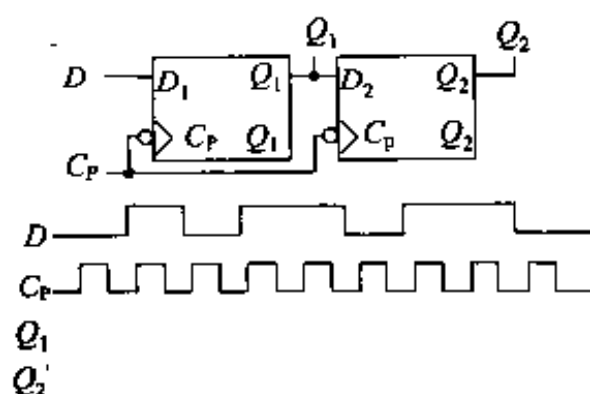
然后, SHIFT/LOAD 端为 1, 若 CLOCK INHIBIT(时钟脉冲有效)端为 0, 在每个时钟脉冲上升沿作用下接收的数据右移 1 位, 并在 Q_H 端输出。



练习题

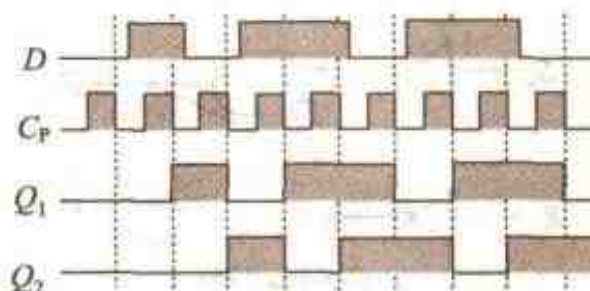
问题 1 74LS173 是如何工作的集成电路, 试用规格表进行分析。

问题 2 请完成下列移位寄存器的时序图。



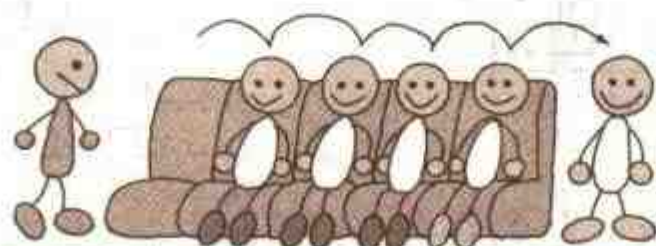
解答

1. 这是 4 位寄存器, 带有与输出隔离的三态功能。
- 2.



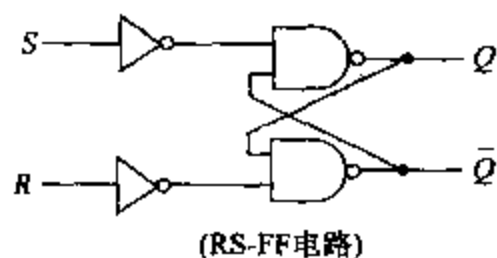
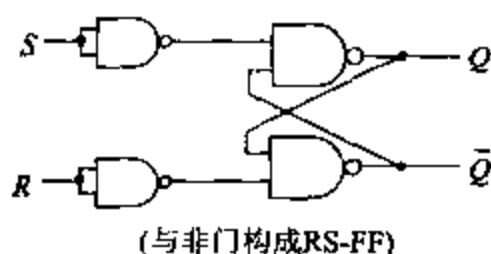
4 实践

试用实验验证寄存器和移位寄存器的工作状态



RS-FF

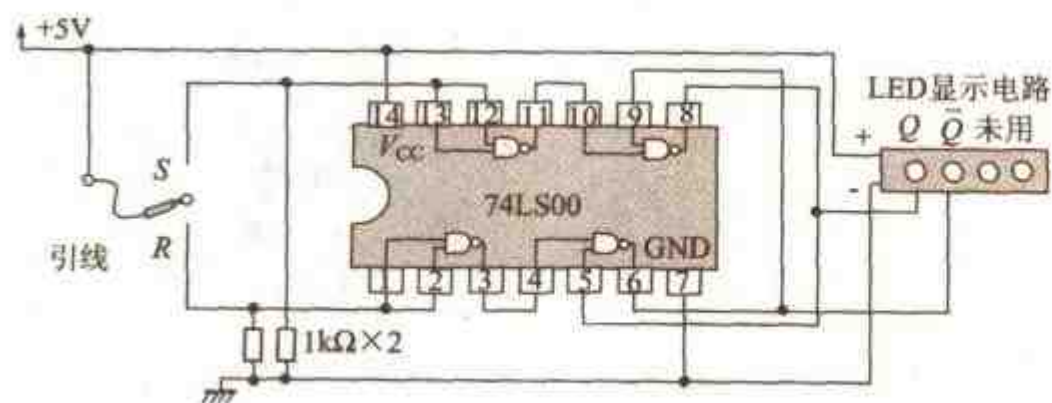
博士 试用实验验证 RS-FF 的工作状态。



博士 实验电路采用与非门 74LS00 组成。

置位端和复位端都通过下拉电阻接地(0),用引线接入 5V(1)电源从而改变输入。

小明 上述电路仅是由与非门 构成。



这是RS-FF
实验电路



实验步骤

- ① 复位端输入 1。这时,LED 灭,输出 Q 。
- ② 置位端输入 1。这时,输出 Q 为 1(LED 亮),输出 Q 为 0(LED 灭)。
- ③ 置位端和复位端都为 0 时(这时电路两端都为无输入状态),输出状态维持不变。
- ④ 若复位端再输入 1,输出 Q 变为 0(LED 灭)。
- ⑤ 试根据实验结果列出特性表。

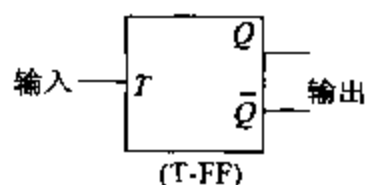
S	R	Q	\bar{Q}
0	0		
0	1		
1	0		
1	1		

请完成特性表

小丽 RS-FF 禁止置位端和复位端同时输入 1 的状态。

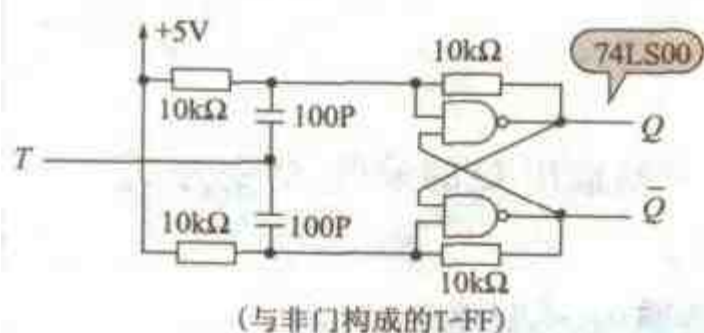
T-FF

博士 用实验验证 T-FF 的工作状态,T-FF 工作状态记住了吗?



小明 记住了,输入 T 每输入一个时钟脉冲,输出 Q 反转一次。

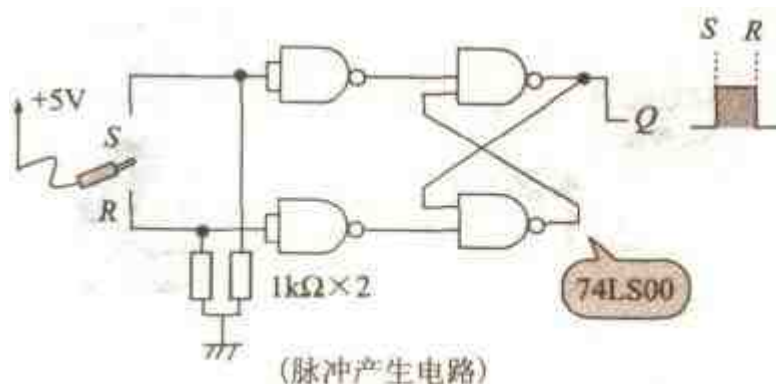
博士 是这样。T-FF 可以用其他触发器构成,但这里用与非门电路构成。该电路在时钟脉冲下降沿触发有效。



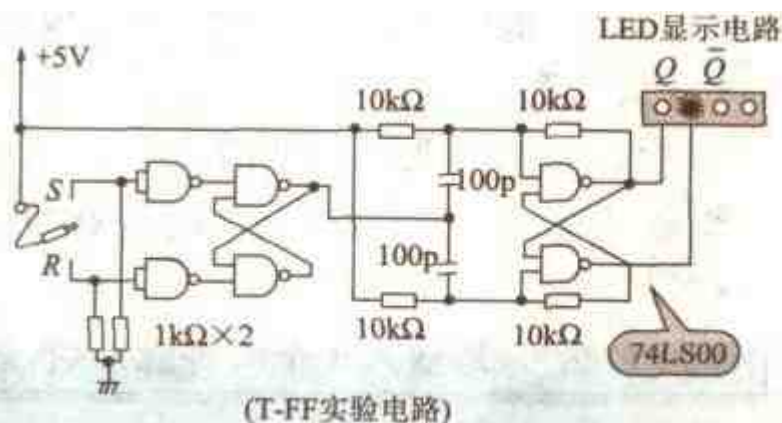
小丽 时钟脉冲如何产生呢?

小明 若用机械开关产生脉冲,则由于抖动的影晌,不能准确地获得一个脉冲。

博士 用手动当作开关,并利用 RS-FF 产生无抖动的脉冲。在 RS-FF 实验电路中,用引线将置位端接到 1 以后,若复位端为 1,就输出一个无抖动的脉冲。



那么,制作电路并进行实验。



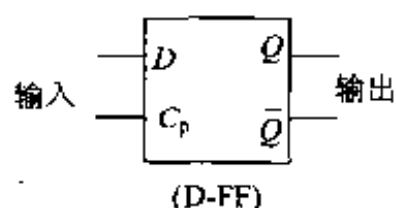
实验步骤

若置位端和复位端依次接到 1, 则输出 Q 和 \bar{Q} 反转, 用实验进行验证。



D-FF

博士 试用实验验证 D-FF 的工作状态。



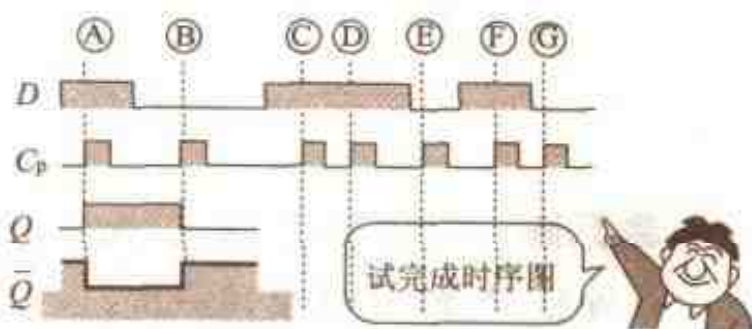
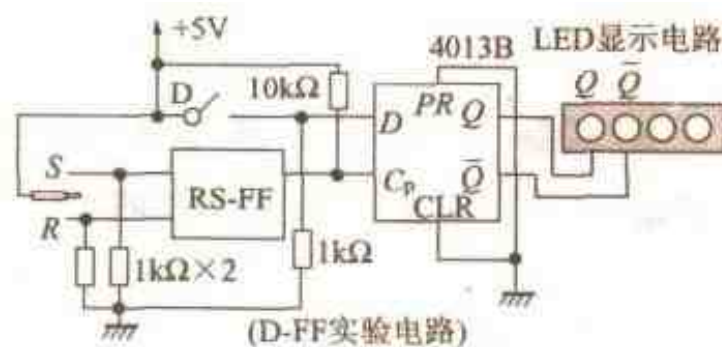
小丽 D-FF 是在时钟脉冲作用下接收输入 D 数据。

博士 是这样。使用 C-MOS 型 4013B 进行实验。对于 4013B, 时



钟脉冲为 0 时, 读取输入 D 数据, 时钟脉冲从 0 上升到 1 时输出读取的数据。

产生输入时钟脉冲的电路与 T-FF 实验一样使用 RS-FF。



实验步骤

输入信号, 根据时序图观察输出 Q 波形。

• A 的状态

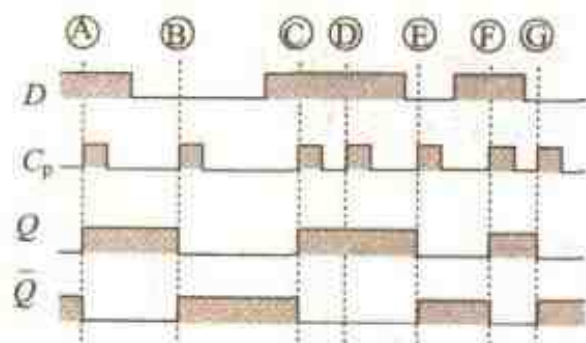
① 验证输出 Q 为 0 电平的波形。

② 输入 D 为 1, 每输入 1 个时钟脉冲后, 观察输出 Q 的波形, Q 变为 1。

• B 的状态

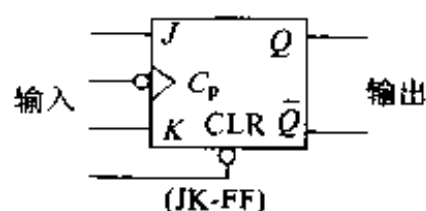
输入 D 为 0, 每输入 1 个时钟脉冲后, 观察输出 Q 的波形, Q 变为 0。

小明 输入信号 A 到 G 时, 观察输出 Q 与 \bar{Q} 的波形如下所示。用 LED 显示电路观察结果也非常有效。



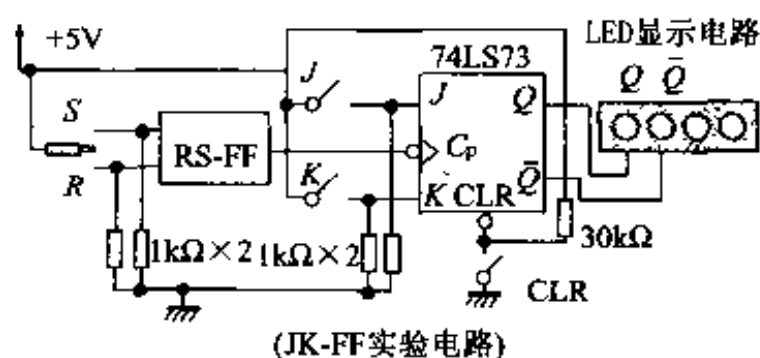
JK-FF

博士 现用实验验证 JK-FF 的工作状态。

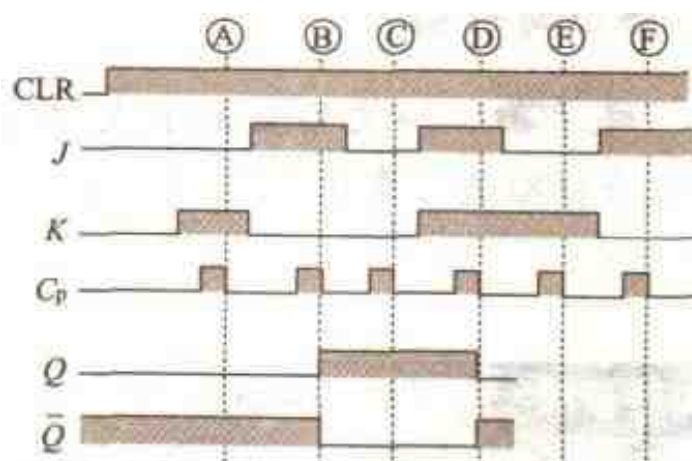


小丽 JK-FF 解决了 RS-FF 的置位端和复位端不能同时为 1 的问题。

博士 是这样。用 TTL 的 74LS73 制作实验电路。



74LS73 是时钟脉冲下降沿触发有效, 利用 RS-FF 产生输入时钟脉冲。



实验步骤

根据时序图输入信号, 观察输出波形。

为慎重起见, 先在清零端输入 0, 对触发器清零, 验证输出 Q 为 0, 输出 \bar{Q} 为 1 的状态。

• A 的状态

J 输入 0, K 输入 1, 输入 1 个时钟脉冲, 输出 Q 为 0, 输出 \bar{Q} 为 1 的状态。

• B 的状态

J 输入 1, K 输入 0, 输入 1 个时钟脉冲, 这时输出 Q 为 1, 输出 \bar{Q} 为 0 的状态。

• C 的状态

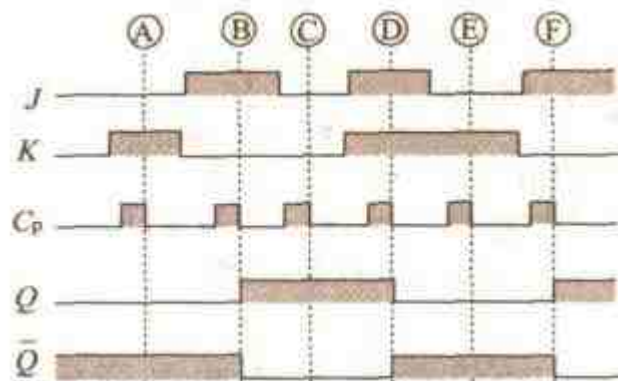
J 输入 0, K 也输入 0 (这时, J 与 K 两端处于什么都不接的状态), 输入 1 个时钟脉冲, 这时, 输出 Q 和 \bar{Q} 都维持以前的状态。

• D 的状态

J 输入 1, K 也输入 1, 输入 1 个时钟脉冲, 这时, 输出 Q 与 \bar{Q} 反转。

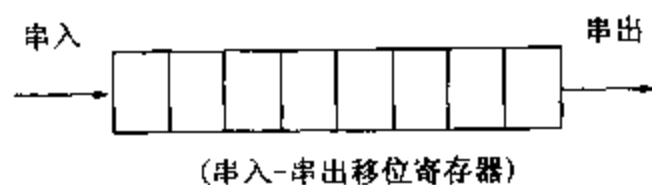
// 第5章 存储器电路

小明 实验结果的时序图如下所示。

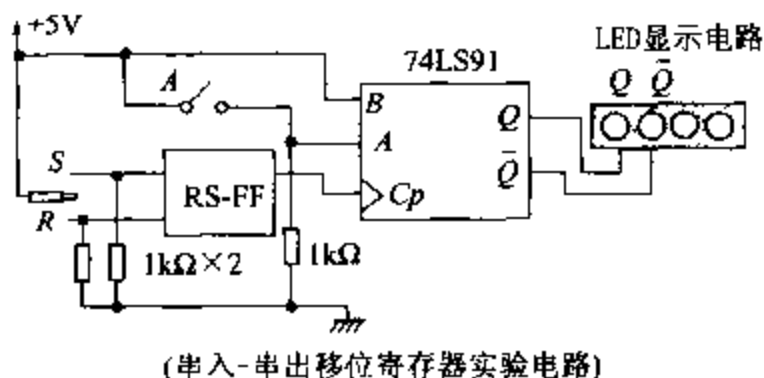


移位寄存器

博士 用实验验证串入-串出移位寄存器的工作状态。



小丽 8 位串入-串出移位寄存器集成电路有 74LS91。

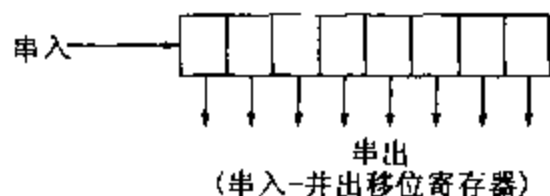


博士 74LS91 是时钟脉冲上升沿触发有效。

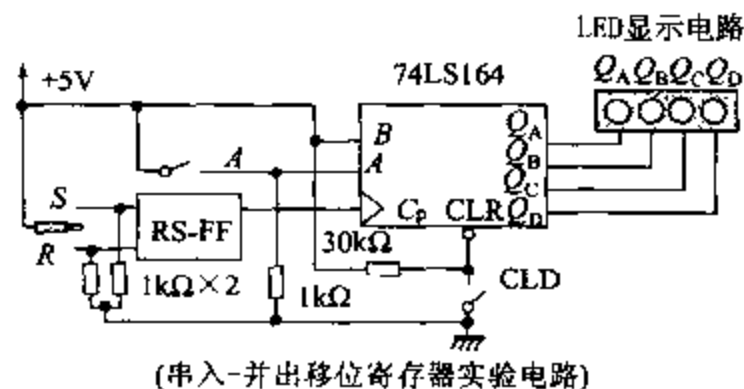
实验步骤

- ① 输入 A 为 1, 输入 1 个时钟脉冲, 这时, 输出 Q 变为 0。
- ② 输入 A 为 0, 输入 7 个时钟脉冲 (加上①共 8 个时钟脉冲)。用实验验证一下在第 7 个时钟脉冲时输出 Q 为 1。

博士 其次, 用实验验证串入-并出发有效的 TTL 74LS164。



集成电路使用时钟脉冲上升沿触



实验步骤

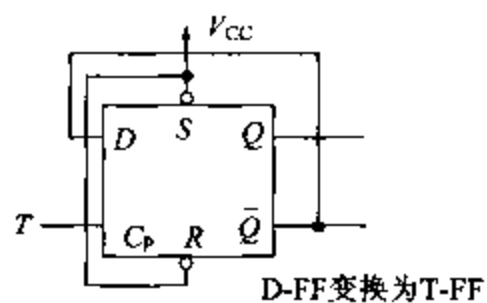
- ① 为慎重起见,在清零端输入 0,对集成触发器清零。
- ② 输入 A 为 1,输入 1 个时钟脉冲,这时,输出 Q_A 为 1。
- ③ 输入 A 为 0,每输入 1 个时钟脉冲, Q_A 中数据移位 $Q_B \rightarrow Q_C \rightarrow Q_D$ 。

练习题

问题 1 将 D-FF 变换为 T-FF,用实验验证其工作状态。

解答

用 74LS74。

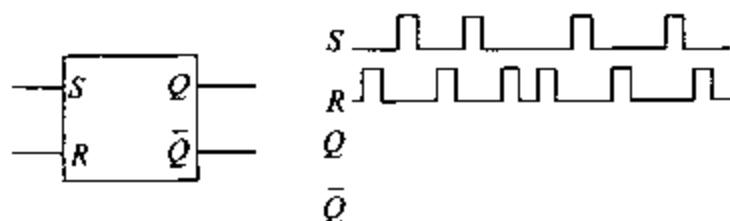


Q

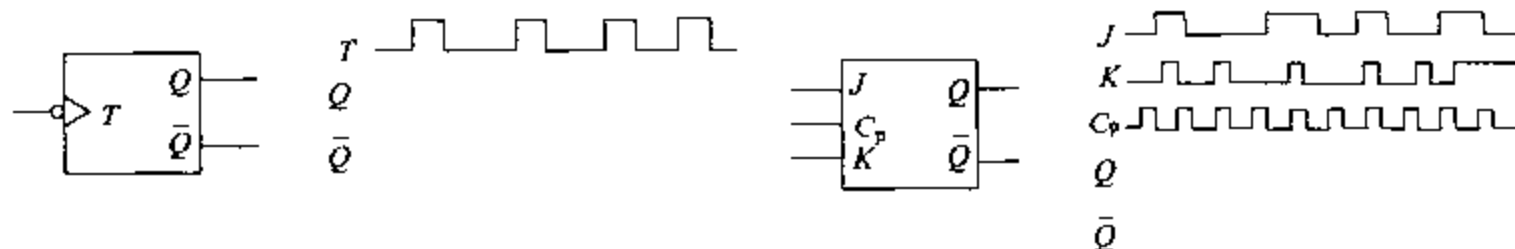
挑战题

(解答省略, 参见本章内容)

1. 试说明 RS-FF 工作情况。 (参见 p. 140)
2. 试考察用 RS-FF 构成防止抖动的电路。 (参见 p. 142)
3. 对于 RS-FF, 试完成下列时序图。 (参见答案)
4. 试说明置位优先 RS FF 工作情况。 (参见 p. 144)
5. 试说明 T FF 工作情况。 (参见 p. 144)
6. 对于 T-FF, 试完成下列时序图。 (参见答案)



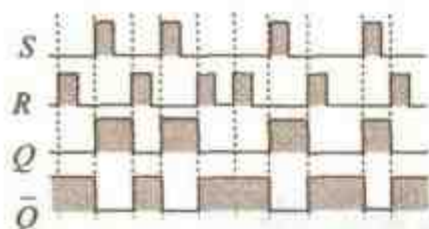
7. 试说明 D-FF 工作情况。 (参见 p. 145)
8. 试说明 JK-FF 工作情况。 (参见 p. 146)
9. 对于 JK-FF, 试完成下列时序图。 (参见答案)



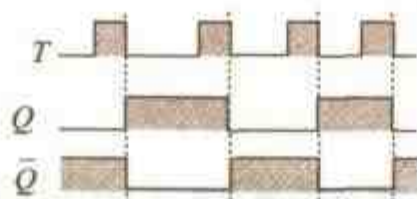
10. 试用 JK-FF 构成 RS-FF 电路。 (参见 p. 148)
11. 试用 JK FF 构成 T-FF 电路。 (参见 p. 148)
12. 试用 JK-FF 构成 D-FF 电路。 (参见 p. 148)
13. 何谓寄存器。 (参见 p. 149)
14. 何谓移位寄存器。 (参见 p. 150)

A 答案

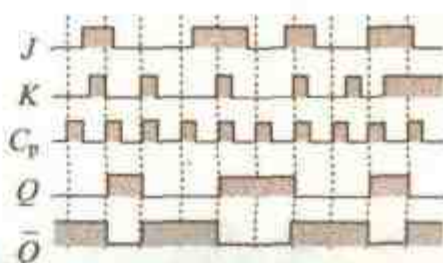
3



6



9





第 6 章

计算器电路



博士



小明



小丽

本章学习目的

对输入脉冲进行计数的电路称为计数器电路。计数器电路是由触发器级联构成的。若按计数器工作方式分有异步式和同步式。在同步计数器中,当计数脉冲输入时所有的触发器是同时反转的,而在异步计数器中,各级触发器则不是同时反转的。

至今学习的数字电路基本上是采用二进制数,因此,计数器也是以二进制计数器作为基础。然而,在电路上采取措施,也能设计除二进制以外任意进制的计数器。

本章开始学习二进制计数器的结构,其后,还逐步学习 2^n 进制和 n 进制计数器。如果牢靠掌握各项学习内容,那么,就能方便设计任意的 n 进制计数器。

另外,还学习根据电路输入数据的不同,能进行任意进制计数的万能计数器,即可编程计数器。

1

计数器结构

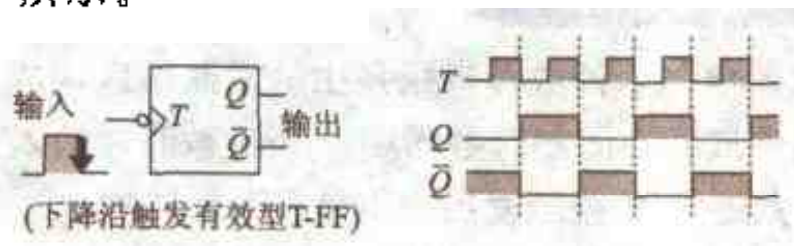
主要学习作为基础的2ⁿ进制计数器



二进制计数器

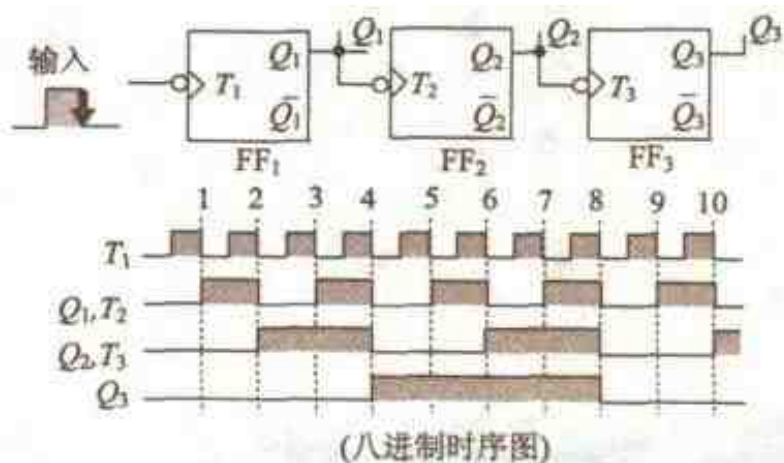
博士 试考察二进制计数器电路。还记得 T-FF 的工作状态吗？

小明 T-FF 的工作状态如下所示。



博士 试观察 T-FF 的输入输出间关系。

小丽 每输入 2 个脉冲时，输出 1 个脉冲。



博士 再看 3 个 T-FF 级联时的工作情况。

小明 由时序图可知，每 1 级 T-FF 将 2 个脉冲变为 1 个脉冲。

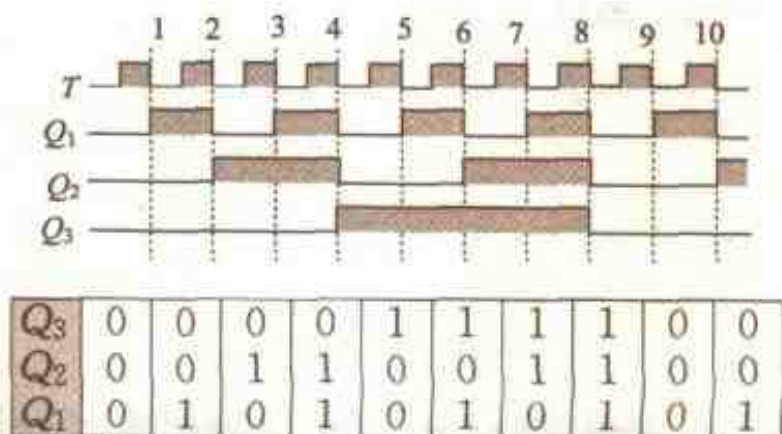
博士 是这样。每输入几个脉冲时输出 1 个脉冲称为分频，这里每 1 个 T-FF 进行 2 分频，那么，输出 Q_1 、 Q_2 、 Q_3 对应于各二进制数的第 2^0 、 2^1 、 2^2 位。

Q_3	Q_2	Q_1
2^2	2^1	2^0

$Q_1 \sim Q_3$ 对应二进制数的 3 位



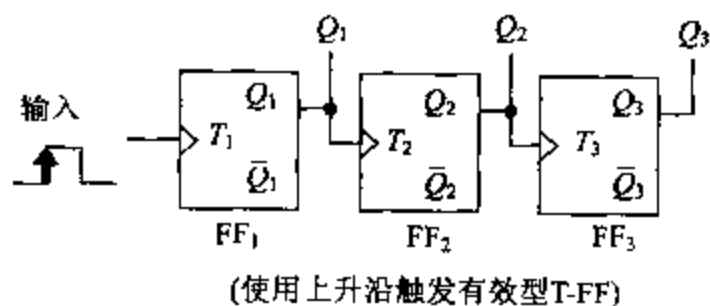
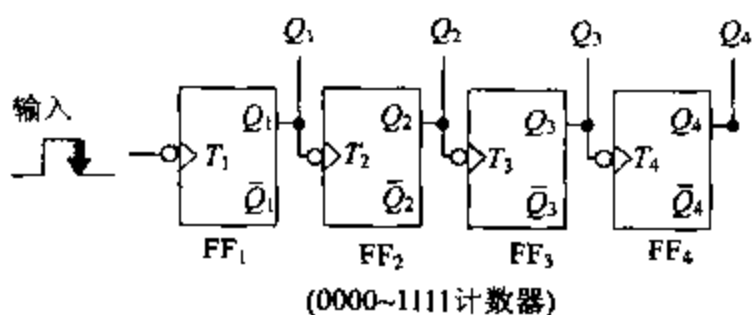
用数字表示时序图如下。



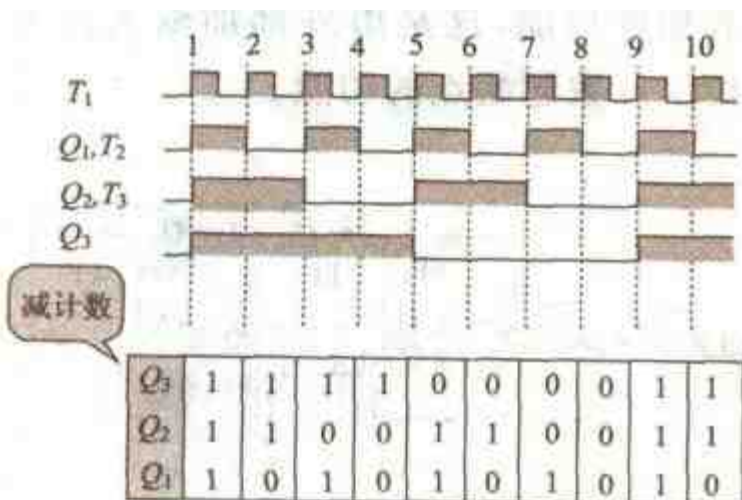
小丽 该电路是在输入脉冲触发下,对二进制数 000 到 111 进行计数。

博士 是这样。这就是二进制计数器的的工作原理。该电路中,输出到 111 时返回到最初的 000,但若增加 T-FF 级联数目,计数的范围非常广。例如,若 4 个 T-FF 级联时,可以对从 0 到 $2^4 - 1$ 的二进制数进行计数。

对于上述电路,使用上升沿触发有效型 T-FF,将会如何呢?



小明 试画出时序图。

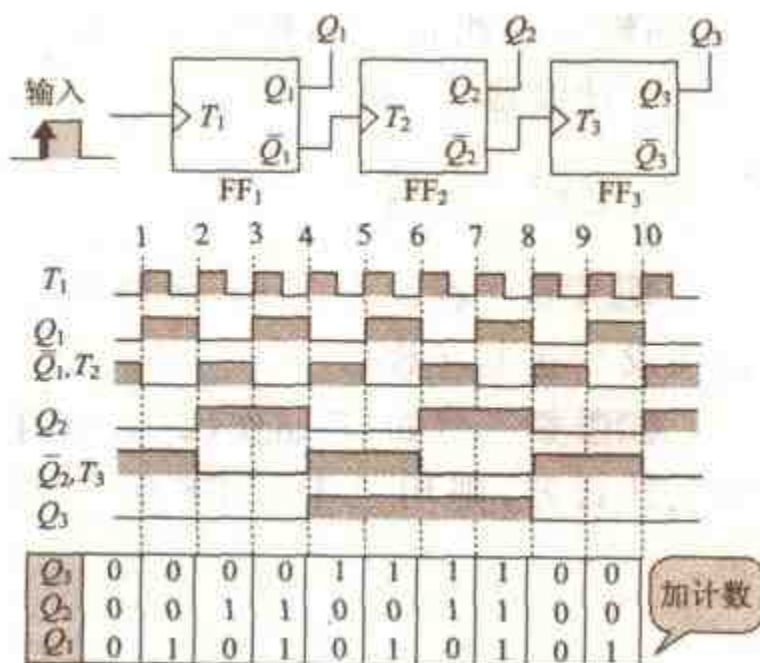


小丽 与上述电路相反,从 111 到 000 进行减计数。

博士 按顺序进行减计数的称为减法计数器。这类计数器有减法计数器和加法计数器。

小丽 使用上升沿触发有效型 T-FF 可以构成加法计数器吗?

小明 使用输出 Q 的电路构成即可。



计数器的名称

博士 这里研究一下计数器的名称问题。几个触发器级联时,所有触发器开始输出都为 0。此后,对时钟脉冲进行计数,若计数到第 n 个时钟脉冲时,触发器的输出都返回到 0,这种计数器称为 n 进制计数器。

小明 例如,3 个 T-FF 级联计数器的输出如表中所示。

脉冲	Q_3	Q_2	Q_1	脉冲	Q_3	Q_2	Q_1
0	0	0	0	6	1	1	0
1	0	0	1	7	1	1	1
2	0	1	0	8	0	0	0
3	0	1	1	9	0	0	1
4	1	0	0	10	0	1	0
5	1	0	1	⋮	⋮	⋮	⋮

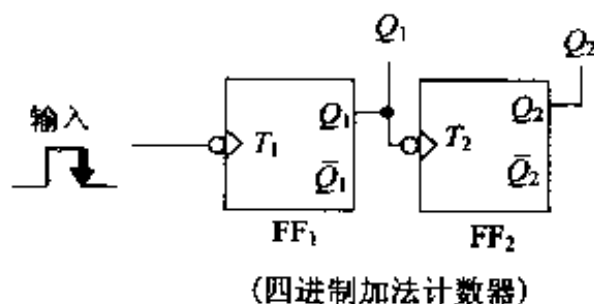
(八进制计数器功能表)

用这个电路若计数到第八个脉冲时,则输出返回到 000,即这个电路为八进制计数器。

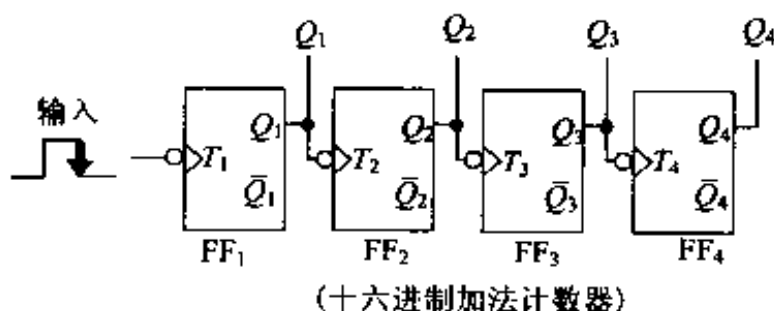
2ⁿ 进制计数器

博士 若 n 个 T-FF 级联就可以构成 2^n 进制计数器。

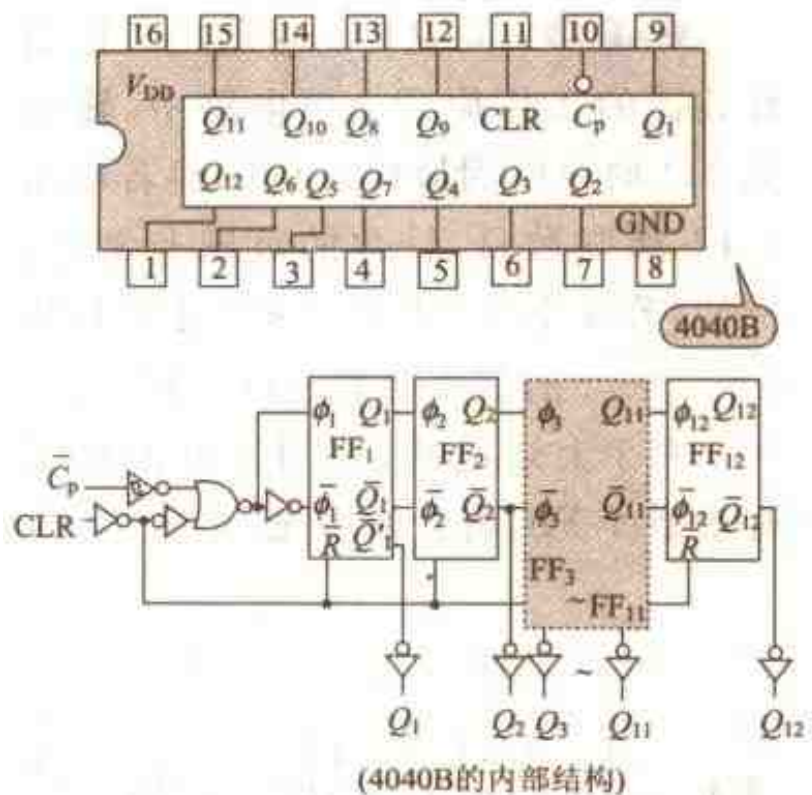
小丽 例如,若制作 ($2^2=4$) 四进制计数器,则用二个 T-FF 级联即可。



小明 另外,可用四个 T-FF 级联构成 ($2^4=16$) 十六进制计数器。



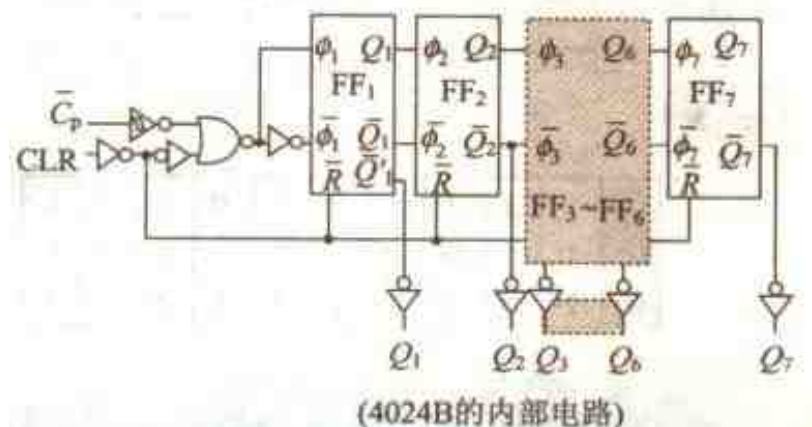
博士 考察一下 2^{12} 进制计数器集成电路 4040B。

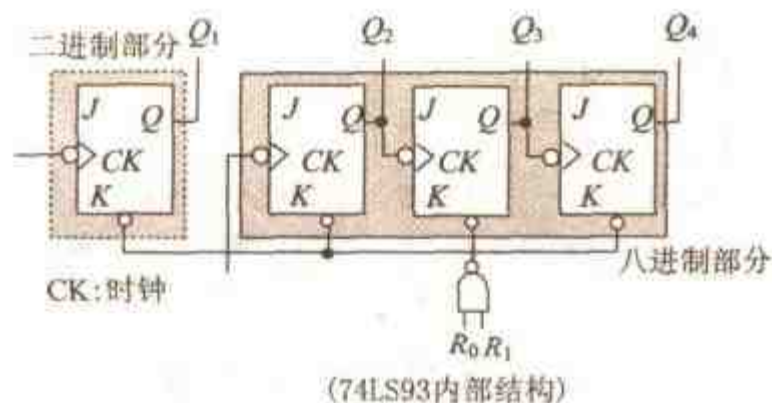


4040B 是时钟脉冲下降沿触发有效的集成电路。电路中所有触发器都有清零端 CLR。

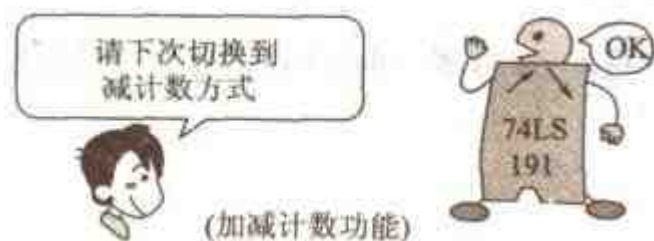
小丽 用 4040B 可构成从 0 计数到 $2^{12}-1$ 的计数器。

博士 除此之外,市场上出售的用于 2^n 进制计数器集成电路有 CMOS 的 4024B (7 位) 与 TTL 的 74LS93 (4 位) 等。也有的集成电路带有预置功能,这是由外部加输入信号设定计数起始点的功能。



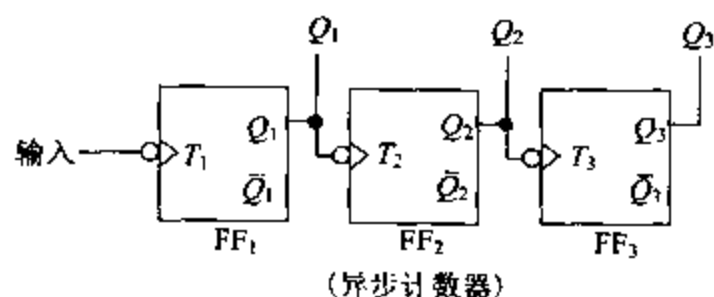


另外,还有的集成电路具有加计数和减计数的可逆计数功能。



同步计数器和异步计数器

博士 试从时间上看 2^n 进制计数器的工作状态。



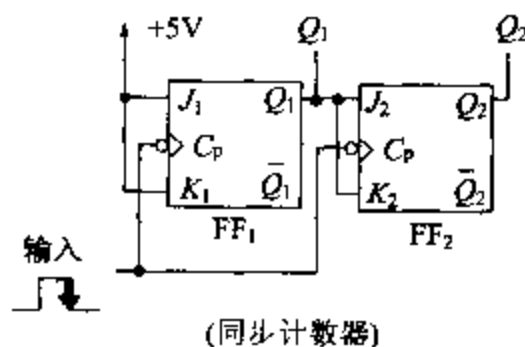
对于上述电路工作过程是这样的,即先对 T_1 输入一个时钟脉冲, Q_1 变为 1, Q_1 的输出 1 再作为 T_2 的输入等等……,每个触发器都等到前 1 个反转后再反转,这样的反转一直顺序

进行下去。也就是说,从第 1 级触发器接收时钟脉冲开始,一直到所有触发器反转结束为止需要一定的时间。这样,每个触发器按顺序反转方式的计数器称为异步计数器。



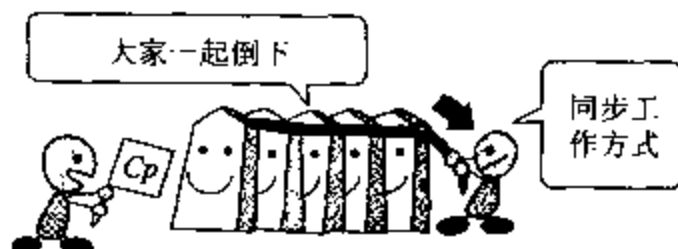
小丽 也有所有触发器都同时反转的计数器电路吗?

博士 有这样的电路。这种方式称为同步式,那么,现在介绍同步计数器的工作过程。使用 JK-FF 构成 4 进制计数器实例如下。



小明 JK-FF 是 J 和 K 都输入 1 时相当于 T-FF 的工作状态。

博士 对于这个电路,在时钟脉冲下降沿作用下所有的触发器同时反转。



// 第6章 计数器电路

小丽 同步和异步计数器如何选用呢?

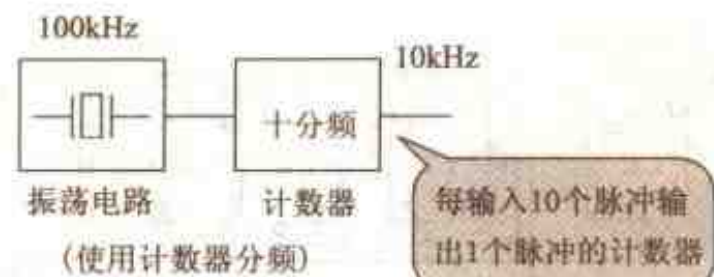
博士 异步计数器的缺点是反转按顺序进行,因此,从开始到最终结束需要一定时间,该时间为纳秒数量级。例如,人们压下按钮开关进行计数的场合,时钟脉冲速度非常低时,采用异步计数器就足够了。然而,要求高速动作时,适宜采用在一个时钟脉冲作用下整个电路同时反转的同步计数器。同步和异步计数器有关内容将在后述章节中详细学习。

计数器的应用

小明 计数器用于何处呢?

博士 数字电路中计数器的应用范围非常广泛。例如,数字时钟本身就是计数器。

数字时钟中,若对 1Hz (1 个脉冲/1 秒) 的脉冲计 60 个为 1 分钟,若计数 $60 \times 60 = 3600$ (个) 脉冲就是 1 个小时。



另外,计数器也常用于分频。例如,要从 100kHz 时钟脉冲中得到 10kHz 时钟脉冲,就常用到计数器。这时,使用原来每 10 个时钟脉冲输出 1 个时钟脉冲的计数器(十进制计数器)即可。

练习题

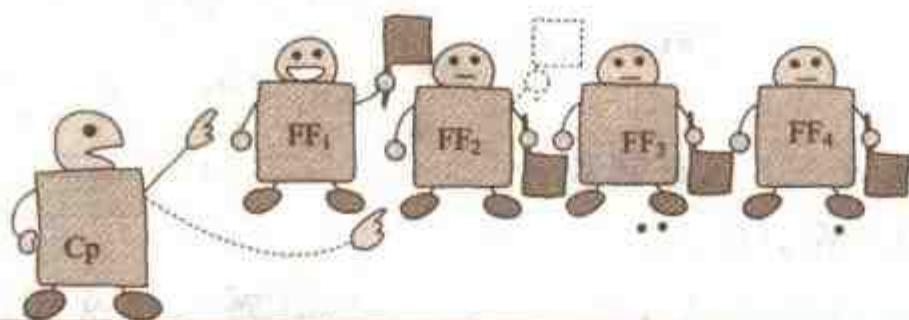
问题 1 为了构成 64 进制计数器,需要多少个触发器?

解答

因为 $2^6 = 64$, 所以需要 6 个触发器。

2 异步 n 进制计数器

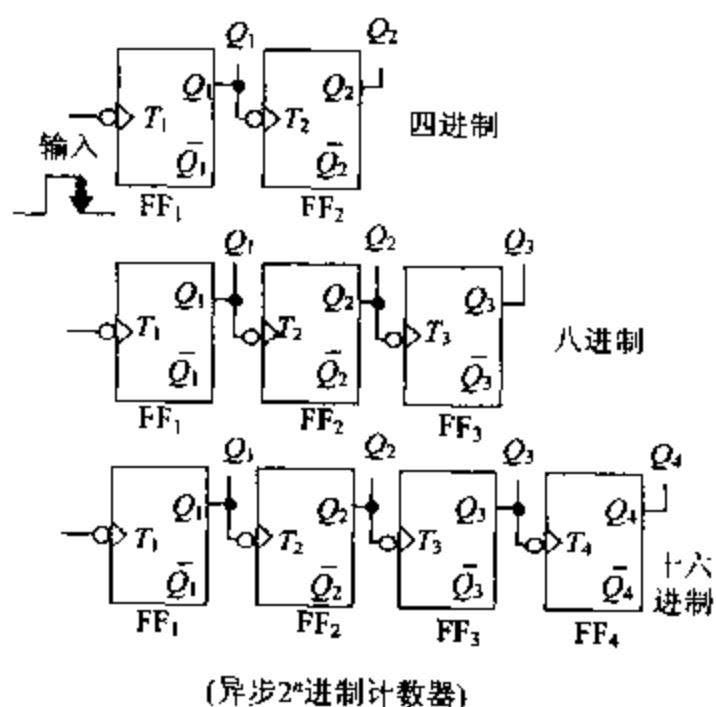
试构成任意的 n 进制 (异步) 计数器



异步 2^n 进制计数器

博士 复习一下异步 2^n 进制计数器电路。

小明 将 n 个 T-FF 级联就能构成 2^n 进制计数器。



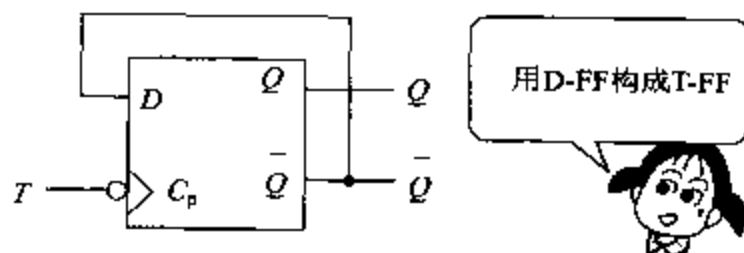
的计数器,例如,三进制计数器。

小明 3 不能用 2^n 的形式表示,因此,要想办法解决这个问题。

博士 是这样。可以考虑以四进制计数器为基础构成三进制计数器的方法。

另外,实际上没有 T-FF 集成电路,因此,这里用 D-FF 构成计数器电路。用 D-FF 构成 T-FF 的方法记住了吗?

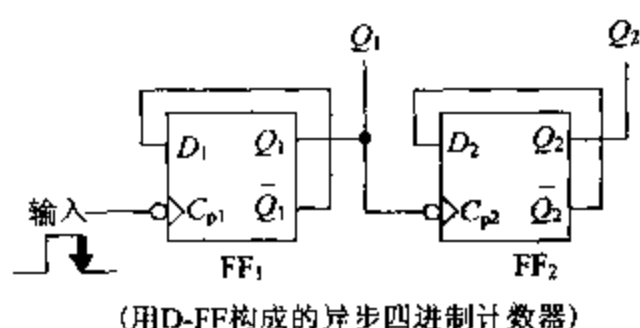
小丽 记住了。若将 D-FF 输入 D 接到输出 \bar{Q} ,则可以变换为 T-FF。



异步三进制计数器

博士 试考察除 2^n 进制以外

小明 用 D-FF 构成的异步四进制计数器电路如下所示。



小丽 因为电路用两个触发器,所以是四进制($2^2=4$)计数器工作状态。

博士 请比较一下四进制和三进制计数器的状态转换真值表。

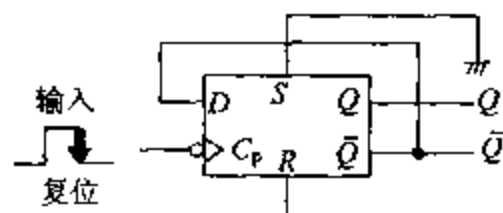
脉冲	Q_2	Q_1	脉冲	Q_2	Q_1
0	0	0	0	0	0
1	0	1	1	0	1
2	1	0	2	1	0
3	1	1	3	0	0
4	0	0			

四进制计数器 三进制计数器

小明 对于四进制计数器,计数到第3个脉冲时, Q_1 和 Q_2 都为1。然而,对于三进制计数器,这时, Q_1 和 Q_2 都为0。

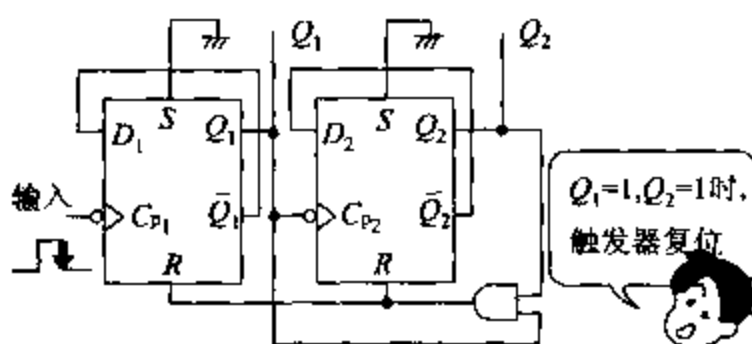
博士 正如小明所说的那样,对于四进制计数器,计数到1,1时,若触发器清零,则变成三进制计数器的工作状态。

小丽 若使用带有复位端的D-FF,可使触发器强制复位。

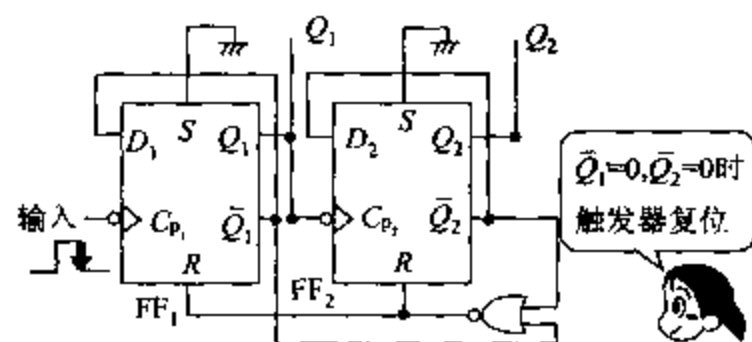


博士 是这样。那么,试考察 Q_1 、 Q_2 变为1的瞬间触发器复位电路。

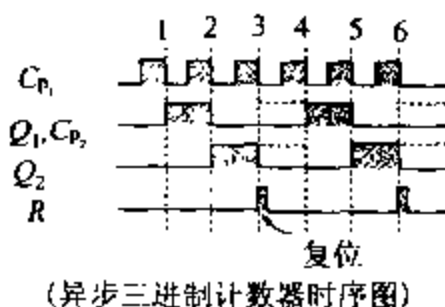
小明 对于这个D-FF,若复位端输入1,则输出复位并变为0。因此,采用输入1,1时,输出为1的与门电路即可。



博士 是这样。小明用输出 \bar{Q}_1 、 \bar{Q}_2 ,若用 \bar{Q}_1 、 \bar{Q}_2 时,也可以采用输入0,0时输出为1的或非门电路。



请用时序图验证三进制计数器工作状态。



异步n进制计数器

博士 任意的异步n进制计数器的构成方式也与三进制计数器一样。

(1) 异步五进制计数器

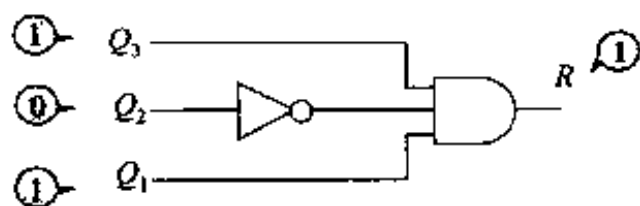
小丽 这里,我要设计一个五进制计数器电路!对于五进制计数器, Q_3, Q_2, Q_1 各自为1,0,1时,使触发器复位即可。

脉冲	Q_3	Q_2	Q_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	0	0	0

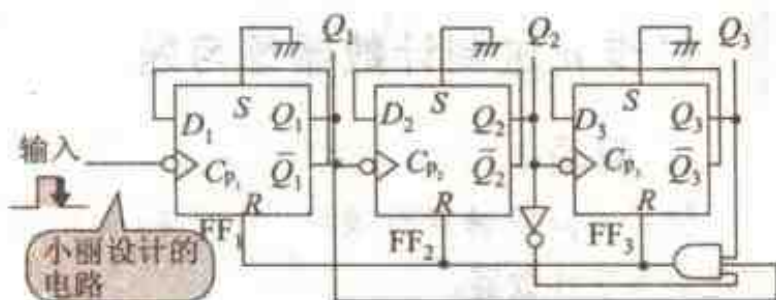
五进制计数器的状态转换真值表

101时使触发器复位

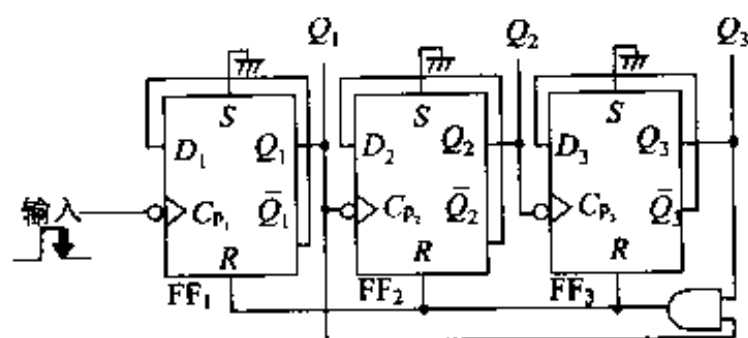
仅输入1,0,1时输出为1的电路可用与门构成。



由此,能实现五进制计数器的电路如下。



博士 很好。由状态转换真值表可知,若再仔细考虑一下, Q_3, Q_1 开始都为1时, Q_3, Q_2, Q_1 各自变为1,0,1。利用这一点,小丽设计的五进制计数器电路可简化如下。



(异步五进制计数器)

(2) 异步六进制计数器

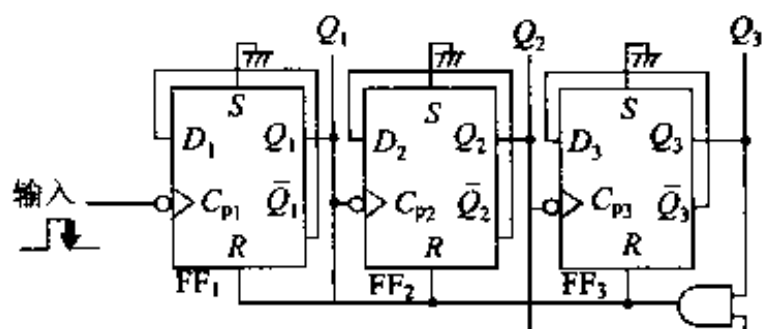
小明 对于六进加法制计数器,在 Q_3, Q_2, Q_1 各自为1,1,0时,使触发器复位即可。仔细地观察状态转换真值表可知,开始 Q_3, Q_2 都为1时, Q_3, Q_2, Q_1 各自变为1,1,0。

脉冲	Q_3	Q_2	Q_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	0	0	0

六进制计数器的状态转换真值表

110时触发器复位

因此,六进制计数器的电路如下。



(异步六进制计数器)

(3) 异步十进制计数器

博士 试构成较复杂的十进制计数器。十进制计数器是用4个触发器级联的十六进制(2^4)的基本计数器。

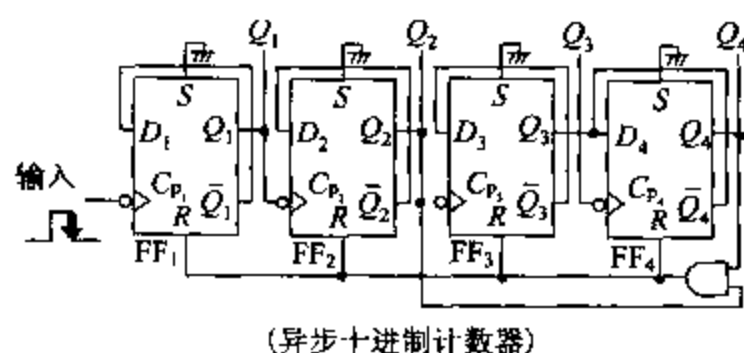
脉冲	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

十进制计数器的状态转换真值表

1010时触发器复位

小丽 对于十进制加法计数器,在 Q_4, Q_3, Q_2, Q_1 各自为 1,0,1,0 时,使触发器复位即可。

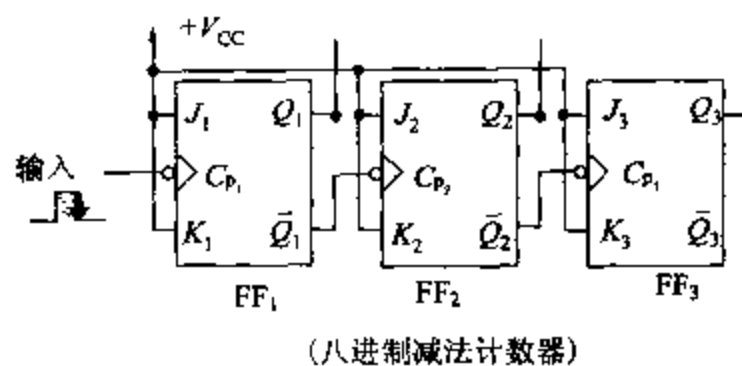
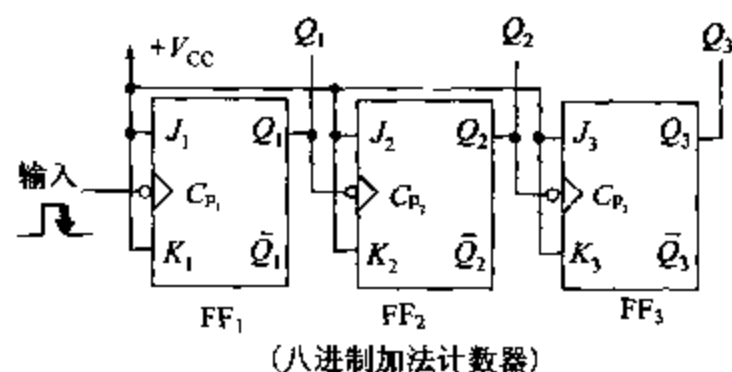
仔细地观察状态转换真值表可知,开始 Q_4, Q_2 都为 1 时, Q_4, Q_3, Q_2, Q_1 各自变为 1,0,1,0。因此,十进制计数器的电路如下。



加法计数器和减法计数器

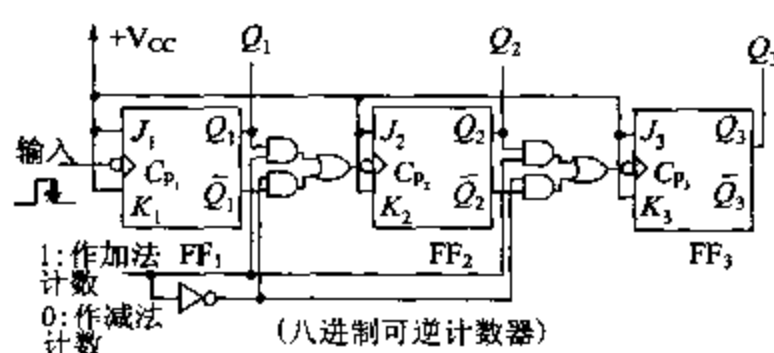
博士 试考察异步加法和减法计数器之间关系。现以用 JK-FF 构成的计数器为例进行说明。

请比较以下的八进制加法和减法计数器的电路。



小明 对于加法计数器,前级的输出端 Q 接到下级的 C_p 端。对于减法计数器,前级的输出端 \bar{Q} 接到下级的 C_p 端。

小丽 根据加在 C_p 端的输入不同选择 Q 还是 \bar{Q} ,利用门电路对工作是作加法计数还是作减法计数进行切换,即可逆计数器。

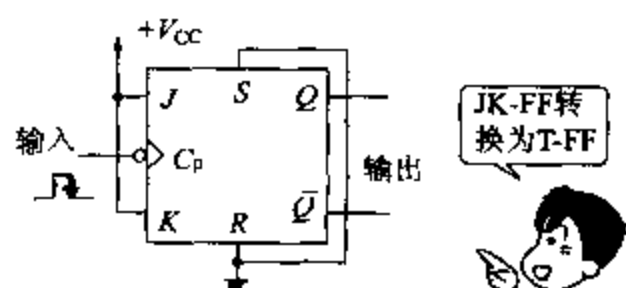


异步 n 进制计数器练习题

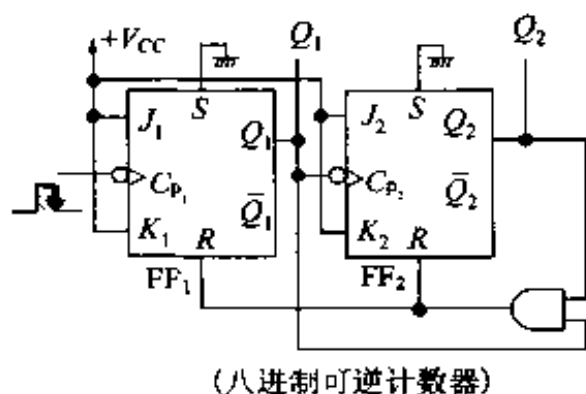
问题 1

试用下降沿触发有效型 JK-FF 构成异步三进制加法计数器。

小明 JK-FF 转换为 T-FF 的方法在第 5 章中学习过。



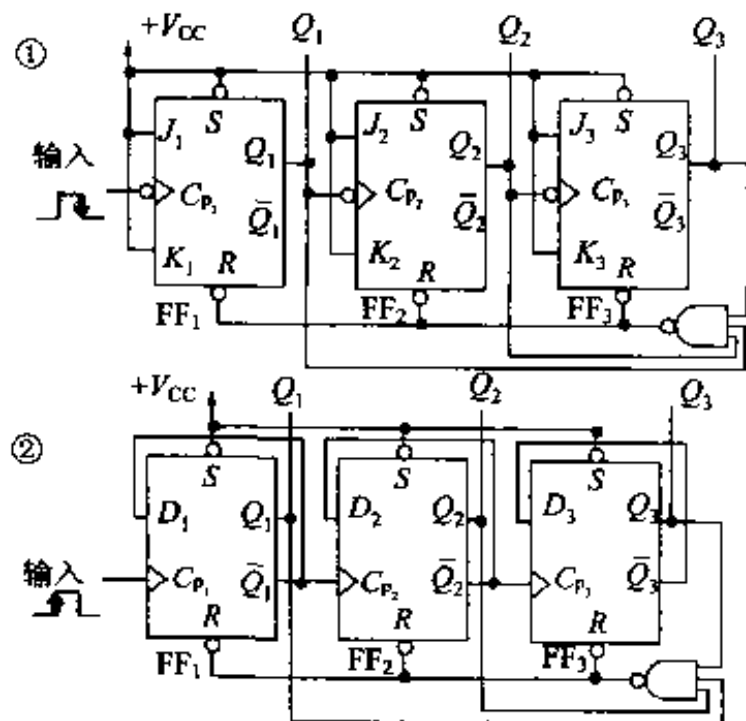
用下降沿触发有效型 JK-FF 构成的异步三进制加法计数器电路如下。
解答



问题 2

试用：① 下降沿触发有效型 JK-FF，
② 上升沿触发有效型 D-FF 构成异步七进制加法计数器。

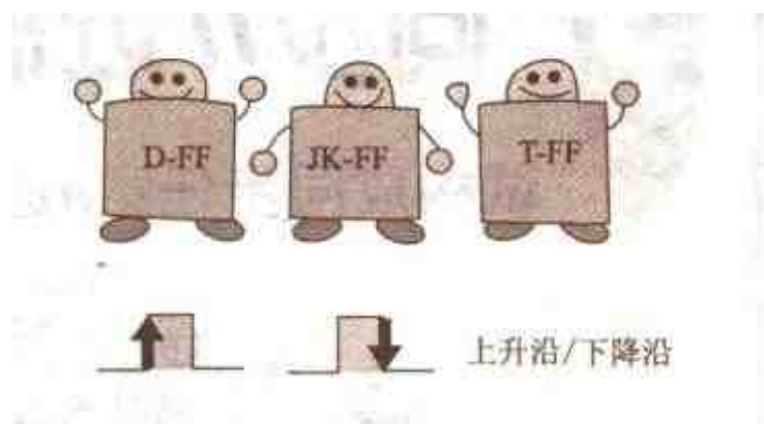
解答



博士

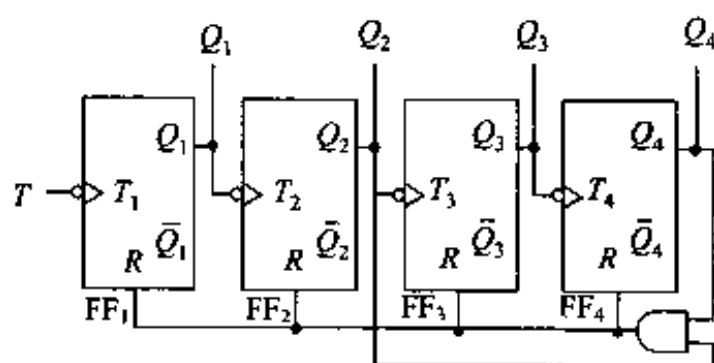
对于异步任意 n 进制计数器都能设计了吗？设计时请注意

使用的触发器的种类，是上升沿触发有效型还是下降沿触发有效型，是加法计数器还是减法计数器等。



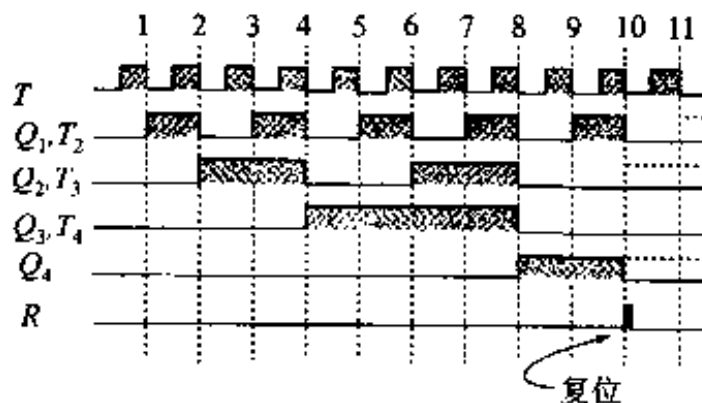
练习题

问题 1 试说明下述计数器是如何工作的，请画出时序图。



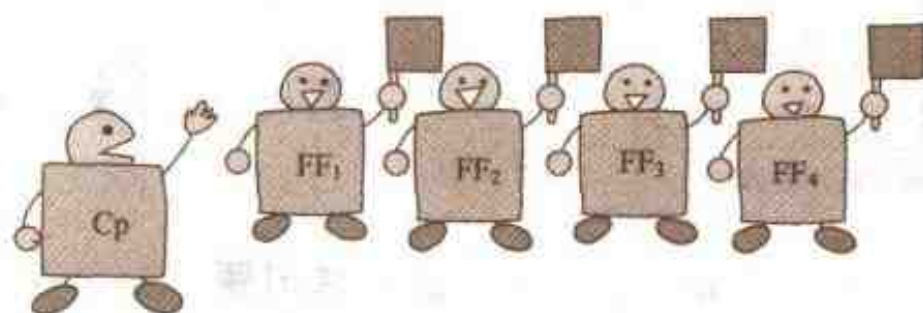
解答

这是异步十进制加法计数器。



3 同步 n 进制计数器

试构成同步任意 n 进制计数器

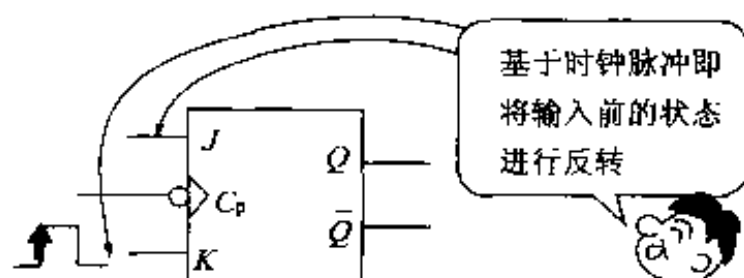


同步计数器

博士 这节学习同步 n 进制计数器。

小丽 异步计数器是触发器接收前级的输出,顺序反转的计数器。而对于同步计数器,各级触发器在共同时钟脉冲作用下同时反转。

博士 是这样。同步计数器和异步计数器不同,同步计数器是所有触发器同时反转。所以,反转时输入条件是考虑即将反转前的状态,请注意这一点。

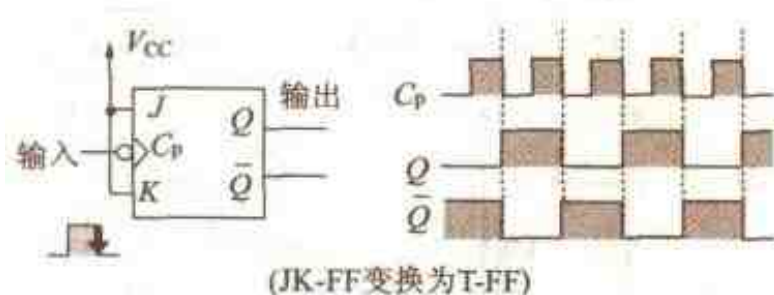


同步 2^n 进制计数器

博士 同步计数器也是以 T-

FF 的工作状态为基本的计数器,但是市场上没有 T-FF 集成电路出售,因此,这里学习用 JK-FF 构成同步 2^n 进制计数器的方法。

小明 若 JK-FF 的输入 J 和 K 都为 1,则可以变换为每输入一个时钟脉冲触发器反转的 T-FF。



博士 那么,考虑四(2^2)进制计数器的情况,四进制计数器的状态转换真值表如下。

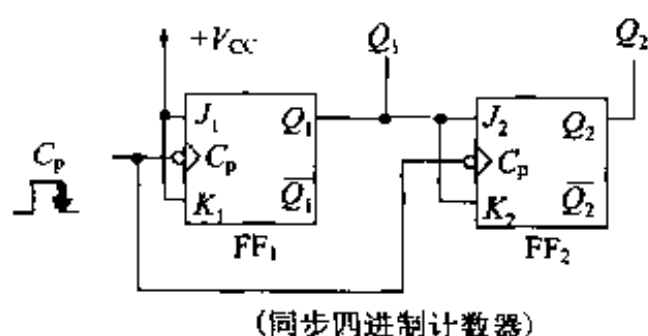
脉冲	Q_2	Q_1
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

四进制计数器的
状态转换真值表

每来一个时钟脉冲输出 Q_1 反转一次。这就是 T-FF 自身的工作状态，因此， FF_1 的 J 、 K 端都接 1。 Q_1 从 1 变为 0 时，输出 Q_2 反转一次。换句话说，在 Q_2 即将反转之前， Q_1 必定为 1。因此， FF_2 的 J 、 K 端接到 Q_1 。

C_p 端也直接输入 FF_1 ， FF_2 的时钟信号。

小明 同步四进制加法计数器的电路如下。



小丽 同步八(2^3)进制计数器如何构成呢？

小明 试考察八进制计数器的状态转换真值表。

脉冲	Q_3	Q_2	Q_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

八进制计数器的状态转换真值表

Q_3 反转时条件是什么？



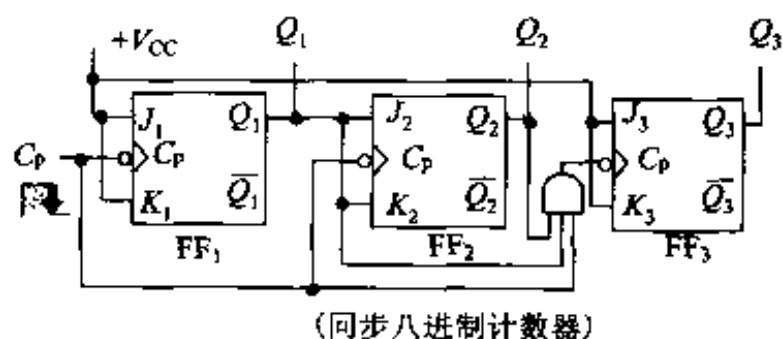
博士 Q_1 、 Q_2 的情况与四进制计数器一样，试考察 Q_3 反转时的条件。

小丽 在 Q_3 即将反转前， Q_1 ，

Q_2 均为 1。

博士 正如小丽所说的那样，在 FF_3 即将反转前， Q_1 、 Q_2 均为 1。也就是说， Q_1 、 Q_2 、 C_p 逻辑与作为 FF_3 的 C_p 输入即可。

小明 同步八进制加法计数器的电路如下。

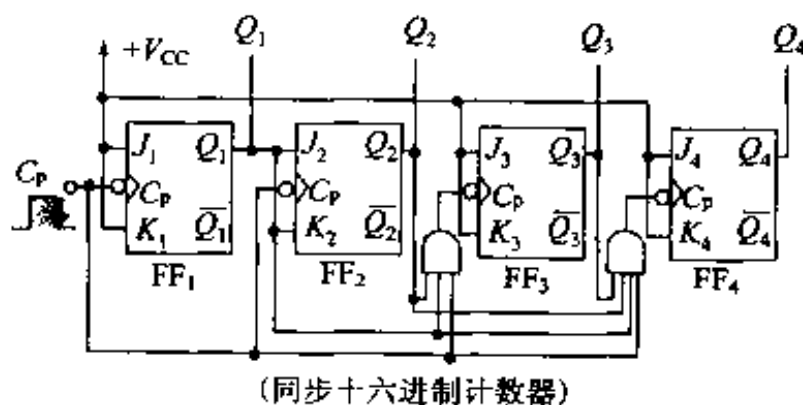


博士 十六(2^4)进制计数器如何构成呢？

小丽 列出同样的状态转换真值表，由此可知，在 Q_4 即将反转前， Q_1 、 Q_2 、 Q_3 均为 1。

小明 Q_1 、 Q_2 、 Q_3 、 C_p 逻辑与作为 FF_4 的 C_p 的输入即可。

小丽 这样，十六进制计数器的电路如下。



博士 按照同样方式，可构成同步任意 2^n 进制计数器。

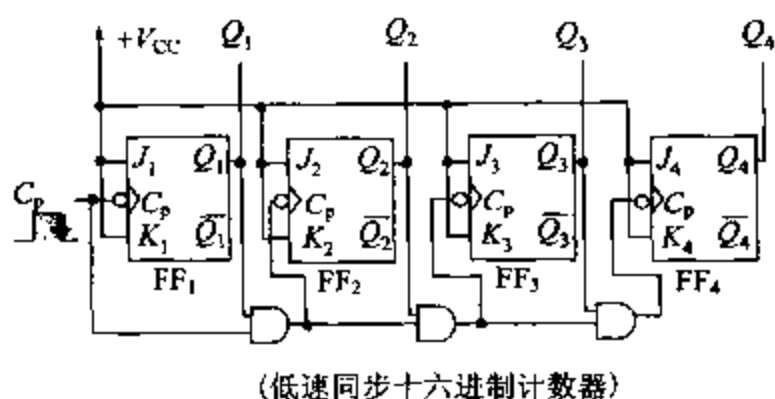
小丽 用这种方法，增加 FF

11. 第6章 计数器电路

就要增加相应的多输入与门,电路复杂。难道没有更好的解决方法吗?

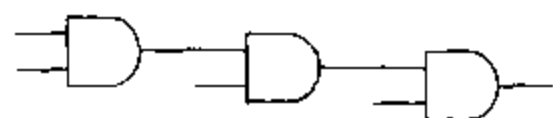
博士 用2输入与门也可以构成同步 2^n 进制计数器。电路简单,但不能高速工作。

请说一下不能进行高速工作的原因。



小明 对于多输入与门电路,加在各 C_p 输入的信号只能通过一个与门。而采用2输入与门简单电路,各 C_p 输入加的信号到前级之前已通过所有的与门。

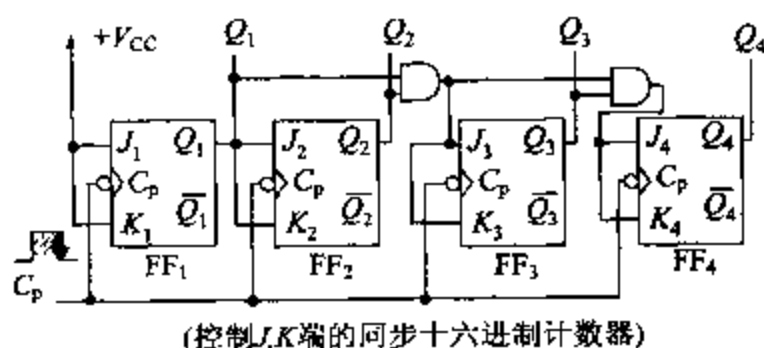
博士 小明,观点鲜明。门有延迟时间,因此,若通过多个门,则得到输出需要的时间增加。



一个门的传输时间为10ns,三个门为30ns



博士 控制 J, K 端,同样可构成同步 2^n 进制计数器。



同步三进制计数器

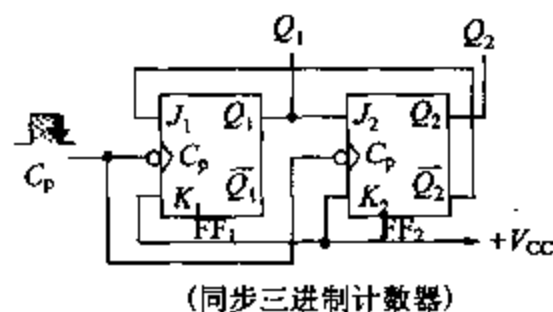
博士 现介绍用JK-FF构成同步三进制计数器的方法。对于三进制计数器,在第三个时钟脉冲输入时, Q_1, Q_2 均为0即可。

脉冲	Q_2	Q_1
0	0	0
1	0	1
2	1	0
3	0	0

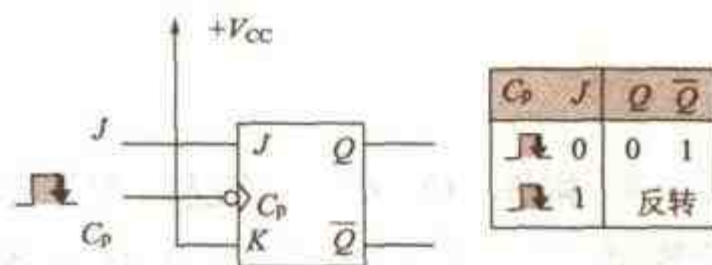
三进制计数器的状态转移真值表

Q_1, Q_2 复位

请根据电路考察其工作状态。

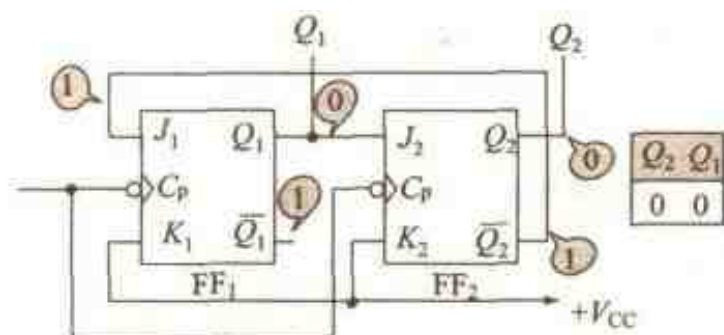


在这个电路中,触发器 K 输入接到1。由此, J 输入为0时 Q 复位, J 输入为1时 Q 反转。

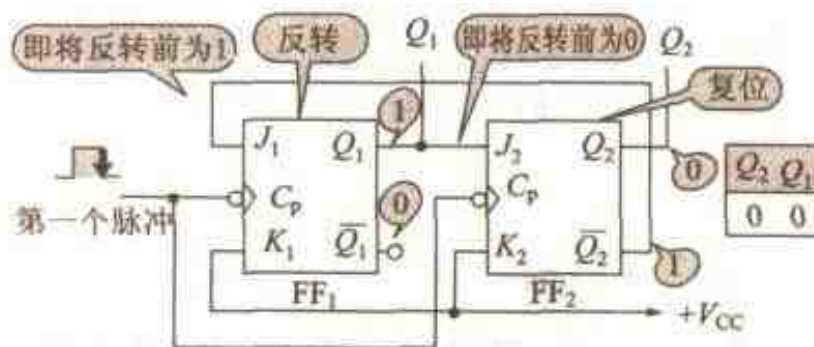


同步三进制计数器的工作状态

(1) 开始 Q_1 、 Q_2 均为 0, 这种状态时 \bar{Q}_1 、 \bar{Q}_2 均变为 1。

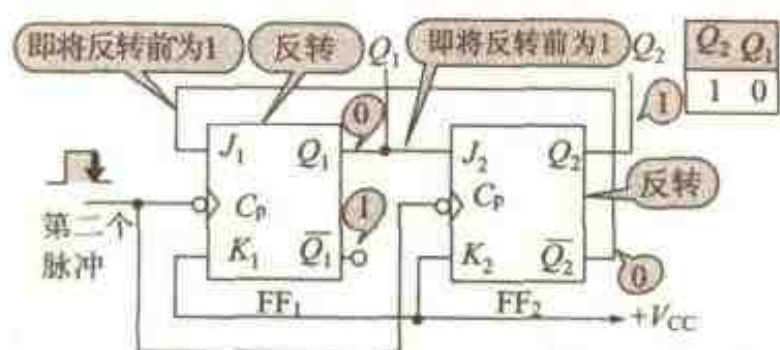


(2) 若输入第一个时钟脉冲, FF_1 的 $J=1, K=1$, 因此 FF_1 反转, 变为 $Q_1=1, \bar{Q}_1=0$ 。

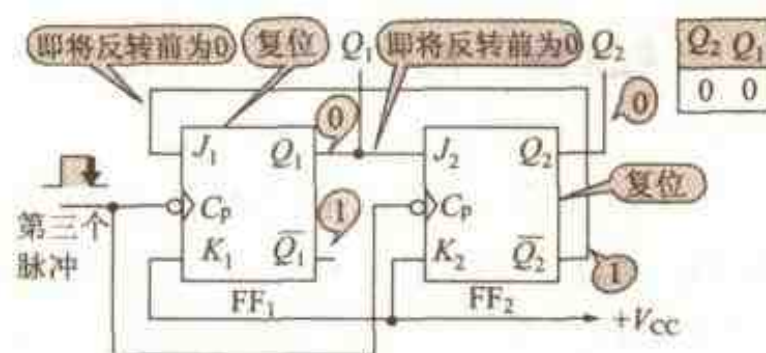


另外, FF_2 在即将反转前输入 $J=0$, 因此, 维持原状态, 即 $Q_2=0, \bar{Q}_2=1$ 。

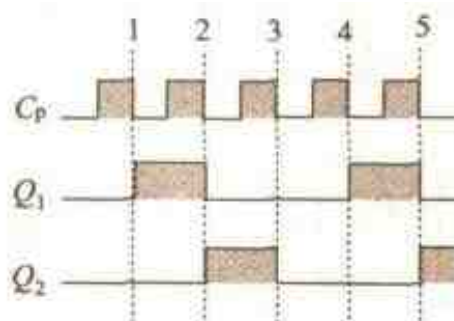
(3) 若输入第二个时钟脉冲, FF_1 的 $J=1, K=1$, 因此, FF_1 反转, 变为 $Q_1=0, \bar{Q}_1=1$ 。另外, FF_2 在即将反转前输入 $J=1$, 因此, FF_2 反转, 变为 $Q_2=1, \bar{Q}_2=0$ 。



(4) 若输入第三个时钟脉冲, FF_1 的 $J=0, K=1$, 因此, FF_1 复位, 变为 $Q_1=0, \bar{Q}_1=1$ 。另外, FF_2 在即将反转前输入 $J=0$, 因此, FF_2 也复位, 变为 $Q_2=0, \bar{Q}_2=1$ 。



(1)~(4) 示出了三进制计数器的工作状态。试用时序图验证同步三进制计数器的工作状态。

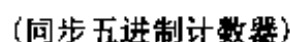
同步 n 进制计数器

博士 同步 n 进制计数器的构成方法也与三进制计数器一样, 试构成同步五进制计数器。

小丽 利用同步八进制计数器, 输入第五个脉冲时, 所有的触发器都复位, 即成为五进制计数器。

五进制计数器的状态转移真值表

101时复位



博士

(1) FF_1 在第五个脉冲来到时不置位, 因此, 可利用在第五个时钟脉冲即将来到前 \overline{Q}_3 变为 0 这种状态。即 J 接到 \overline{Q}_3 , 在即将输入前, \overline{Q}_3 变为 0 时, 使其不置位。

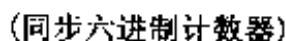
(2) FF_2 用第五个时钟脉冲使 $Q_2=0$, 不管原来的状态如何。

(3) FF_3 仅在即将反转前 $Q_2 = Q_1 = 1$ 时置位, 其他时候复位, Q_1 和 Q_2 逻辑与作为 J 输入。



由此,构成同步五进制计数器的电路如下所示。

博士

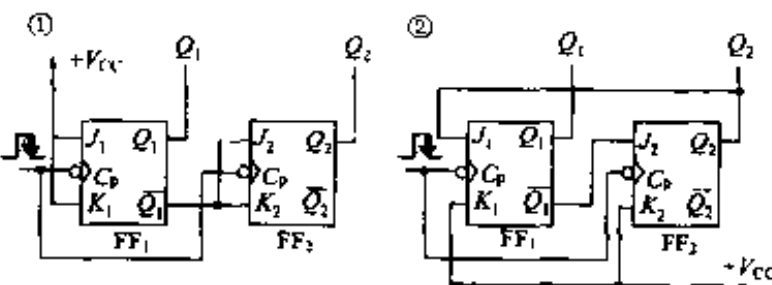


练习题

问题 1 试用下降沿触发有效型 JK-FF 构成下述的计数器。

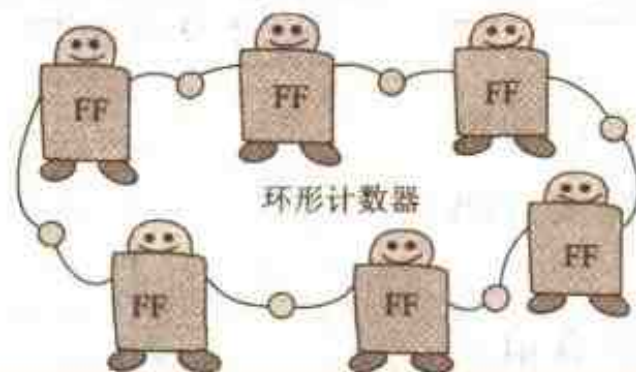
① 同步四进制减法计数器 ② 同步三进制减法计数器

解答



4 各种计数器

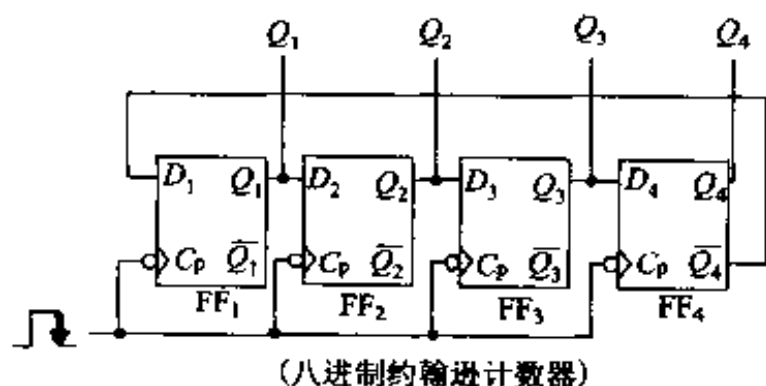
学习用移位寄存器构成的计数器



约翰逊计数器

博士 用移位寄存器构成的计数器有约翰逊计数器。

试考察用 4 个 D-FF 级联构成的计数器。



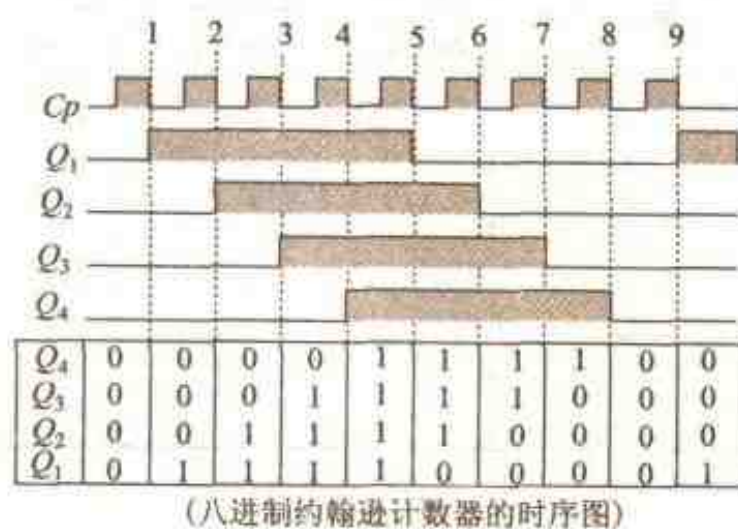
小明 末级触发器的输出 \bar{Q}_4 反馈接到第一级的输入 D_1 。

博士 开始所有的触发器复位,之后逐个输入时钟脉冲时,请考察这时各触发器输出。

小丽 所有的触发器复位之后,FF₁的 D_1 端立即输入 1。

若再继续输入时钟脉冲, $Q_1 \sim Q_4$

的变化情况如时序图所示。



小明 用第八个时钟脉冲使所有的触发器复位,因此,这就是八进制计数器的工作状态。

博士 是这样,这种计数器称为约翰逊计数器。若用约翰逊计数器将 n 个触发器级联就构成 $2 \times n$ 进制计数器。

小丽 的确是这样,用八进制计数器可以得到 8 种形式输出,但输出与以二进制数进行计数的计数器不同,...

// 第6章 计数器电路

脉冲	二进制	约翰逊计数器
0	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 1
2	0 0 1 0	0 0 1 1
3	0 0 1 1	0 1 1 1
4	0 1 0 0	1 1 1 1
5	0 1 0 1	1 1 1 0
6	0 1 1 0	1 1 0 0
7	0 1 1 1	1 0 0 0

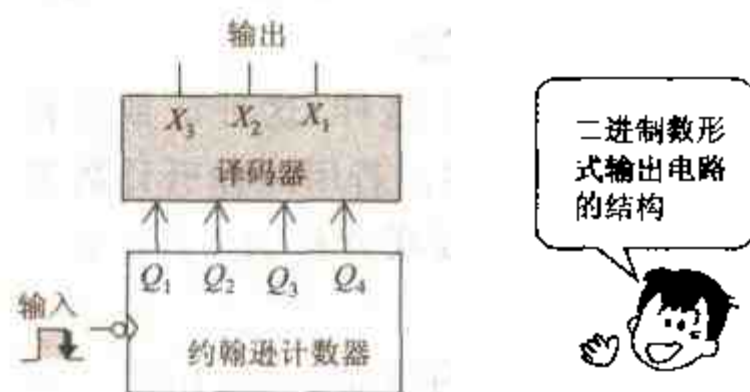
博士 是这样，约翰逊计数器的输出要用二进制数表示时需要译码器。

小明 这时，使用如下真值表的译码器即可。

脉 冲	输 入				输 出		
	Q_1	Q_2	Q_3	Q_4	X_3	X_2	X_1
0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	1
2	0	0	1	1	0	1	0
3	0	1	1	1	0	1	1
4	1	1	1	1	1	0	0
5	1	1	1	0	1	0	1
6	1	1	0	0	1	1	0
7	1	0	0	0	1	1	1

(译码器的真值表)

电路构成如下



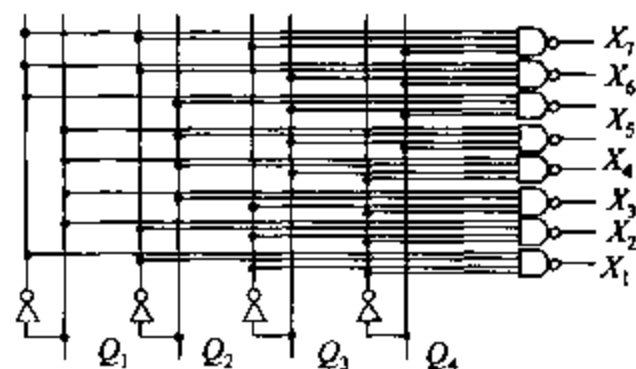
博士 另外，设定 8 个输出端，将数 0 到 7 分配给各端子，这样的译

码器如下所示。称之为 8 解 1 译码器。

小丽 8 解 1 译码器就是从 8 根输出线中选用任 1 根线的译码器。

脉 冲	输 入				输 出							
	Q_1	Q_2	Q_3	Q_4	X_0	X_1	X_2	X_3	X_4	X_5	X_6	X_7
0	0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	0	1	0	1	0	0	0	0	0	0
2	0	0	1	1	0	0	1	0	0	0	0	0
3	0	1	1	1	0	0	0	1	0	0	0	0
4	1	1	1	1	0	0	0	0	1	0	0	0
5	1	1	1	0	0	0	0	0	0	1	0	0
6	1	1	0	0	0	0	0	0	0	0	1	0
7	1	0	0	0	0	0	0	0	0	0	0	1

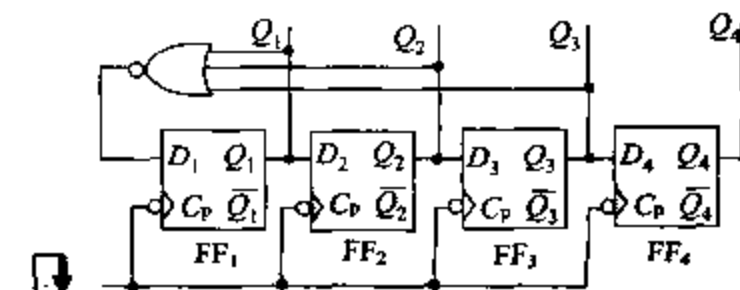
(8 解 1 译码器真值表)



(8解1译码器电路)

环形计数器

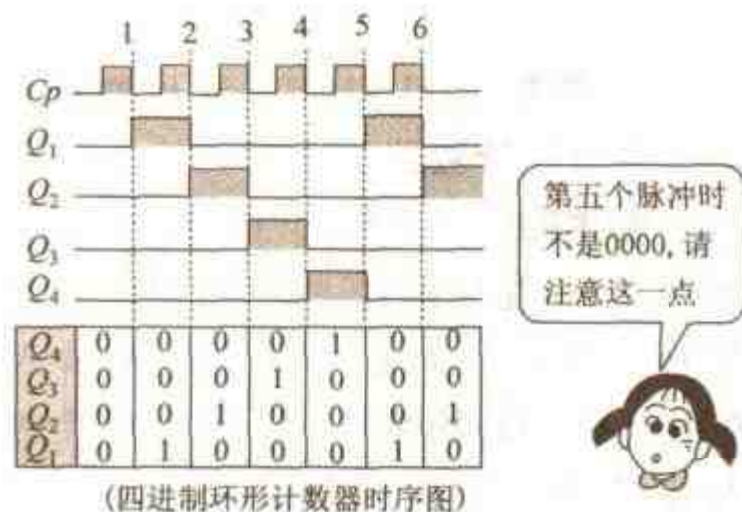
博士 再学习用一个移位寄存器构成的计数器，这种计数器称为环形计数器。试考察下述电路的工作状态。



(四进制环形计数器)

小丽 除末级以外,将所有输出 Q 进行逻辑或非操作,输入到第一级触发器的 D_1 端。因此,开始所有触发器复位,即将复位后 D_1 仅输入 1。

小明 考察一下画出的时序图。



小丽 每输入 1 个脉冲,触发器顺序移位 1 个 1。

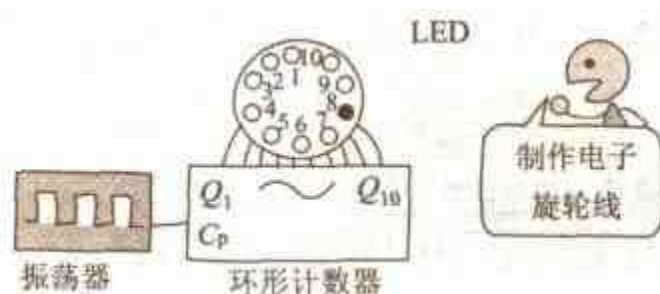
小明 移到末级触发器移位结束时,再返回到第 1 级 FF_1 。这就是 4 解 1 形式计数器的工作状态。



博士 这样,对于环形计数器,用 n 个触发器级联就构成 n 进制计数器。

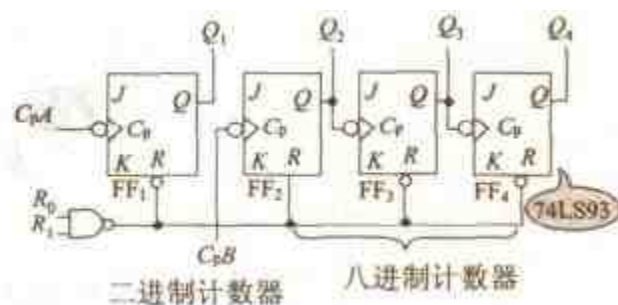
小丽 利用环形计数器可构成电子旋轮线。

博士 环形计数器各输出端接 LED,采用适当速度时钟脉冲的振荡器就可构成电子旋轮线。



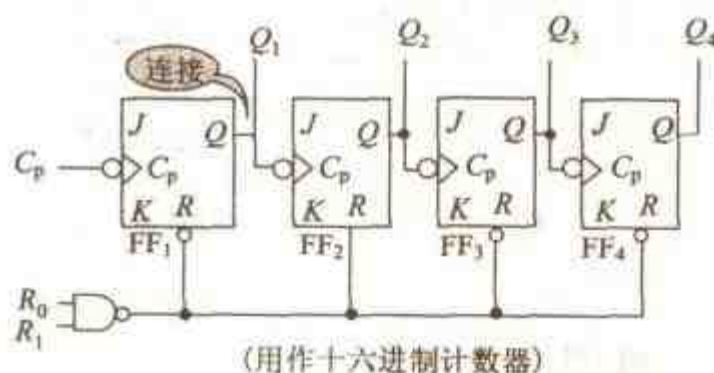
计数器组合

博士 考察一下 TTL 的 74LS93。



小丽 74LS93 是用 4 个触发器构成的异步计数器。

小明 然而, FF_1 和 FF_2 不连接,因此, FF_2 的 C_p 是独立的。



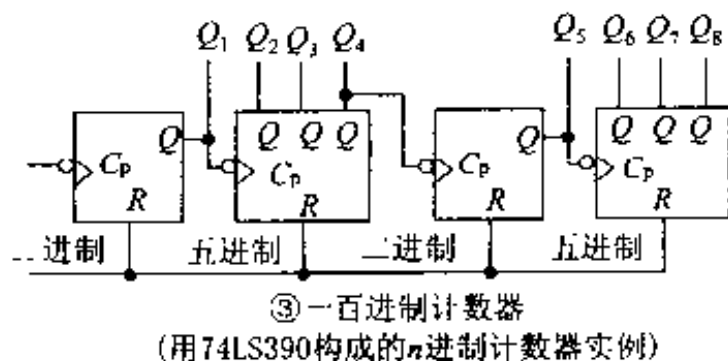
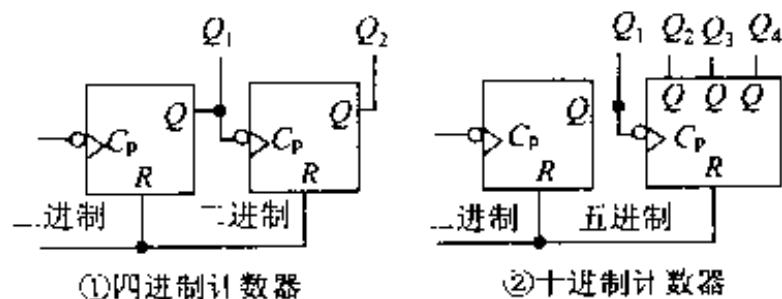
博士 集成电路 74LS93 是 FF_1 作为二进制计数器, FF_2 作为八进制计数器,并能独立工作的计数器。当然,若将 FF_1 的输出接到 FF_2 的输入,就是普通的十六进制计数器。

另外,74LS390 中二进制计数器和五进制计数器各有 2 个。



小明 用 74LS390 中 4 个计数器组合而构成不同 n 进制计数器。

进制	组合
2	二进制 $\times 1$
4	二进制 \times 二进制
5	五进制 $\times 1$
10	二进制 \times 五进制
20	二进制 \times 二进制 \times 五进制
25	五进制 \times 五进制
50	二进制 \times 五进制 \times 五进制
100	二进制 \times 二进制 \times 五进制 \times 五进制

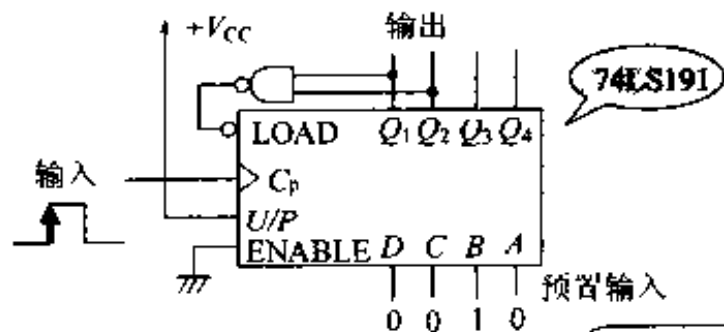


(1) 用带有预置功能的计数器, 可构成可编程计数器。

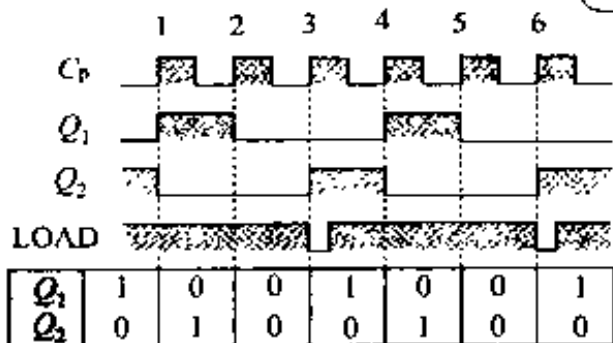
以 74LS191 为例进行说明。

小明 74LS191 是有预置功能的 4 位可逆计数器。

博士 74LS191 的 LOAD 端输入 0 时, 进行预置。例如, 用作二进制计数器, 预置输入端 D~A 输入 0010。当 Q_1, Q_2 均为 1 时, 作为预置的与非门, 由于预置的作用, Q_1, Q_2 恢复为 0, 1。



(三进制减法计数器)



可编程计数器

博士 计数器能理解了吗?

小明 是的, 理解了构成 n 进制计数器的各种方法。

博士 迄今为止已经学习过触发器组合成任意 n 进制计数器的方法。这里, 说明对同一电路可自由编程构成任何进制计数器, 即可编程计数器。

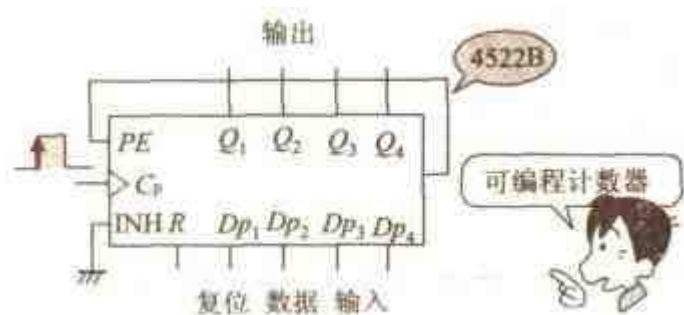
小丽 这是三进制减法计数器工作状态吧。

博士 若这样做, 则根据预置端子的数据就可构成任意 n 进制计数器。

(2) 现介绍市售可编程计数器集成电路。

可编程计数器集成电路根据输入端数据的不同可用作任意 n 进制计数器, 因此, 它是使用非常方便的计数器集成电路。

试考察 C-MOS 型 4522B 实例。

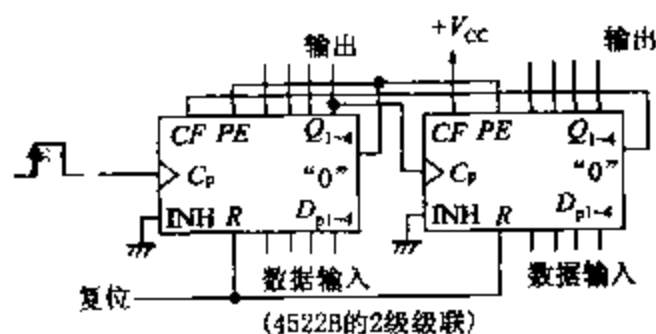


小明 4522B 有 4 位 Q 输出, 因此, 可用作十六进制计数器。

博士 是这样。另外, 根据输入端 $DP_1 \sim DP_4$ 置位数据的不同, 构成任意 n 进制计数器。

小丽 但是最高也只能到十六进制计数器。

博士 用 1 片集成电路最高只能到十六进制计数器。然而, 也可将 4522B 像下述那样多片连接, 若 2 级级联就可构成到 256 进制计数器。

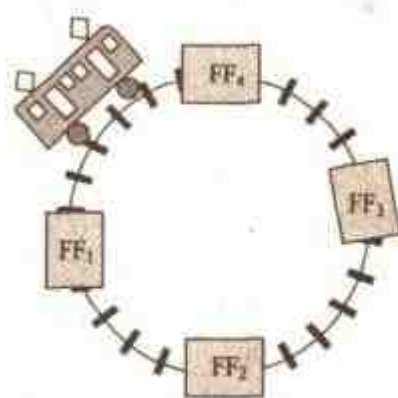
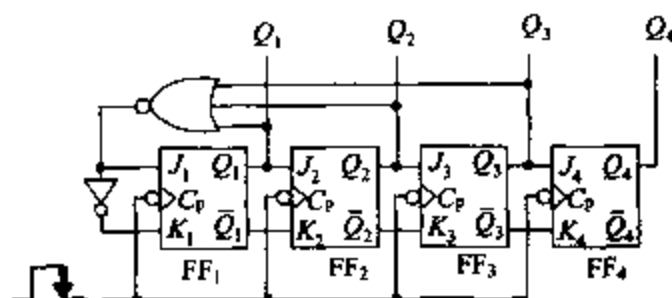


(4522B 的 2 级级联)

练习题

问题 1 试用 JK-FF 构成四进制环形计数器。

解答



5 实践

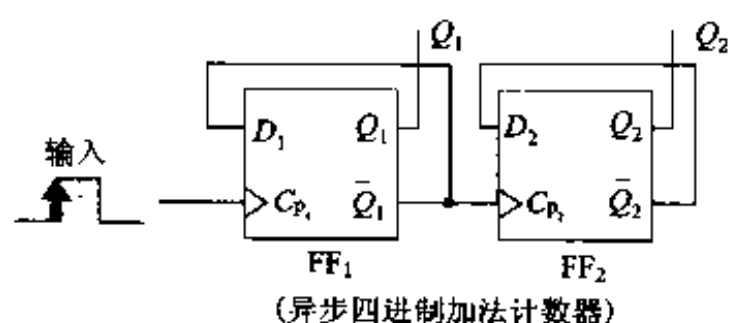
实际制作计数器, 并对该计数器进行计数



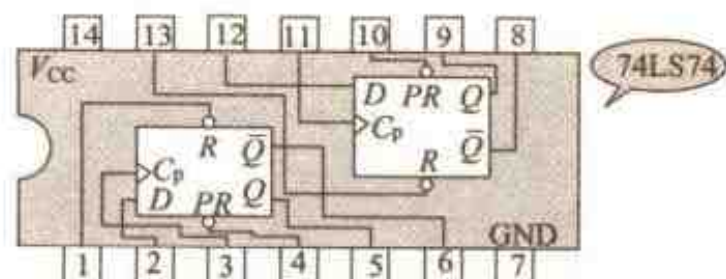
异步四进制计数器

博士 用两个 D-FF 制作异步四进制加法计数器。

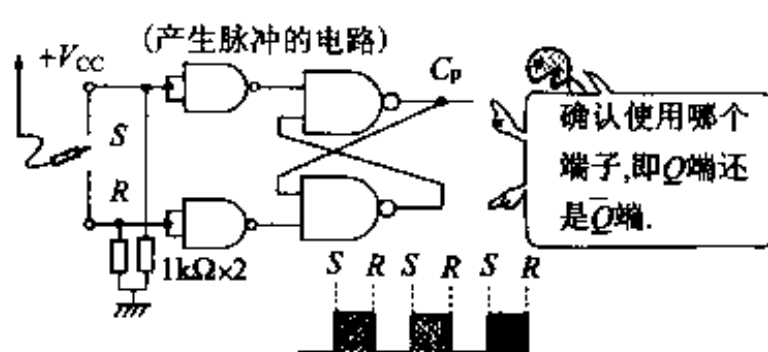
小明 原理电路如下。



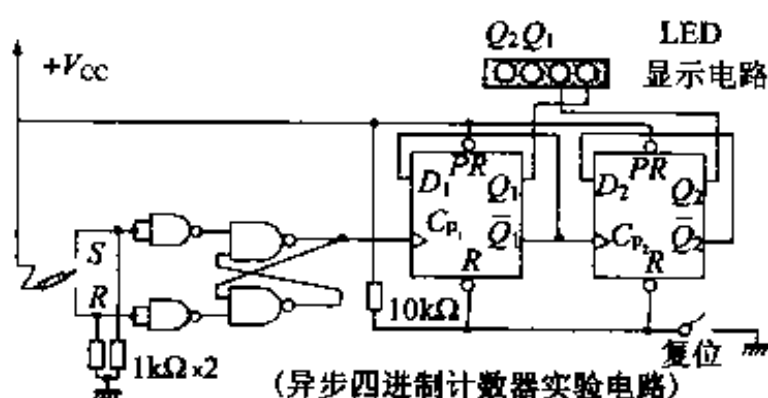
博士 D-FF 采用 TTL 的 74LS74。



小丽 时钟脉冲输入端使用 RS-FF。将接到 $+V_{CC}$ 的引线交替地接到置位端, 从而产生时钟脉冲。可利用第 5 章实践一节中制作的 RS-FF 实验电路。



小明 那么, 制作好实验电路, 开始做实验。



博士 试完成下述的状态转换真值表。

从复位开始测量

脉冲	LED	
	Q_2	Q_1
0	○	○
1	○	○
2	○	○
3	○	○
4	○	○
5	○	○

○ : 灯灭
● : 灯亮

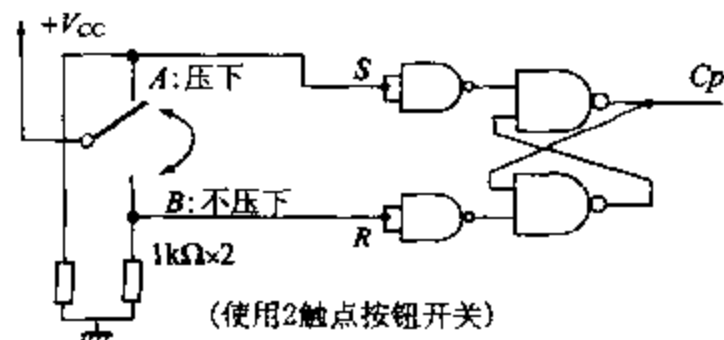
小明 每输入一个时钟脉冲, 输出进行加法计数, 第四个脉冲来到时触发器复位。

小丽 这表示四进制计数器的工作状态。

脉冲	LED	
	Q_2	Q_1
0	○	○
1	○	●
2	●	○
3	●	●
4	○	○
5	○	●

这是实验结果

博士 用引线接置位端或复位端非常麻烦时, 可采用 2 触点的按钮开关, 接线时使按钮开关压下时 $+V_{CC}$ 接到置位端, 不压下时 $+V_{CC}$ 接到复位端。

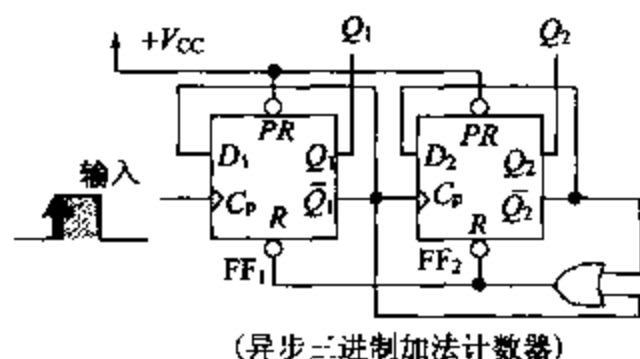


异步三进制计数器

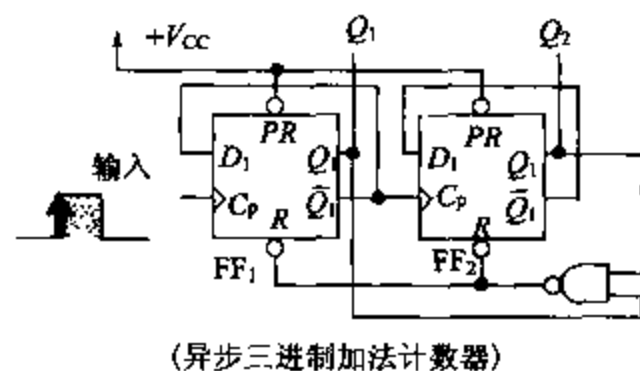
博士 将异步四进制计数器稍加修改, 就可以构成异步三进制计数器。

小明 用一个或门电路, 在第三个时钟来到时使触发器复位。

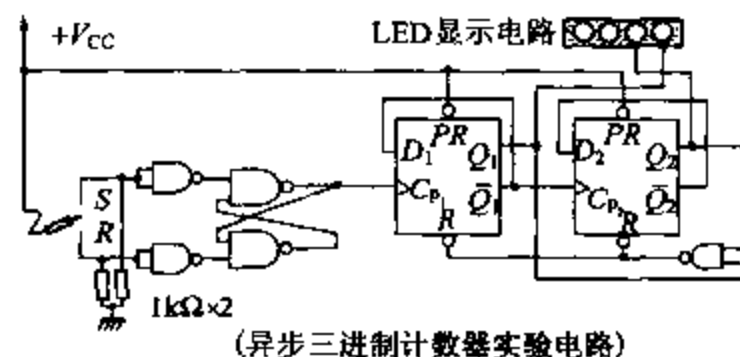
异步三进制计数器的电路如下。



小丽 复位用与非门时, 用触发器 Q 输出端即可。电路如下。



博士 在实验电路中输入时钟脉冲, 用 LED 点亮来确认计数器的工作状态。



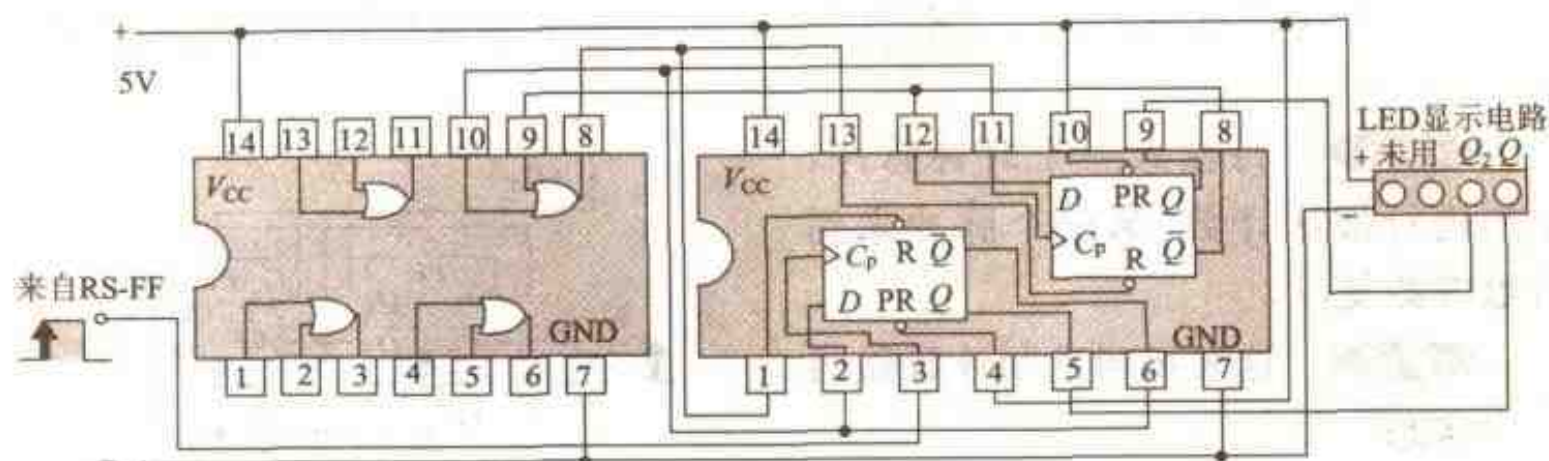
// 第6章 计数器电路

请完成下述状态转换真值表。

脉冲	LED	
	Q_2	Q_1
0	○	○
1	○	○
2	○	○
3	○	○
4	○	○
5	○	○



小丽 第三个时钟脉冲来到时,计数器复位。这就是三进制计数器的工作状态。



(异步三进制加法计数器实验电路)

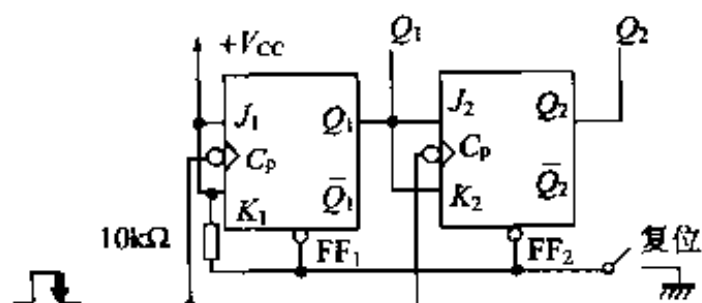
脉冲	LED	
	Q_2	Q_1
0	○	○
1	○	●
2	●	○
3	○	○
4	○	●
5	●	○



同步四进制计数器

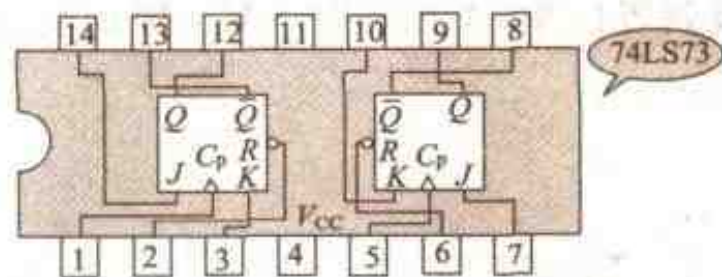
博士 下面做同步计数器的实验。用2个JK-FF制作同步四进制加法计数器。

小明 原理电路如下。

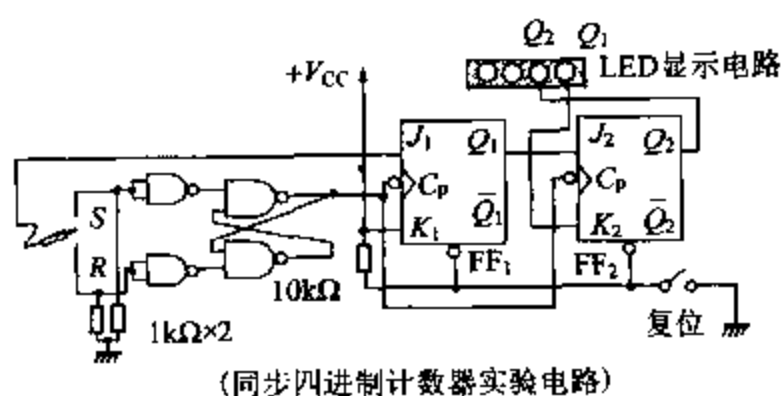


(同步四进制加法计数器)

博士 JK-FF 采用 TTL 的 74LS73。



小明 制作好实验电路,开始做实验。



博士 请完成下述状态转换真值表。

从复位开始进行每一次测量

脉冲	LED	
	Q ₂	Q ₁
0	○	○
1	○	○
2	○	○
3	○	○
4	○	○
5	○	○

按○:灯灭
●:灯亮
填入表中

小明 由完成的状态转换真值表可知,每输入一个时钟脉冲,输出加计数,第四个脉冲来到时计数器复位。

小丽 这表示四进制计数器的工作状态。

博士 看起来与异步四进制计数器工作有些类似,但不同点是什么呢?

小丽 是这样,对于异步计数器,触发器接收前级来的信号后才反转,而同步计数器是在同一脉冲作用下,所有触发器一同反转。

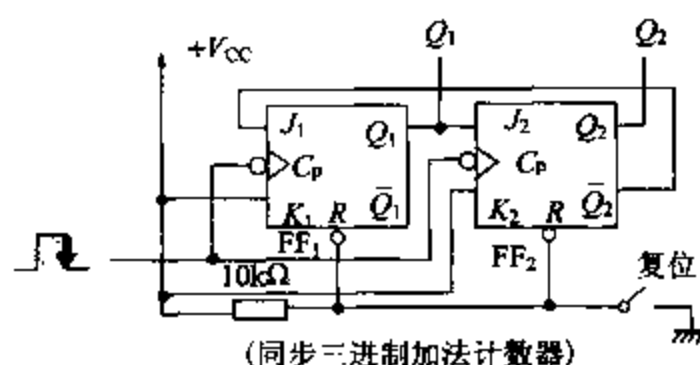


小丽 若增加级联触发器的级数,可以进行非常大数的计数。

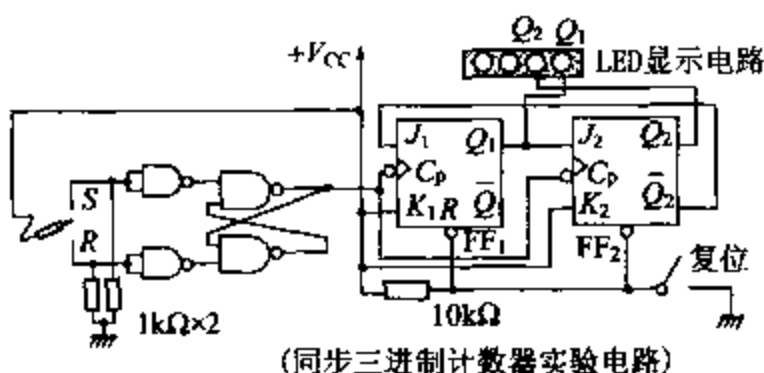
同步三进制计数器

博士 将同步四进制计数器稍加修改,就可以构成同步三进制加法计数器。

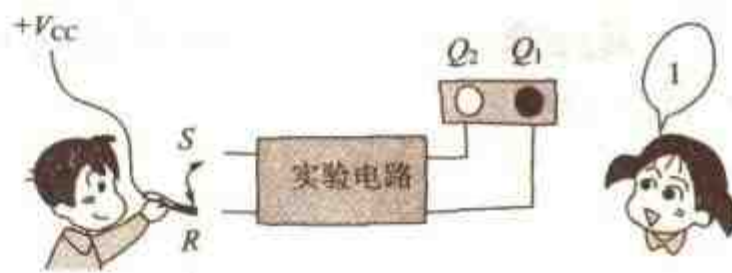
小丽 同步三进制加法计数器原理电路如下。



制作的实验电路如下。



博士 输入时钟脉冲使LED点亮,从而确认计数器的工作状态。



// 第6章 计数器电路

请完成下述状态转换真值表。

从复位开始
进行每一次
测量

脉冲	LED Q_2 Q_1
0	<input type="radio"/> <input type="radio"/>
1	<input type="radio"/> <input type="radio"/>
2	<input type="radio"/> <input type="radio"/>
3	<input type="radio"/> <input type="radio"/>
4	<input type="radio"/> <input type="radio"/>
5	<input type="radio"/> <input type="radio"/>

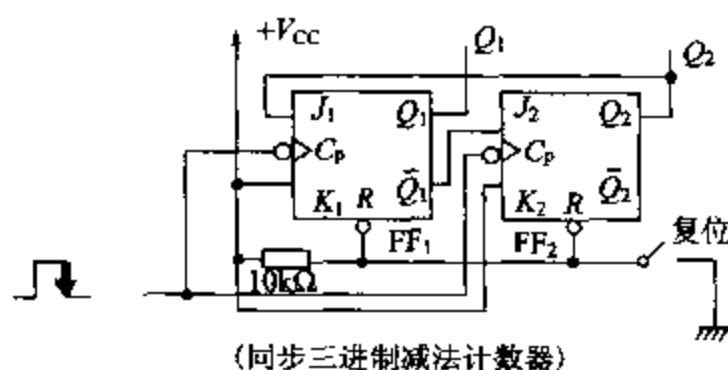
按 ☐ : 灯灭
☒ : 灯亮
 填入表中

小丽 第三个脉冲来到时计数器复位, 这就是三进制加法计数器的工作状态。

脉冲	LED Q_2 Q_1
0	<input type="radio"/> <input type="radio"/>
1	<input type="radio"/> <input checked="" type="radio"/>
2	<input checked="" type="radio"/> <input type="radio"/>
3	<input type="radio"/> <input type="radio"/>
4	<input type="radio"/> <input checked="" type="radio"/>
5	<input checked="" type="radio"/> <input type="radio"/>

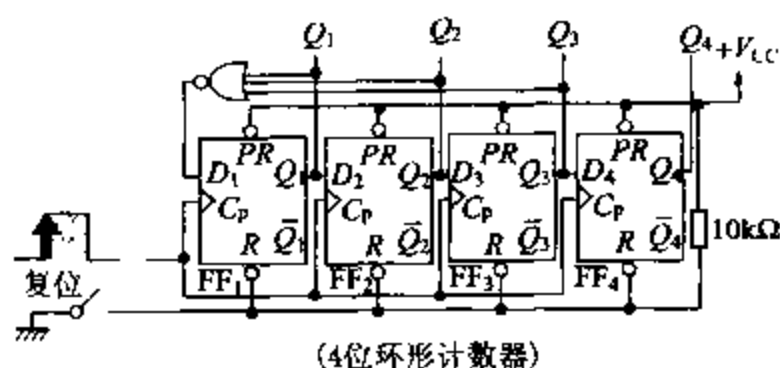
这就是实验结果

博士 稍微改变一下电路中接线, 就变成减法计数器。请用实验确认其工作状态。



环形计数器

博士 用4个D-FF可构成4位环形计数器。



D-FF 使用 74LS74, 3 输入或非门使用 74LS27。开始 R 端接地, 触发器复位, 然后, 输入时钟脉冲。

小明 通过实验确认 1 个 1 循环。

博士 得到实验结果, 并不等于实验结束, 请考虑电路自身的工作情况, 与实验结果比较并进行分析。

脉冲	LED Q_4 Q_3 Q_2 Q_1
0	<input type="radio"/> <input type="radio"/> <input type="radio"/> <input type="radio"/>
1	<input type="radio"/> <input type="radio"/> <input type="radio"/> <input checked="" type="radio"/>
2	<input type="radio"/> <input type="radio"/> <input checked="" type="radio"/> <input type="radio"/>
3	<input type="radio"/> <input checked="" type="radio"/> <input type="radio"/> <input type="radio"/>
4	<input checked="" type="radio"/> <input type="radio"/> <input type="radio"/> <input type="radio"/>
5	<input type="radio"/> <input type="radio"/> <input type="radio"/> <input checked="" type="radio"/>
6	<input type="radio"/> <input checked="" type="radio"/> <input type="radio"/> <input type="radio"/>
7	<input type="radio"/> <input type="radio"/> <input checked="" type="radio"/> <input type="radio"/>

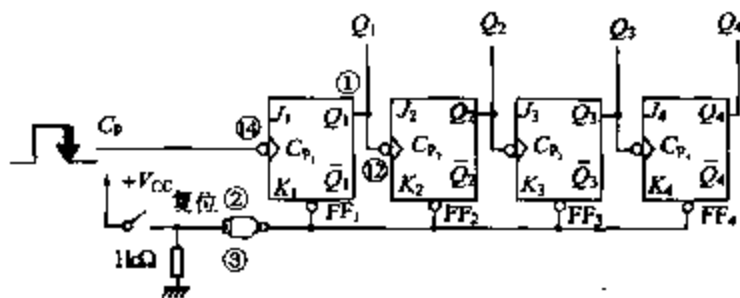
这是实验结果

复位

练习题

问题 1 采用二进制加八进制计数器集成电路 74LS93 构成十六进制计数器, 并用实验确认其工作状态。

解答 制作的十六进制计数器电路如下(1 脚和 12 脚接在一起)。

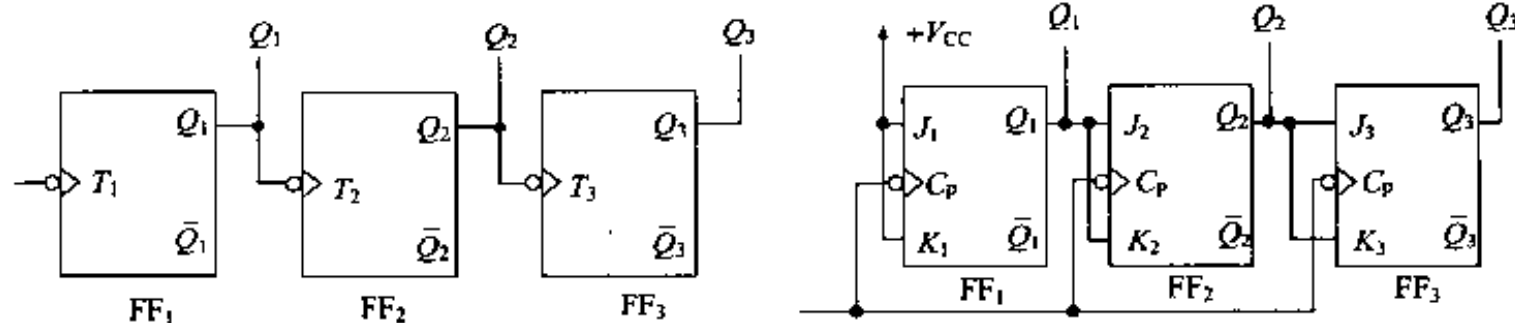


Q

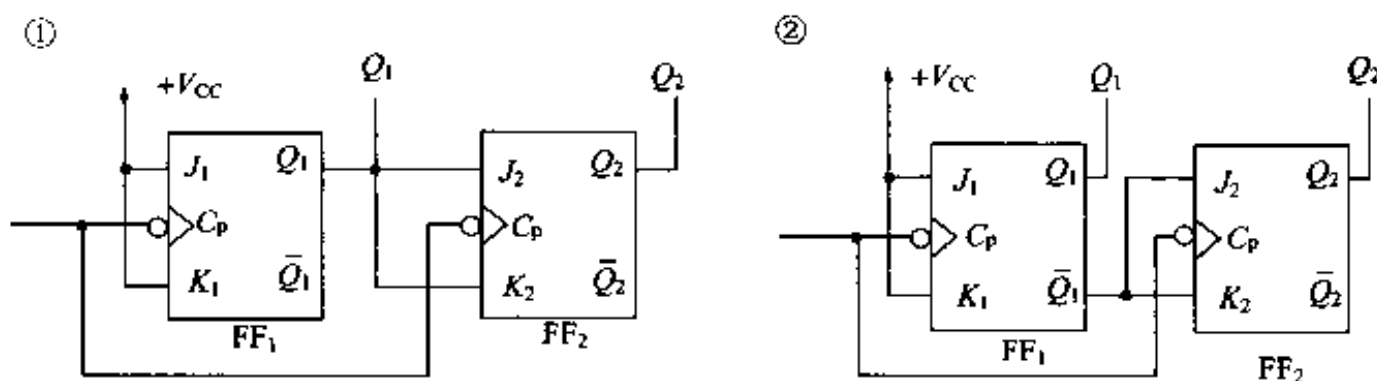
挑战题

(解答省略, 参阅本章内容)

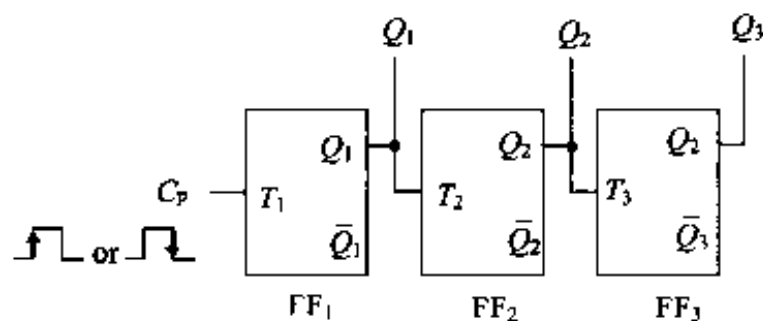
1. 使用下述电路, 试说明同步与异步计数器的工作状态。(参见 p. 165)



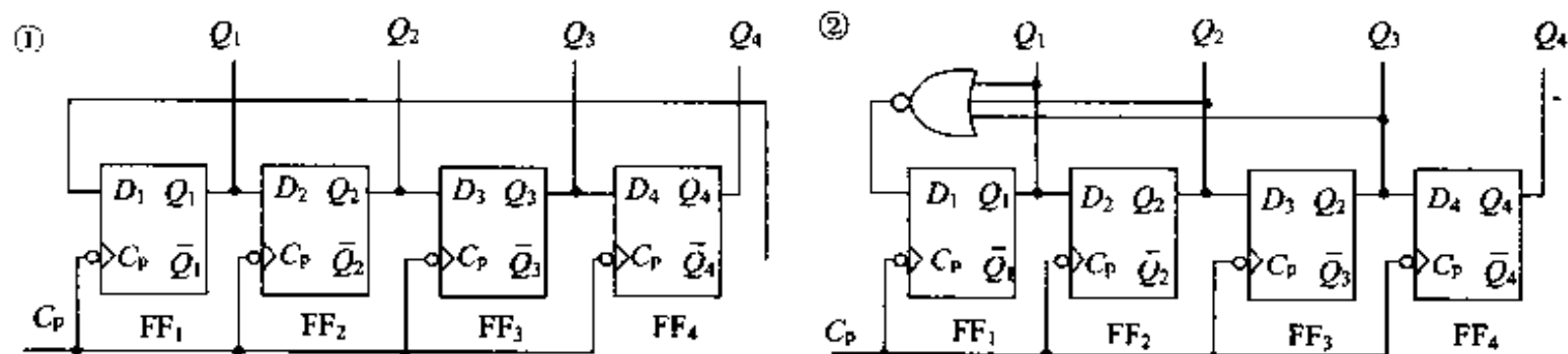
2. 使用下述电路, 试说明加法与减法计数器的工作状态。(参见 p. 172)



3. 在下述电路中, 试说明采用脉冲上升沿与下降沿触发有效时工作状态的不同。(参见 p. 162)



4. 下述计数器的名称是什么, 并说明其工作状态。(参见 p. 177)



5. 何谓分频。

(☞参见 p. 166)

6. 试说明计数器集成电路的预置功能。

(☞参见 p. 165)

7. 试说明可编程计数器的工作原理。

(☞参见 p. 180)

A 答 案

2. ①同步四进制加法计数器 ②同步四进制减法计数器

3. 若采用脉冲上升沿触发有效,则为八进制减法计数器;若采用脉冲下降沿触发有效,则为八进制加法计数器。

[G e n e r a l I n f o r m a t i o n]

书名= b o o k _ 1 1 1 1 9 0 1 4

作者=

页数= 1 8 8

S S 号= 1 1 1 1 9 0 1 4

出版日期=

录

第1章 数字电路的基础理论

1. 数字方式与模拟方式
2. 二进制数
3. 基本门电路 (1)
4. 基本门电路 (2)
5. 逻辑函数表达式
6. 文氏 (V e n n) 图
7. 卡诺图
8. 逻辑电路的设计
9. 实践

Q挑战题

第2章 数字集成电路

1. T T L 与 C - M O S
2. 使用集成电路注意事项 (1)
3. 使用集成电路注意事项 (2)
4. 接口功能
5. 规格表的使用
6. 实践

Q挑战题

第3章 运算电路

1. 加法电路
2. 减法电路
3. 乘法和除法电路
4. 编码器与译码器
5. 多路复用器和反多路复用器
6. 实践

Q挑战题

第4章 脉冲电路

1. 多谐振荡器 (1)
2. 多谐振荡器 (2)
3. 施密特触发器
4. 实践

Q挑战题

第5章 存储器电路

1. R S 触发器
2. 各种类型的触发器
3. 移位寄存器
4. 实践

Q挑战题

第6章 计数器电路

1. 计数器结构
2. 异步 n 进制计数器
3. 同步 n 进制计数器
4. 各种计数器
5. 实践

Q挑战题